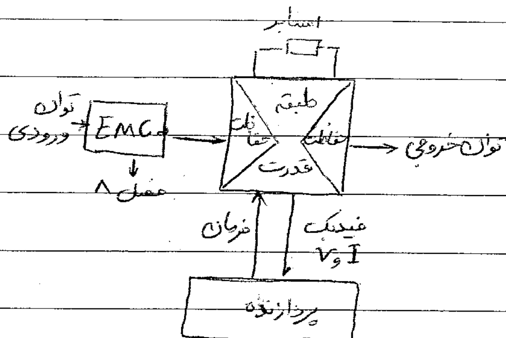
Subject طراحی مبدل‌های الکترونیک قدرت - جلسه اول - ۸۹/۱۱/۱۷

Date

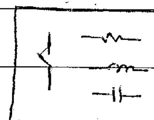
- توجه کنید در این درس به بررسی نیازمندی‌های عمومی تمام مبدل‌های الکترونیک قدرت متفاوت در مرحله پیاده‌سازی عملی پرداخته می‌شود.
- توجه کنید این بررسی کاملاً عملی بوده و از هرگونه نتیجه‌گیری تجربی پرهیز خواهد شد.
- نمودار بلوکی یک مبدل الکترونیک قدرت به صورت زیر است.



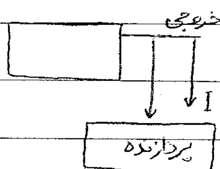
- طبقه قدرت:

AC → AC

DC → DC



- در فصل اول، رفتار عناصر پسیو RLC در شکل موج‌های پالسی را بررسی می‌کنیم. توجه کنید در این بحث R و C انتخاب می‌شود و L مستقل مدل می‌شود.
- در فصل دوم، طراحی قطعات مغناطیسی (سلف‌ها و ترانسفورماتورها) را بررسی می‌کنیم.

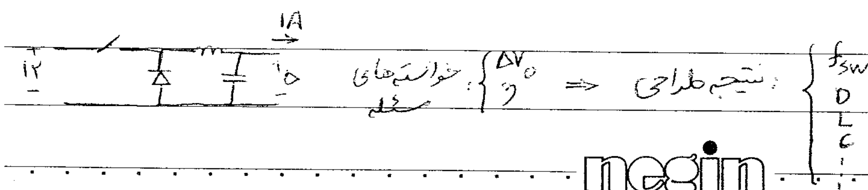


- بیشتر EMI از طریق الکتریکی می‌باشد.
- کوئیزها حذفی است اما پایان ترم کل مباحث است.
- کل امتحانات جزوه باز است.

* جلسه دوم - ۸۹/۱۱/۱۷ *

رفتار عناصر پسیو (RLC) در شکل موج‌های پالسی:

- توجه کنید به علت اعمال شکل موج‌های پالسی در الکترونیک قدرت، محتوای شکل موج ولتاژ و یا جریان اعمالی به عناصر مدار دارای فرکانس‌های بالا است. از آنجا که هر یک از عناصر فوق یک محدوده فرکانسی برای کارکرد عادی دارند بنابراین توجه به این نکته در طرح مبدل اهمیت می‌یابد.
- مثال: مبدل کاهنده



Subject

Date

از کاربردهای ساده مقاومت در الکترونیک قدرت، مبدل جریان به ولتاژ می‌باشد.

- مثال: استفاده از مقاومتهای سیمی برای اندازه‌گیری جریان در صورت تغییرات شدید در جریان منجر به خطای قابل توجه می‌شود.

یکی از کاربردهای Sample کردن جریان خروجی، حفاظت مبدل می‌باشد یعنی اگر بار اتصال کوتاه شد مبدل در برابر افزایش جریان حفاظت شود.

بار I_o R_m مرجع

$R_m I_o$: نمونه جریان خروجی — مقاومت اندازه‌گیری

مقاومت سیم پیچی شده: $Ri + L\frac{di}{dt}$

برای اینکه ابعاد مقاومت سیم پیچی شده کوچک شود آنرا بصورت سیم لوله‌ای می‌پیچند و داخل هیت سینک قرار میدهند. اگر جریان خروجی DC باشد مقاومت سیم پیچی شده مشکلی ندارد، هرچند باید بررسی کرد که در صورت خطا، مقاومت rise time مناسب دارد یا نه. اما

مثلاً اگر بخواهیم جریان سوئیچ مبدلی که خروجی DC دارد را بخوانیم که شکل موج پالسی دارد و تغییرات شدیدی دارد، مقاومت سیم پیچی شده از خود مقداری اندوکتانس نشان میدهد. دو اتفاق می‌افتد: یا اینکه این اندوکتانس بقدری بزرگ است که در مدار ایجاد تغییر دینامیک میکند یعنی با اندوکتانسهای موجود سری میشود و وضع خیلی خراب میشود و مبدل درست کار نمی‌کند و یا اینکه این اندوکتانس مقدار کمی دارد اما از آن جریانی میگذرد که تغییرات شدید دارد و ولتاژ دو سر مقاومت $Ri + L\frac{di}{dt}$ میشود. حتی با وجود اندوکتانسهای کوچک وجود تغییرات سریع جریان باعث میشود که روی ولتاژی که قرائت میکنیم سوزنه ولتاژ ظاهر میشود و باعث میشود به مدار حفاظت فرمان اشتباه بدهد.

- نکته‌ای که باید دقت کرد این است که مقاومتی وجود ندارد که اندوکتانس آن صفر باشد چون به هر حال طولی داریم و عبور جریان داریم و میدان مغناطیسی داریم و بنابراین اندوکتانسی داریم. بنابراین نمی‌توان از این پدیده فرار کرد ولی میتوان مقاومتی قرار داد که اندوکتانس آن خیلی کم (1nH) و یا زیاد (مثلاً 1µH) باشد. با تکنیکهایی که بررسی خواهیم کرد بهبود Sample کردن ولتاژ در اندوکتانس 1nH بسیار ساده‌تر از اندوکتانس 1µH است. پس انتخاب درست مقاومت مهم است. هدف در این درس این است که خانواده درستی از مقاومتها را برای کاربردهای مختلف انتخاب کنیم.

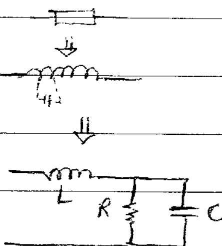
- در حالت ایده‌آل پاسخ فرکانسی یک مقاومت بصورت زیر است:

$|Z|$ — f — اندازه ثابت

$\angle Z$ — f — فاز صفر

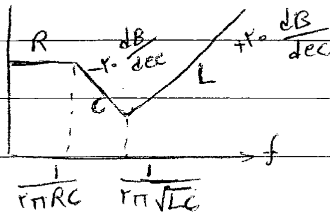
- اما در واقعیت مدل مقاومت بصورت زیر است. توجه کنید این مدل یکی از مدلهای مقاومت واقعی است که با دقت خوبی در حد فرکانسهای کار الکترونیک قدرت جوابگو است.

در DC جریان DC، مقاومت یک مقاومت است. با تغییرات جریان اثر اندوکتانس سیم پیچ ظاهر میشود. بعلاوه اثر خازنهای قسمتهای مختلف سیم پیچ ظاهر میشود. اینها المانهای distributed هستند. در حال حاضر فرکانسهای کلیدزنی حداکثر ۳-۲ MHz است.



Subject

Date



- در مدار معرفی شده، خازن معمولاً کوچک است بنابراین در فرکانس پایین $\frac{1}{C\omega}$ بزرگ است و اندوکتانس هم در فرکانسهای پایین کوچک است و Z در فرکانسهای پایین به مقاومت تبدیل میشود.

- در فرکانسهای بالا، خازن، مقاومت را بای‌پس میکند. بنابراین Z بصورت L در می‌آید.

- باید دقت کرد در هنگام انتخاب مقاومت، هارمونیکها در محدوده‌های فرکانسی بیش از $\frac{1}{۲\pi RC}$ قرار نگیرد چون در این ناحیه مقاومتی نداریم و عملاً اندوکتانس داریم.

- در عمل، محدوده فرکانسی در data sheet موجود نیست. در بعضی مقاومتها، محدوده فرکانسی مشخص نشده است. در واقع فرض بر این است که مشخص است که مقاومت مربوط به چه خانواده‌ای است. مثلاً در یک مقاومت سیم پیچی شده، انتظار داریم که اندوکتانس قابل توجهی دارد بنابراین اصولاً این مقاومت، مقاومت فرکانس بالا نیست پس فرکانس آن ذکر نمی‌شود. و این مقاومت، مقاومت DC است و مثلاً برای بار مجازی، برای قرائت جریان کاملاً DC میتواند مورد استفاده قرار گیرد و برای مقاومتهای بالاس کننده خازنهای DC استفاده میشود. اما برای اسنابر و اندازه‌گیری جریان با شکل موج پالسی مقاومت مناسبی نیست. اما اگر مقاومت در خانواده خاصی که بصورت فرکانس بالا تعریف شده داریم، اگر مثلاً بخواهیم ببینیم مثلاً میتواند به فرکانس ۱ مگاهرتز جواب بدهد به دیتاشیت مراجعه میکنیم و حتماً دیتای محدوده فرکانسی در دیتاشیت موجود است.

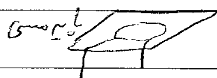
- با توجه به مقاومتهای موجود با تکنولوژی حاضر عموماً بصورت های زیر می‌باشد:

۱. سیم پیچی شده

۲. کربنی:

۳. قشر فلز:

۴. لایه نازک: نایه نشانی عناصر خاص روی یک پایه



- مقاومتهای کربنی و قشر فلز تا حدودی تکنولوژی شبیه به هم دارند.

- مقاومتهای کربنی نسبت به سیم پیچی شده، پارامترهای پراکندگی کمتری دارد چون هم طول آن کمتر شده و هم اینکه ساختار سیم پیچی شده در آن وجود ندارد.

- توجه کنید مقاومتهای سمی از نظر پارامترهای پراکندگی بهترین وضعیت را دارند ولی تولرانس زیاد بستگی به کاربردی که ما از آن استفاده میکنیم بستگی دارد و ممکن است در یک کاربرد خاص مهم باشد و در کاربرد دیگر نباشد.

عیوب: سایز بزرگ، تغییرات شدید با دما، تولرانس زیاد.

- با توجه به اینکه اندوکتانس و خازن این نوع مقاومت بزرگ است بنابراین این مقاومت کمترین محدوده فرکانسی را دارد و خیلی زود از وضعیت مقاومتی خارج میشود.

مزایای مقاومت سیم پیچی شده: قیمت کم؛ قابلیت پذیرش حالت گذرای بالاتر ← یعنی در جایی که بخواهیم انرژی زیاد تخلیه کنیم مثل اسنابرها و یک

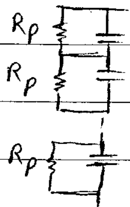
Subject

Date

محدود کننده های جریان این مقاومت، مقاومت خوبی است.

- وقتی بخواهیم مبدل الکترونیک قدرت را روشن کنیم مستقیماً به برق نمی زنیم. ابتدا چند مقاومت را سری میکنیم و اینها خازن های مبدل را شارژ میکنند سپس با استفاده از کنتاکتور یا رله این مقاومتها را از مدار خارج میکنیم. وقتی مبدل الکترونیک قدرت را به برق میزنیم تمام هجوم جریان روی مقاومتها است و انتخاب ما مقاومت سیم پیچی است چون قابلیت پذیرش گذرای آنها از همه بهتر است و اهمیتی ندارد که مثلاً مقاومت یک 10Ω باشد میتواند ۸ یا ۱۲ اهم باشد باید جریان را از یک حدی پایینتر نگه دارد تا سوئیچ ها سوخته نشوند و اتفاقی نیافتد.

- از کاربردهای دیگر مقاومت سیم پیچی شده:



عموماً تکنولوژی خازنها ۴۵۰V است و اگر سه فاز را یکسو کنیم ۵۴۰V بصورت نامی داریم و در حالتهای گذرا و یا Over Voltage، تا ۶۵۰V ولتاژ افزایش می یابد پس خازن نمی تواند به تنهایی استفاده شود و باید باهم سری کنیم و در خیلی جاها ترکیب دو خازن سری استفاده میشود. ولتاژ خازنها باید بالانس باشد چیزی که باعث بالانس شدن ولتاژ خازنها میشود مقاومتهای موازی پارازیتی که بصورت موازی همراه با خازن قرار دارد و چون ما نمیتوانیم روی این مقاومتهای پارازیتی حساب کنیم همراه با آن یک سری مقاومت قرار میدهیم و $R_p \ll R_c$ (R_p: مقاومتی که ما گذاریم. R_c: مقاومت پارازیتی خازن)

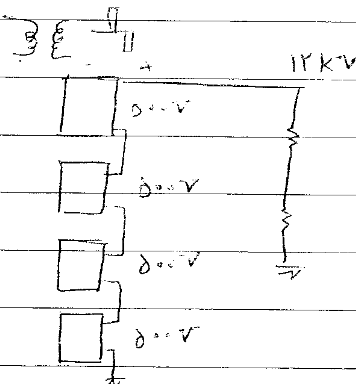
در اینصورت حاصل موازی شدن همان R_p میشود که ما قرار دادیم. در اینصورت وقتی دو خازن ۴۵۰V سری را در مدار قرار میدهیم و ولتاژ ۶۰۰V (مثلاً) روی آن تقسیم می شود. اما اگر مثلاً دما زیاد شود و مقاومت مثلاً ۲۰ درصد تغییر کرد، تغییر ولتاژ روی خازنها در حد ۲۰ درصد است و اتفاقی رخ نمی دهد و واقعاً نیاز نداریم که تلورانس خیلی کم باشد و یا اینکه تغییرات دمایی کم باشد.

- کاربرد دیگر مقاومت سیم پیچی شده، در بارهای مجازی (dummy load) است.

- گاهی اوقات در مبدلهای DC-DC، در کاتالوگ minimum load دیده میشود. دلیل این امر این است که اگر این مقاومت را نگذاریم مبدل بشدت در discontinous mode میرود و کنترل آن بهم میریزد و رگولاسیون را از دست میدهد (هرچند اگر هم نگذاریم مبدل کار میکند) هدف در بار مجازی این است که مبدل بی بار نشود و وقتی بار را قطع میکنیم مبدل در خروجی بار داشته باشد. در اینجا تولرانس مهم نیست و میتوان از مقاومتهای سیم پیچی شده استفاده کرد.

- ممکن است نیاز باشد برای اینکه از no load شدن جلوگیری کنیم در خروجی بار مجازی قرار میدهیم که

- مثال عملی



اگر در مدار مقابل یک مبدل کار نکند، ولتاژ آن بین بقیه تقسیم میشود و این فرآیند منجر به سوختن کل سیستم میشود. که راه حل این است که ولتاژ را توی همین مبدل فیدبک بگیریم و رگوله کنیم.

در حادثه رخ داده، فیدبک با ترانس ایزوله انجام میشد وقتی مبدل no load میشد تقریباً duty cycle کاهش پیدا میکرد که بدلیل المانهای پارازیتی ترانس اثر فیلترینگ ترانس عدم رعایت شد ترانس چیزی مشاهده نمی شد و فکر می کرد ولتاژ افت کرده و تنظیم جریان انجام میگرفت و ولتاژ ۷۰۰V تا ۸۰۰ بالا میرفت.

Subject

Date

برای حل مشکل، از مقاومتهای سیمی آجری بعنوان بار مجازی استفاده میکنیم در اینصورت حتی اگر مبدل بی بار شود حدود ۲۰ درصد بار واقعی، هنوز روی مبدل قرار میگیرد.

- از طرف دیگر برای کاربردهای دقیق: مثل اندازه‌گیری، استفاده از مقاومتهای سیمی بدلیل المانهای پارازیت و تغییرات و تولرانس، توصیه نمی‌شود در این موارد ترجیحاً از مقاومتهای لایه نازک استفاده می‌شود. مزیت این مقاومتها، نزدیک بودن مشخصات آنها به مقاومت ایده‌ال است. و عیب آنها عدم پذیرش انرژی حالتهای گذرا و قیمت بالای آن است.

- گاهی اوقات نمیتوان از مقاومت سیم پیچی شده بعنوان اندازه‌گیری استفاده کرد. مثلاً وقتی قرار است که مبدل فقط در برابر اتصال کوتاه حفاظت شود. در اینجا مهم نیست جریان را خیلی دقیق بخوانیم. اما گاهی میخواهیم مثلاً میخواهیم مبدلی درست کنیم که اصولاً قرار است در وضعیت منبع جریان قرار بگیرد. در اینحالت حتماً باید مقاومت دقیق استفاده کنیم (مقاومت لایه نازک)

- مثال: مقاومت خانواده PFR از شرکت Vishay:

تولرانس: ±۱٪ و ضریب حرارتی $\pm 25\ \frac{ppm}{^\circ C}$ و مقدار مقاومت از 1mΩ تا 1Ω است.

Rise time جریان در مقاومت 1ns است.

- در مقاومت بالا، مقدارهای پارازیتی بسیار کوچک است.

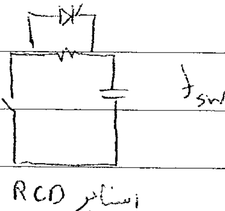
- Rise time مقاومت سیمی بسیار بیشتر از مقاومت بالا است.

- اشکال مقاومت بالا این است که مقدار بزرگ ندارد. بنابراین درکاربردهایی که مقاومت سیم پیچی میتواند استفاده شود مقاومت بالا قابل استفاده نیست.

$25\ \frac{ppm}{^\circ C} \xrightarrow{\text{یعنی}} 25\times10^{-6}\times R$ یعنی اگر: $\Delta T = 100^\circ C \Rightarrow \Delta R = 25\times10^{-4}$

- در رده مقاومتهای کربنی (یا غیرسیمی) مقاومتهایی داریم که بالانس بین ضریب حرارتی آنها رعایت شده است در واقع تنظیم مقاومتی ارزشی دارد. یعنی مقاومت با دما مثلاً ۲۰ درصد تغییر می‌کند اما مقاومت دیگر نیز طوری تغییر می‌کند که در نهایت ولتاژ sample یک عدد ثابتی باشد.

- معمولاً به پذیرش انرژی حالت گذرا توجه نمی‌شود.

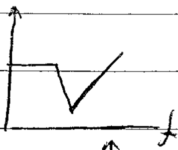


در اسنابر مقابل، وقتی سوئیچ قطع می‌شود، دیود خازن را شارژ میکند و به ولتاژ مشخصی میرسد و وقتی سوئیچ وصل می‌شد انرژی تخلیه میشود. اگر در کاربردی فرکانس کلیدزنی خیلی پایین باشد در هر بار تخلیه میتوانیم انرژی زیادی ($W = \frac{1}{2} CV^2$) تخلیه کنیم. بنابراین در هر بار تخلیه، انرژی قابل توجه است اما توان، توان کمی است چون فرکانس کلیدزنی پایین است. این پدیده در مبدلهای بسیار پرتوان خیلی رخ می دهد (چند صد کیلووات، با فرکانس کلیدزنی IGBT مثلاً ۲ تا ۴ کیلوهرتز) و انرژی که در هر پالس تخلیه میشود مقدار قابل توجهی است. در data sheet مقاومتها دو پارامتر دارند یکی W_{max} و دیگری P_{max} یعنی در هر پالس تخلیه، مقاومت چقدر میتواند انرژی تخلیه کند که از این نظر مقاومتهای سیمی بهترین هستند

اما منظور از P_{max} ، توانی است که بطور متوسط در طول زمان میتوانیم روی مقاومت تلف کنیم که مقاومتهای لایه نازک اعداد P_{max} قابل توجهی دارند.

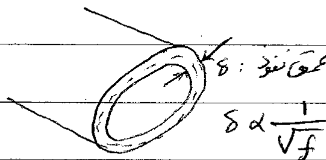
- توجه کنید سیم های ارتباطی نیز نوعی از مقاومت می باشد که مدل ذکر شده برای آنها نیز معتبر است.

- خصوصاً در رابطه با سیم ها اثر دیگری در فرکانسهای بالا وجود دارد که بنام اثر پوستی نامیده میشود.



با صرف نظر از پدیده پوستی

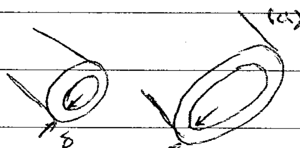
- اگر یک هادی را در نظر بگیریم، اگر جریانی که از هادی عبور می کند DC باشد و تغییراتی نداشته باشد توزیع حامل های جریان داخل هادی بصورت یکنواخت است. وقتی جریان عبوری فرکانس پیدا می کند چگالی جریان در لبه هادی افزایش پیدا می کند. باید دقت کرد هیچگاه حامل ها در وسط هادی صفر نمی شود تنها چگالی جریان کاهش می یابد اما با بصورت تقریب طول مشخصی از لبه هادی را در نظر میگیریم که به آن عمق نفوذ گوییم.



- عاقلانه است که قطر آن طوری باشد که در فرکانس مورد نظر داشته باشیم
$d < 2\delta$

$100kHz \rightarrow \delta = 0.22mm$

در اینصورت ، جایی از هادی نیست که از حامل جریان خالی شده باشد.



δ به سطح مقطع هادی بستگی ندارد
مقاومت در هادی (a) بدلیل اثر پوستی بیشتر تغییر میکند.

- اگر دو سیم رشته ای داشته باشیم و این دو سیم بپیچند در اینحالت وضعیت بهبود پیدا می کند. بنابراین ما رشته ها را از هم عایق میکنیم تا ارتباط الکتریکی نداشته باشند. در اینصورت دو هادی تنها داریم که برای هرکدام یک δ تعریف میشود. اگر مثلاً سطح مقطعی به اندازه دایره مقابل بخواهیم و 2δ هم مشخص باشد. در اینصورت سیم های رشته ای از هم عایق شده ای به اندازه 2δ انتخاب میکنیم و کنار هم قرار میدهیم در اینصورت هم سطح مقطع را پر کردیم و هم در هیچ کدام از هادیها، قطرها بیشتر از 2δ نشده است که تخلیه حامل جریان رخ دهد (با صرف نظر از فضاهای خالی) به این تکنیک لیتز کردن گوییم. اگر این هادی ها از هم عایق نبودند کل هادیها یک هادی میشد که یک نواری به اندازه δ جریان را عبور میداد و داخل آن خالی بود.

2δ

لیتز کردن

از مواردی که پدیده پوستی را باید در نظر داشت، ترانسفورماتور است چون جریان آن حتماً AC است و در کاربردهای ما حتماً فرکانس های بالایی دارد. مثلاً اگر از یک ترانس 100kHz استفاده کنیم و قطر سیمهای استفاده شده بیش از 0.44mm باشد حتماً داخل سیمها از حامل های جریان خالی میشود و به آن فشار می آید. گاهی میزان جریان کم است و چگالی اگر هم به لبه ها برود مشکلی پیش نمی آید (هر چند طراحی اشکال دارد) اما اگر میزان جریان زیاد باشد مشکل ساز میشود.

Subject

Date

$\frac{R_{AC}}{R_{DC}}$ ۲ ، ۲mΩ ، ۳۰ kHz ، ≃۲۰ kHz

- برای مقاومت لایه نازک مذکور:

طبق شکل مقابل، در فرکانسهای بیش از ۲۰ kHz، اثر پوستی مشهود می‌شود و در این حالت جریان از حاشیه عبور می‌کند و R_{AC} بالا می‌رود.

در data sheet این مقاومتها ذکر شده که این نوع مقاومت اندوکتانس اضافی ندارد و نمودار مقابل تنها به دلیل اثر پوستی رخ می‌دهد.

- خازن در حالت ایده‌آل:

$|Z|$ ، $-20\frac{dB}{dec}$ ، f

$\angle Z$ ، -90 ، f

- در حالت واقعی:

مقاومت نشان‌دهنده تخلیه خودبخودی

$|Z|$ ، C ، L ، f ، $\simeq \frac{1}{2\pi\sqrt{LC}}$

- در مبدلها، خازن حتماً استفاده می‌شود و کاربرد آن از مقاومت بیشتر است. در خازن هم مانند مقاومت، باید فرکانس طوری باشد که فرکانس کمتر از $\frac{1}{2\pi\sqrt{LC}}$ باشد.

- در فیلتر EMI استفاده از خازن الکترولیت اشتباه است، چون خازن الکترولیت در فرکانسهای پایین سلف می‌شود ولی ما می‌خواهیم با فیلتر EMI، بالای ۳۰ kHz را فیلتر کنیم که در این فرکانس خازن الکترولیت عملاً سلف است.

- انواع خازنها

۱- خازن الکترولیت: دو نوار مقاومتهای سمی هستند. ویژگیها:

مزایا: ظرفیت بالا، قیمت کم

تولرانس زیاد، قیمت کم، ثبات حرارتی کم

ساختمان آسیب‌پذیر، مقادیر پارازیت قابل توجه

- جایی که ظرفیت بالا می‌خواهیم ولی دقت نمی‌خواهیم از خازن الکترولیت استفاده می‌کنیم.

- اندوکتانس سری این خازنها بالا است.

- نشتی و دشارژ خودبخودی این خازنها خیلی بالا است.

در طبقه خروجی مبدلهای DC، مثلاً وقتی مبدل باک داریم و سلف جریان را نرم کرده و بنابراین تغییرات شدید نداریم و تولرانس خیلی اهمیت ندارد از خازن الکترولیت استفاده می‌شود.

- در کاربردهایی که حرکت شدید داریم از خازن الکترولیت بدلیل آسیب‌پذیر بودن استفاده نمی‌شود ولی در کاربردهای صنعتی زیاد استفاده می‌شود.

Subject

Date

مثلاً در فیلترهای جبران ریپل ولتاژ رکتیفایر، بانک خازنی طبقات خروجی، مدار بای‌پس‌سازی که فرکانس پایین است و دقت مورد نظر نیست از خازن الکترولیت استفاده می‌شود.

* جلسه سوم - ۸۹/۱۱/۱۹ *

- ادامه بحث خازن‌ها:

خازن‌های الکترولیتی (آلومینیومی): از اکسید آلومینیوم به عنوان الکترولیت استفاده می‌کنند.

✓ از نظر ظرفیت معمولاً در ابعاد برابر مقدار مناسبی دارند.

✓ تا ظرفیت‌های زیاد ساخته می‌شوند (چند ۱۰۰۰۰ μF و بالاتر)

✓ ارزان هستند.

✗ عیب: از نظر المان‌های پارازیتی، ثبات دی‌الکتریک، استحکام ساختمان وضعیت مطلوبی ندارند.

R_s L R_p C

مدل خازن واقعی

- نوع دیگر خازن‌ها: خازن‌های الکترولیت تانتالیوم. در این خازن‌ها دی‌الکتریک معمولاً پنتوکسید تانتالیوم است.

✓ چگالی ظرفیت این خازن‌ها از خازن‌های آلومینیومی بالاتر است یعنی خازن در ابعاد کوچک‌تر می‌تواند ظرفیت مناسب‌تری داشته باشد.

✓ حجم یک خازن آلومینیومی $100\mu F$ نسبت به خازن تانتالیومی مشابه تقریباً ۲ برابر است.

مقایسه:

ضریب دی‌الکتریک AL ≅ ۹

ضریب دی‌الکتریک T ≅ ۲۸

توجه کنید این خازن به دلیل دیگری نیز دارای ابعاد کوچک می‌باشد. استقامت دی‌الکتریک این خازن $\frac{V}{mil}$ ۲۰۰۰۰ است در حالیکه این عدد برای خازن AL تقریباً نصف است.

$C = \varepsilon \frac{A}{d}$ خازن (میدان، $+V-$)

به دو دلیل ابعاد خازن می‌تواند تغییر کند. یکی از دلایل این است که ضریب دی‌الکتریک بیشتر شود. بنابراین همان ظرفیت را می‌توان در ابعاد کوچک‌تری گرفت و با توجه به اینکه ε خازن T از آلومینیوم بزرگ‌تر است بنابراین A و d را می‌توان صرف کوچک‌تر کردن ابعاد کرد.

دلیل دوم این است که می‌توان d را تغییر داد. از نظر تئوری هر خازنی با هر ابعادی را می‌توان ساخت. اما مشکلی که در عمل ایجاد می‌شود این است که وقتی روی خازن ولتاژ اعمال می‌شود میدان ایجاد می‌شود و این میدان به دی‌الکتریک که عایق است نیرو وارد می‌کند و در نهایت باعث شکستن آن می‌شود. بنابراین فاصله جوشن‌ها را نمی‌توان از یک حدی کمتر کرد. با توجه به اینکه دی‌الکتریک خازن تانتالیوم تحمل بیشتری دارد می‌توان d را کمتر کرد.

- توجه کنید که با وجود مزایای قابل توجه فوق خازن تانتالیوم دارای مشکلات مهمی است (علاوه بر گران بودن) جریان شارژ و دشارژ بسیار کمتری از خازن الکترولیت AL مشابه می‌تواند تحمل کند.

بطور کلی دو رده خازن داریم یکی خازن‌های که خازن‌های الکترولیتی منظور هستند که AL و T دارند. رده‌های دیگر هم هستند که متداول نیستند

Subject

Date

رده خازنهای الکترولیتی ظرفیت های بزرگی دارند. بنابراین وقتی ظرفیت بزرگ بخواهیم معمولاً یکی از دو گزینه AL و Ta را انتخاب میکنیم.

عیب ۱: خیلی مهم است چون ما در الکترونیک قدرت دائماً در حال شارژ و دشارژ خازن هستیم در طبقات خروجی مبدل و یا به عنوان فیلتر در طبقه ورودی. مثلاً وقتی خروجی مبدل اتصال کوتاه شود، و یا مثلاً در هنگام وصل جریان هجومی خازن، باعث شارژ و دشارژ میشود. در روش راه اندازی بررسی خواهیم کرد که از تکنیک هایی باید استفاده کرد که مدار با جریان های هجومی کمتری راه بیافتد. اما در عمل اگر از مدار راه انداز هم استفاده نکنیم برای خازنهای الکترولیت آلومینیومی در برابر جریان ناگهانی اتفاقی نمی افتد چون این اتفاق یکبار در موقع روشن کردن دستگاه رخ می دهد. عدم استفاده از مدار راه اندازی مطلوب نیست ولی در مواقع ناچاری میتوان انکار را کرد. اما خازن تانتالیومی به هیچ وجه تحمل جریان ناگهانی را ندارد.

** ۲- این خازنها بشدت به ولتاژ حساس می باشند یعنی به مدت کمی میتوانند ولتاژ بالاتر از ولتاژ نامی را تحمل کنند و در جهت معکوس اصلاً قدرت پذیرش حتی برای مدت کم ندارند.

عیب ۲ ظاهراً متناقض با تحمل دی الکتریک بالای T به نظر میرسد. دلیل آن این است که چون تحمل T بالا است و فاصله جوشن ها را در این خازن خیلی کم گرفتند بنابراین کوچکترین اشکال تولرانسی در حین ساخت منجر به این میشود که میدان بیش از مقدار قابل تحمل شود و خازن آسیب ببیند.

- از خازنهای تانتالیومی در مادربردها استفاده میشود و کلاً در محل هایی که ولتاژ تثبیت شده است مثلاً درست پشت رگولاتور ولتاژ ها است و هر اتفاقی هم رخ دهد ولتاژ رگولاتور هست سایز و این مکان، مکان مناسبی برای خازن تانتالیوم است و مثلاً مصرف کننده یک باتری کامپیوتر است که مصرف آن معمولاً ثابت است و خازن کمک میکند که ریپل ولتاژ حداقل شود. ولی مثلاً قرار دادن این نوع خازن در CPU مناسب نیست چون برحسب Run های مختلف جریان تغییر می کند و ممکن است به خازن آسیب برسد. اگر هم در این موارد استفاده شود معمولاً موازی با آن خازنهای با قدرت تحمل سرج بالا استفاده میشود که در عین حال که ظرفیت بالا داریم سرج را این خازنها با قدرت تحمل سرج بالا تحمل کنند.

- در کاربرد نظامی استفاده از خازن الکترولیت مجاز نیست.

- در جریان و ولتاژ + و - (AC) هیچ کدام از دو خازن ذکر شده استفاده نمی شود چون این خازنها unipolar هستند. خازنهای non polar با ظرفیت بالا هم موجودند و نسبت به خازن مشابه جهت دار، خیلی بزرگتر از نظر ابعاد است.

- خازنهای تانتالیومی از نظر مقادیر پارازیت خصوصاً جریان نشتی از خازن الکترولیت بسیار بهتر میباشند (سلف سری و مقاومت سری). دلیل آن این است که چون خازن کوچک شده طولها کم شده و بنابراین سلف و مقاومت سری کاهش می یابد. خصوصاً از نظر جریان نشتی (یعنی مقاومت موازی خازن R_p) وضعیت خازن تانتالیوم از خازن AL بسیار بهتر است. یعنی دشارژ خازن تانتالیوم شارژ شده بسیار کمتر از خازن آلومینیومی است.

- عیب دیگر خازن تانتالیومی این است که حداکثر ظرفیت آن محدود است (تا سال گذشته ۳۳۰μF) و با توجه به اینکه ظرفیت محدودیت دارد ولتاژ این خازن از یک حدی بیشتر نیست چون با بالا بردن ولتاژ باعث میشود حجم این خازنها بزرگ شود ولی مزیت این خازن ابعاد کوچک آن است. بنابراین وقتی ولتاژ بزرگی داریم و ابعاد این خازن از یک حدی بزرگتر میشود عاقلانه تر است که از خازن

آلومینیومی استفاده کنیم. مثلاً در ولتاژ ۵ و یا ۱۲ ولت خازن تانتالیوم مناسب است. بنابراین این خازن نه برای ولتاژهای بالا و نه برای ظرفیت‌های بالا موجود نیست.

- دسته‌بندی دیگری که برای خازن‌ها وجود دارد شامل موارد زیر است:

۳- خازن‌های سرامیکی

۴- خازن‌های فیلمی: انواع خازن‌های فیلمی { پلی استر / پلی پروپیلن }

- ظرفیت این دو دسته نسبت به خازن‌های آلومینیومی و تانتالیومی خیلی کمتر است. ضریب دی الکتریک فیلمی = ۲-۸

ضریب دی الکتریک سرامیکی میتواند بسیار بالاتر باشد مثلاً ۱۰۰۰

- از نظر استقامت عایقی:

فیلمی: $5000 \ V/mil$ سرامیکی: $1000 \ V/mil$ $mil = \frac{inch}{1000}$

- دلیل ظرفیت کم خازن سرامیکی این است که استقامت عایقی آن کم است. مجبوریم فاصله جوشن‌ها را زیاد کنیم تا عایق آن نشکند و به همین دلیل ابعاد آن بزرگ میشود علیرغم اینکه دی الکتریک آن میتواند خیلی زیاد باشد.

- از نظر مقادیر پارازیتی این دو خازن نسبت به خازن‌های دو دسته اول وضعیت بهتری دارند. بنابراین در کاربردهای مانند: { ۱) اسنابرها ۲) فیلترهای EMI } استفاده از این خازن‌ها توصیه می‌شود. چون مثلاً در اسنابرها، ظرفیت نیاز نیست خیلی بالا باشد. ثانیاً جریانهای شدید لحظه‌ای داریم.

- خازن‌های فیلمی و سرامیکی بدون پلاریته بوده و در کاربردهای با شکل موج‌های AC میتوانند به کار روند. مثلاً در EMI شکل موج‌ها AC هستند و فرکانس‌ها خیلی بالا است. برای تولید امپدانس کم، ظرفیت خازن کمی نیاز داریم (مثلاً $1\mu F$) در اسنابرها هم چون زمان سرعت on و off سوئیچ‌ها کم است (مثلاً ۵۰ns) ظرفیتی که در همین مدت باید انرژی را جمع کند خیلی کم است. بنابراین از این خازن‌ها که وضعیت المانهای پارازیتی کم از خازن‌های الکترولیتی بهتر است استفاده میشود.

- اختلاف قابل توجهی بین خازن‌های فیلم و سرامیکی وجود ندارد. با توجه به اینکه ظرفیت هر دو تقریباً در یک رده است. اما بین دو خازن الکترولیتی تفاوتهای زیادی وجود دارد.

- خازن‌های سرامیکی با کدهای زیر نشان داده میشوند:

1) NPO: رنج ظرفیت: $1pF - 100nF$ تلورانس: ۵٪ $\frac{\Delta C}{\Delta T}$ ✓ ثبات ظرفیت نسبت به تغییرات

2) X7R: رنج ظرفیت: $100pF - 33\mu F$ تلورانس: ۱۰٪ $\frac{\Delta C}{\Delta T}$ ✗ دما خیلی خوب نمی‌باشد

3) PZT: up to $1\mu F$ تلورانس: ۱٪ نه چندان خوب

ویژگی خازن X7R این است که علاوه بر اینکه پلاریته ندارد و مقادیر پارازیتی آن مناسب است، ظرفیت بالایی میدهد. بنابراین این خازن‌ها استثنائاً یکی از گزینه‌ها برای رد کردن خازن‌های الکترولیتی و تانتالیومی است.

- فرکانس خازن سرامیکی خیلی بالا است.

Subject

Date

- اگرچه حداکثر ظرفیت تانتالیوم ۳۳۰μF و حداکثر ظرفیت X7R ۳۳μF است. با توجه به حجم کم X7R می‌توان این خازنها را با هم موازی کرد و حجم کلی، خیلی بزرگ نمی‌شود. البته باید توجه کرد وقتی خازنها را موازی می‌کنیم R_p ها هم موازی می‌شود بنابراین بطور کلی منجر به کوچکتر شدن جریان نشتی منجر می‌شود ولی با این حال، هنوز هم مقادیر پارازیتی آنها بقدری خوب است که اینکار را (موازی کردن X7R ها) انجام دهیم. جدیداً X8R هم وارد بازار شده که ظرفیت بالاتری دارد.

(1) - توجه کنید خازنهای سرامیکی در ولتاژهای بالا (۱۰۰ ولت و بالاتر) موجود نمی‌باشند چون استقامت عایقی آنها خیلی کم است و بزرگ کردن ولتاژ منجر به ابعاد خیلی غیرعادی می‌شود و ویژگی‌های دیگر (المانهای پارازیت) را خراب می‌کند.

- اگر ولتاژ بالا داشته باشیم خازن سرامیکی با ولتاژ بالا نداریم و اگر خازن no polar می‌خواهیم باید سراغ خازن‌های فیلم برویم.

- اگر با ولتاژ پایین X7R مشکل نداشته باشیم انتخاب اول ماست.

- خازنهای الکترولیت آلومینیومی موجودند که no polar هستند بنابراین در کاربردهای AC با ظرفیت بالا و ولتاژ بالا از این نوع خازنها استفاده می‌شود. ابعاد خازنهای الکترولیت آلومینیومی no polar چندین برابر خازن الکترولیت با پلاریته است.

- انواع خازنهای فیلم بر حسب جنس فیلم بکار رفته در بین جوشن‌ها:

Polyster → up to 10μF

poly propilen → استقامت عایقی بالا

poly Carbonat → ضریب حرارتی کوچک

البته این خازنها مقادیر خیلی کوچکی دارند چون پایین‌ترین ε مربوط به این فیلم‌ها است. نسبت به خازنهای سرامیکی استقامت عایقی خیلی بهتری دارند (حدود ۵ برابر) بنابراین ولتاژ این خازنها معمولاً خیلی بالاتر از خازنهای سرامیکی است ولی ظرفیت این خازنها از خازنهای سرامیکی کمتر است. ولی در رده خازنهای no polar در ولتاژ بالا، بهترین انتخاب است.

ویژگی کلی خازنهای فیلمی و سرامیکی:

فیلمی: no polar و ولتاژ بالا بودن

سرامیکی: ظرفیت بیشتر در ابعاد کوچک و ولتاژ پایین

SMD: 602, 805, 1206, 1210, 2210, 2225

در SMD ابعاد کدگذاری شده است.

- مثلاً وقتی می‌خواهیم یک طرف برد برجستگی نداشته باشد فقط می‌توان از المان SMD استفاده کرد. مثلاً وقتی برد power حرارت تولید می‌کند و چون نمی‌توانیم هیت سینک قرار دهیم تا حرارت رفع شود مجبوریم از یک طرف برد حرارت را دفع کنیم. راه حل این است که همه المانها را به برد می‌چسبانیم (اتصال حرارتی) و یک طرف برد کاملاً تخت است زیرا کاملاً بدون پایه است و به کف جعبه می‌چسبانیم و انتقال حرارت بدین طریق تبادل می‌شود.

- توجه کنید در برگه مشخصات خازنها، پارامترهای پارازیت معمولاً بصورت ESR ← R و ESL ← L بیان می‌شود. توجه کنید وجود این عناصر باعث:

۱- تغییر شکل موجها (که در بحث ریپل و ... مهم است)

۲- محدود شدن جریانهای شارژ و دشارژ خازن

۳- تلفات ← مهم

Subject

Date

ESR بزرگ باعث ایجاد تلفات غالباً توجه می‌شود. ESL منجر به محدود شدن جریان شارژ و دشارژ می‌شود و هر دوی اینها باعث تغییر شکل موج‌ها می‌شود.

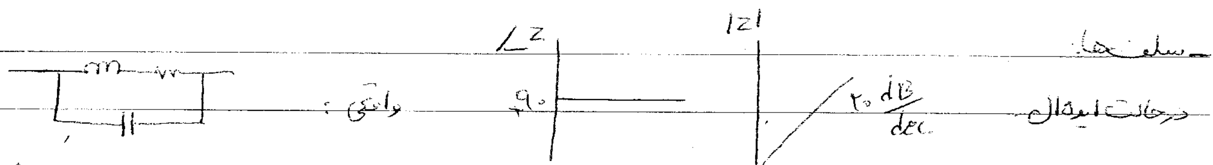
- در یک مورد عملی که ریپل طبقه خروجی سنج تغذیه با $C\frac{dV}{dt}$ انطباق نداشت که دلیل آن المان‌های پارازیتی بود که خازن‌ها از خود نشان می‌دادند.

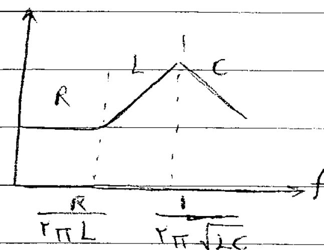
- مهم‌ترین و مشکل‌سازترین مورد تلفات است. یعنی جریان‌هایی که وارد می‌شوند در ESR ایجاد تلفات می‌کنند و خازنی که به شدت به درجه حرارت حساس است در درجه اول ظرفیت آن به شدت تغییر می‌کند و در مرحله بعدی تغییرات شدیدی رخ می‌دهد و در نهایت باعث خرابی خازن می‌شود.

- در یک مبدل مثلاً ۱۲kW از ۴۰۰Vdc به ۳۸۰V AC در عمل در طبقه خروجی پل یکسوساز سه فاز، خازن الکترولیت استفاده شده بود. بعد از حدود نیم ساعت تست، محفظه‌ای که خازن‌ها در آن قرار داشت کاملاً دفرمه شده بود که به دلیل داغ شدن خازن‌ها بود. برای رفع مشکل‌ها از کم کردن ریپل صرف نظر کردیم و خازن‌ها را برداشتیم. با این کار حرارت به پل دیودی منتقل شد چون این مدل سوئیچینگ جریان را از شکل می‌کشد. وقتی خازن داشتیم این جریان‌ها را خازن‌ها می‌دادند. وقتی خازن‌ها را برداشتیم جریان را پل دیودی شکل می‌دهد و چون فیلتر ندارد مجبور است جریان سرج مبدل را خودش بدهد و گرم می‌شود. برای حل این مشکل فرکانس کلیدزنی را پایین آوردیم و کمی هم خازن پلی استر در رده فیلم هم قرار دادیم تا تا حدودی مشکل حل شود.

- پس بحث تلفات در خازن‌ها، به خصوص در خازن‌های الکترولیت آلومینیومی که از نظر ESR بدترین وضعیت را دارند خیلی مهم است. بنابراین وقتی خازن را انتخاب کردیم باید ببینیم این خازن تحت تأثیر چه جریان شارژ و دشارژی قرار می‌گیرد و تحت تأثیر این جریان‌ها، چقدر تلفات ایجاد می‌شود و آیا مشکل ایجاد می‌شود یا نه و به همین دلیل ممکن است در جایی که ظرفیت بالایی می‌خواهیم مجبور شویم خازن الکترولیت را رد کنیم و مثلاً تعداد زیادی خازن پلی استر را که ولتاژ بالایی را می‌توانند تحمل کنند با هم موازی کنیم و وزن و حجم و قیمت و PCB بیشتر را بپذیریم چون گزینه دیگری نداریم. البته اگر طرح به همچنین جایی برسد طرح یک ایرادی دارد چون در طرح‌های استاندارد همچنین اتفاقی رخ نمی‌دهد چون اگر این اتفاق می‌افتاد حتماً سر خازنی درست می‌کردند که جوابگوی این مشکل باشد.

- سلف‌ها:





- سلف آماده نداریم برعکس خازن و مقاومت و باید خودمان طراحی و بسازیم. وقتی سلف را طراحی کردیم سلف رفتاری به صورت مقابل از خود نشان می‌دهد. حال باید فرکانس‌ها را شناسایی کنیم و در فرکانسی کار کنیم سلف، به صورت سلف کار کند.

سرعت میخواهیم و پارامترهای پارازیتی کم بخواهیم ← فیلمی (پلی استر). * بخشی از المانهای پارازیتی قطعات مربوط به پایه‌ها است که در تکنولوژی SMD به حداقل میرسد ← خازن X7R جایی استفاده میشود که حالتهای تزریقی خیلی فرکانس بالا هستند و هیچ ریپل $\frac{dv}{dt}$ و C این خازنها از خودشان نمی‌دهند.

Subject: جلسه چهارم - ۸۹/۱۱/۲۴

Date

طراحی قطعات مغناطیسی:

توجه کنید سلف‌ها و خازنها باید توسط خود طراح محاسبه شوند. بنابراین بحث را با اصول طراحی ترانسفورمر آغاز میکنیم.

در مباحث قبلی مشخصات خازنها و مقاومتها را بررسی کردیم. مثلاً جایی که کیفیت بخواهیم خازن پلی استر، فیلمی یا سرامیکی استفاده میکنیم اما سلف را برعکس خازن و مقاومت باید خودمان طراحی کنیم و بسازیم.

$$v_1 = N_1 \frac{d\varphi_1}{dt} \qquad v_2 = N_2 \frac{d\varphi_2}{dt} \qquad \text{if } \varphi_1 = \varphi_2 \Rightarrow \frac{v_1}{v_2} = \frac{N_1}{N_2}$$

توجه کنید بنابراین به بخشی از اهداف که شامل تغییر سطح ولتاژ بودیم رسیدیم. اما توجه کنید ترانسفورمر نه تنها برای تغییر سطح بلکه برای ایزولاسیون نیز بکار میرود.

توجه کنید اگر ایزولاسیون مورد نظر نباشد اتوترانسفورمر گزینه بهتری برای تغییر ولتاژ است زیرا حجم آن از ترانسفورمر کمتر است.

مثلاً در حالت ایده‌آل اگر نسبت تبدیل یک باشد، در ترانسفورمر همان توانی که می‌آید خارج میشود بنابراین تنها جریان مغناطیس کنندگی را داریم و حجم ترانس کم میشود و هر چه نسبت تبدیل را کمتر کنیم ظرفیت ترانسفورمر بالاتر میرود.

اما تقریباً در همه موردی که ما استفاده میکنیم ایزولاسیون مورد نظر است بنابراین چاره‌ای جز طراحی ترانسفورمر ندارد.

به دو دلیل از هسته فرومغناطیسی برای سیم پیچهای T (ترانسفورمر) استفاده میشود.

(1) هدایت شار: طبق مدار معادل مغناطیسی، R_{Fe} رلوکتانس مغناطیسی آهن مربوط به هسته میباشد و R_g رلوکتانس مغناطیسی هوا میباشد.
طبق شکل اگر رلوکتانس مغناطیسی آهن در مقابل رلوکتانس مغناطیسی هوا قابل صرف نظر باشد مثل این است که R_g وجود ندارد و R_{Fe}، R_g را بای‌پس کرده و عمده شار تولیدی از مسیر R_{Fe} میگذرد که سیم پیچها هم در آن قرار دارد. بنابراین شرط $\varphi_1 = \varphi_2$ صادق است. اما اگر سیم پیچ R_{Fe} هم به اندازه R_g باشد یعنی سیم پیچها در هوا پیچیده شده باشند شار پراکنده میشود.

طبق شکل مسیرهای مختلف برای R_g وجود دارد اما همگی در مقابل R_{Fe} قابل صرف نظر هستند.

(2) کاهش جریان مغناطیس کنندگی: توجه کنید قانون فاراده نمیگوید که میزان جریان لازم برای تولید شار φ از ولتاژ V چقدر است (رابطه) و قانون آمپر استفاده میشود.

قانون آمپر: $Ni = R\varphi \Rightarrow R\uparrow,\ \varphi = cte \Rightarrow i\uparrow$

اگر رلوکتانس مسیر بالا رود و بخواهیم به φ مشخصی دست پیدا کنیم (که در اینجا میخواهیم چون ولتاژ معلوم است) جریان مغناطیس

Subject

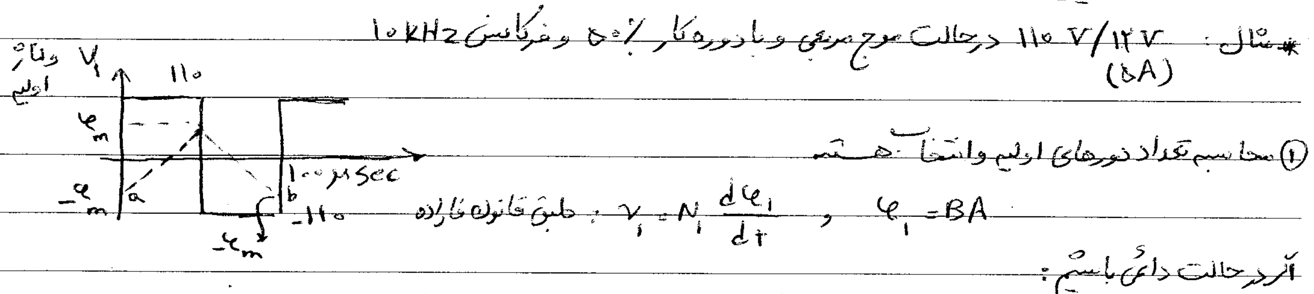
Date

کنندگی بالا میرود که به هیچ وجه علاقه‌مند به زیاد کردن آن نیستیم چون هیچ فایده‌ای غیر از تلفات چه در هسته و چه در سیم پیچی ها ندارد.

- مراحل طراحی ترانسفورمر:

طراحی بحثی که در ادامه بررسی میکنیم ربطی به اینکه چه هسته‌ای استفاده میکنیم ندارد. بعداً اثر هسته در optimization ترانس مورد استفاده قرار میگیرد.

* مثال: $110\,V/12\,V$ در حالت موج مربعی و با دوره کار ۵۰٪ و فرکانس $10\,kHz$ (5A)



① محاسبه تعداد دورهای اولیه و انتخاب هسته

طبق قانون فارادی: $v_1 = N_1 \frac{d\varphi_1}{dt}$, $\varphi_1 = BA$

اگر در حالت دائمی باشیم:

(شرط حالت دائمی خیلی شرط مهمی است و تقریباً همیشه اتفاق می‌افتد ولی باید توجه کنیم که حتماً رخ دهد. حالت دائمی بدین معنی است که اگر ولتاژ طبق شکل بالا باشد، شار طبق شکل بالا، از $-\varphi_m$ تا φ_m میرود (شار انتگرال ولتاژ است) و طبق شکل در حالت تعادل دو نقطه a و b برابر هستند)

$$v_1 = N_1 \frac{\varphi_m - (-\varphi_m)}{\frac{T_s}{2}} \Rightarrow v_1 = 4 N_1 A B_m f_s$$

f_s: فرکانس سوئیچینگ

اگر دوره کار ۵۰ درصد نبود و کمتر بود شکل شار بصورت مقابل میشود بنابراین بازه انتگرالگیری بصورت $D\frac{T_s}{2}$ میشد.

φ_m
$-\varphi_m$

اطلاعات مثال:
$$\begin{cases} v_1 = 110\,V \\ f_s = 100 \times 10^3\,Hz \\ B_m \end{cases} \Rightarrow N_1 A_c = \text{محاسبه میشود}$$

B_m: باید حداکثر مقدار ممکن باشد ⇐ (زانوی اشباع)

توجه کنید برای انواع هسته ها، زانوی اشباع تقریباً ثابت و مشخص است و ربطی به ابعاد ندارد.

دلیل اینکه B_m باید حداکثر مقدار ممکن باشد این است که با بالا بردن B_m به شرط ثابت بودن فرکانس و ولتاژ حاصلضرب N_1A پایین می‌آید و این به معنی کوچک شدن هسته و کوچک شدن سیم پیچ است پس ترانس را اقتصادی و کوچک و بهینه میکند پس B_m باید حداکثر مقدار ممکن باشد و این حداکثر مقدار ممکن مستقل از اینکه چه نوعی است (فریت، ورقه آهن، پودر آهن و...) باید زانوی اشباع باشد. البته کمی به شرطها و شروطها ممکن است مقداری از زانوی اشباع پایین‌تر بیاییم. بدین صورت که فرض کنید مثلاً در ولتاژ تغییری ایجاد شود و ۱۰ درصد بالا رفت نباید به اشباع برویم

خطای شبکه توزیع +۱۰ تا ۲۰- درصد یعنی از ۱۴۰ ولت تا ۲۴۰ ولت.

سیم پیچ دو سیم اولیه و ثانویه قطرهای متفاوتی دارد. اما ممکن است بدلایل غیرعلمی دو قطر یکسان باشد.

Subject

Date

چون اگر به اشباع برویم جریان مغناطیس کنندگی زیاد می‌شود و باعث سوختن و آسیب رسیدن به مدار می‌شود. اما اگر B حداکثر مقدار ممکن باشد حتماً می‌توانیم از زانوی اشباع استفاده کنیم. زانوی اشباع از ویژگی‌های هسته بدست می‌آید. برای انواع هسته‌ها زانوی اشباع مشخص و ثابت است و ربطی به ابعاد ندارد. مثلاً اگر یک هسته فریتی $1^{cm} \times 1^{cm}$، B_m برابر ۲ تسلا دارد و هسته فریتی $5^{cm} \times 5^{cm}$ هم B_m برابر ۲ تسلا دارد و ربطی به ابعاد ندارد و ویژگی ذاتی هسته‌ها است. بنابراین $N_1 A_c$ محاسبه می‌شود.

~~مثلاً~~ حال با داشتن $N_1 A_c$، می‌توان با کم و زیاد کردن A_c، می‌توان ~~تعریف~~ N_1 را تغییر داد و با تغییر N_1 می‌توان سطح مقطع هسته را انتخاب کرد.

باید دقت کرد نیم یک دور نداریم و تعداد دورها همیشه اعداد صحیح است حتی اگر یک سیم از کنار هسته رد شده باشد یک دور از نظر مغناطیسی حساب می‌شود. (پس حداقل دور یک است.)

~~قدم دوم~~

قدم دوم (۲): محاسبه تعداد دورهای ثانویه:

$$\frac{V_1}{V_2} = \frac{N_1}{N_2} \Rightarrow \frac{N_1}{N_2} = \frac{110}{12} \Rightarrow N_2 =$$ تعداد دورهای سیم پیچی ثانویه = بدست می‌آید

قدم سوم (۳): انتخاب قطر سیم: اگر این مرحله را طی کنیم می‌توان سفارش ساخت ترانس را داد.

توجه کنید عامل محدود کننده قطر سیم ظرفیت حرارتی مس است.

$J_n = 5 \frac{A}{mm^2}$ = چگالی جریان نامی که برای مس انتخاب میکنیم

اگر از $5 \frac{A}{mm^2}$ بیشتر برویم مس خیلی داغ می‌شود و تنش زیادی به عایق آن وارد می‌شود و اگر کمتر از ۵ باشد مس بیهوده مصرف کرده‌ایم.

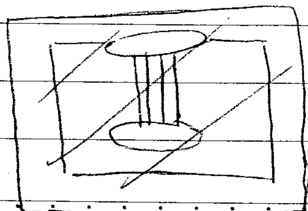
$$I_2 = 5A \Rightarrow A_{cu2} = \frac{5A}{5A/mm^2} = 1mm^2 \Rightarrow \frac{\pi D_2^2}{4} = 1\ mm^2 \Rightarrow D_2 = \checkmark$$

(A_{cu2}: سطح مقطع ثانویه؛ D_2: قطر سیم ثانویه)

$$\frac{I_1}{I_2} = \frac{N_2}{N_1} \Rightarrow I_1 = \checkmark \Rightarrow A_{cu1} = \frac{I_1}{J_n} \Rightarrow \frac{\pi D_1^2}{4} = A_{cu1} \Rightarrow D_1 = \checkmark$$

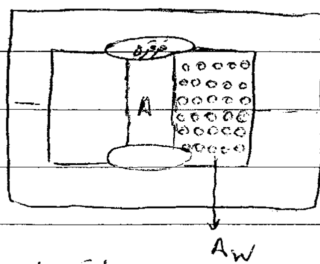
(D_1: قطر سیم اولیه)

توجه کنید به دلیل اثرات پوستی و مجاورتی در اینجا باید تمهیداتی برای کاهش اثر آنها در نظر گرفت که در آینده گفته می‌شود. اثر پوستی باعث تغییر قطر سیم می‌شود که در آینده بررسی میکنیم. اکنون ترانسفورماتور آماده ساخت است.



Subject

Date



بخش بالا

بخش پایین

- شکل مقابل نمونه ای از هسته های مورد استفاده را نشان میدهد که یک ساق وسط دارد و بخش پایین و بالا قابل جدا شدن است. سیم پیچ های اولیه و ثانویه را روی قرقره میپیچیم سپس هسته بالا و پایین را جدا میزنیم. (هسته در ساق وسط داخل قرقره می رود) جنس قرقره پلاستیکی است. نکته ای که باید دقت کرد این است که این سیم پیچها باید در ویندو جا شوند. در سطح پنجره هسته که آن را A_w نشان میدهیم باید به اندازه $A_{cu1}N_1 + A_{cu2}N_2$ جا داشته باشیم.

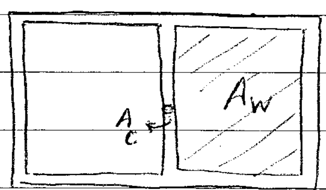
A : ساق وسط

سیم پیچ های اولیه : رنگ آبی

سیم پیچ های ثانویه : رنگ قرمز

$$A_W = A_{cu1}N_1 + A_{cu2}N_2$$

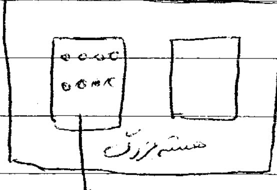
- اگر هسته را خیلی کوچک انتخاب کنیم و با توجه به محاسبه ای انجام دادیم سطر سیمی که در ثانویه بدست آمد هیچ ربطی به تعداد دور آن ندارد بنابراین سطح مقطع A_{cu2} مقدار ثابتی دارد (از روی جریان تعیین میشود) وقتی سطح مقطع هسته (A_c) را کم میکنیم یعنی N_1 را بالا میبریم، در واقع N_2 را هم بالا میبریم (چون $\frac{N_1}{N_2}$ مقدار مشخصی دارد) بنابراین تعداد دورها را بالا بردیم نتیجه میشود که با توجه به اینکه N و A افزایش پیدا کرده، بنابراین در این پنجره باید تعداد زیادی سیم با مقطع مشخص قرار بدهیم (اگر تعداد دور بالا رود، قطر پایین نمی آید و به تعداد دور ربطی ندارد و از روی جریان تعیین میشود) بنابراین وقتی سطح مقطع هسته را پایین میآوریم و تعداد دور بالا میرود این تعداد دورها در این پنجره جا نمیشود.



شکل مقابل هسته کوچک را نشان میدهد.
سطح مقطع بازوهای کناری نصف سطح مقطع بازوی وسط است.
بنابراین سطح مقطعی بصورت مقابل نداریم و همیشه بین A_w و A_c (سطح مقطع هسته) یک تناسبی وجود دارد. یعنی هسته ای نداریم که پنجره آن خیلی بزرگ باشد اما A_c آن خیلی کم باشد.

سطح مقطع هسته منظور سطح مقطع ساق وسط است که سیم ها روی آن پیچیده شده است

- پس نتیجه میگیریم که با توجه به شرط مشخص بودن A_c و N و اینکه مجموع سیم پیچها باید در پنجره جا شوند و اینکه بین A_w و A_c همیشه یک تناسبی هست یعنی هسته های کوچک (A_c کم) A_w های کمی دارند. پس به سمت هسته ای میرویم که A_c آن عددی باشد که N_1 ی نتیجه بدهد و این N_1، N_2 ی نتیجه بدهد که $A_w = A_{cu1}N_1 + A_{cu2}N_2$ ی نتیجه بدهد که در پنجره هسته جا شود.



- از طرف دیگر، اگر هسته A_c بزرگی داشته باشد N_1 خیلی کم میشود و حداقل آن یک میشود و N_2 هم مینیمم مقدار ممکن میشود، پس A_w عدد خیلی کوچکی میشود و فضای زیادی خالی میماند که نشانه بد طراحی شدن هسته است یعنی بایستی سطح مقطع را کوچک و تعداد دور را بالا ببریم که کل پنجره را پر کند که اگر این کار را میکردیم ابعاد کمتر میشود و هسته کوچکتر و هزینه ها کاهش پیدا میکرد.

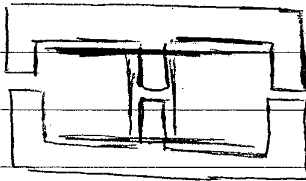
در نهایت می‌توان هسته ای انتخاب کرد که از همه لحاظ ایده ال باشد. اگر سطح مقطع دایره باشد مقدار سیم بکار رفته کمتر می‌شود.

Subject

Date

قیمت هسته از قیمت مس خیلی بالاتر است یعنی مثلاً اگر ۲۰ دور مس اضافه استفاده کنیم بهتر از اینکه یک کلاس دیگر هسته استفاده کنیم قابل مقایسه نیست. بنابراین به سمت یک هسته مناسب رهنمون می‌شویم. به عبارت دیگر اگر هسته را بزرگ گرفته باشیم ترانس بهینه نیست و اگر هسته را خیلی کوچک بگیریم سیم پیچ ها در پنجره جا نمی‌شوند بنابراین تنها یک کلاس از هسته ها قابل استفاده است.

ـ در دیتاشیت‌ها عددی وجود دارد که باعث می‌شود ما تمام جدول را چک کنیم با چندین طراحی درمی‌یابیم که برای هر میزان توان چه هسته ای می‌توان استفاده کرد. وقتی توان بالا می‌رود حاصلضرب ولتاژ در جریان بالا می‌رود. ولتاژ بالا رفتن یعنی تعداد دور زیاد شود و جریان بالا رفتن یعنی قطر بالا رود بنابراین هر دوی اینها این منجر می‌شود که A_W بزرگ شود. بنابراین هسته‌ها هر چه بزرگ شوند ترانس مربوطه توان بالاتر می‌شوند. بنابراین هسته ها براساس توان دسته بندی می‌شوند. مثلاً هسته E16 هسته 10W باشد. بنابراین میزان توان 10W باشد احتمالا E16 ، E12 و یا E19 مناسب است (یعنی یکی بالاتر و یکی پایین‌تر)



ـ باید دقت کرد هر هسته با هر سطح مقطعی نداریم مثلاً اگر سطح مقطع ۴۵ بخواهیم باید سطح مقطع ۳۸ و یا ۵۰ که وجود دارد را انتخاب کنیم. اگر ۵۰ انتخاب کنیم بخشی از هسته خالی است. می‌توان قطر سیمی که قبلاً ۵ بوده را ۴ بگیریم که دمای سیم پیچ بالا بیاید و پنجره هم پر شود. البته مس خرج میکنیم ولی از نظر ما ترانس بهینه است. و یا می‌توان تعداد دور را بالا برد که نقطه کار مغناطیسی پایین بیاید و هسته خنک شود. بهمین خاطر انواع و اقسام برنامه‌های بهینه‌سازی برای ترانس وجود دارد.

زنگ قرمز قرقره پلاستیکی را نشان میدهد
نمای هسته و قرقره

ـ اگر سطح مقطع مربعی باشد با توجه به اینکه خم شدن داریم سیم شکم میدهد و از هسته فاصله میگیرد و این باعث می‌شود که A_W برابر $A_{cu_1}N_1 + A_{cu_2}N_2$ باشد و بنابه دلایلی باعث می‌شود ضریبی به اندازه ۱٫۲ تا ۱٫۵ داشته باشیم:

ـ توجه کنید به دلیل اثرات:

① قطر بوبین (قرقره) ② فضای تلف شده بین سیم‌ها — فضای تلف شده

③ چسب نگهدار سیم‌ها ④ عایق بین لایه‌ها (شامل عایق روی سیم‌های لاکی) A_W با $A_{cu_1}N_1 + A_{cu_2}N_2$ تفاوت به اندازه ۱٫۲ تا ۱٫۵ را دارد. بنابراین ۱٫۲ تا ۱٫۵ برابر سطح مقطعی که لازم داریم باید پنجره داشته باشیم.

بوبین‌ها شکننده هستند و در اثر فشار ترک برداشته و خراب می‌شوند.

چسب وقتی استفاده می‌شود که وقتی یک لایه را بستیم چسب میزنیم و لایه بعدی را می‌بندیم چون اگر چسب نزنیم و بخواهیم لایه بعدی را ببندیم چون سطح آن موج است ممکن است جابجا شود و بی‌نظم می‌شود و کلی فضا از بین میرود. کار دیگر این چسب این است که لایه‌ها را از هم عایق میکند.

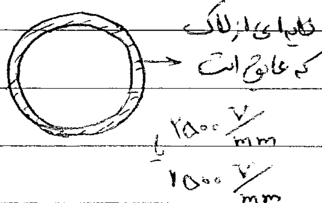
سیم پیچ‌ها را می‌توان به طریق‌های مختلف پیچید که هرکدام ویژگی خاص خود را دارد

oo oo
oo oo
oo oo
oo o o

ooo
ooo
ooo
ooo

Subject

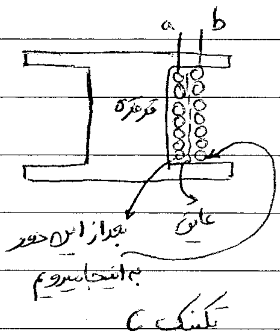
Date



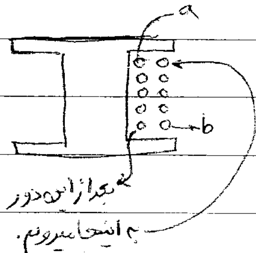
- بحث عایق بندی سیم‌ها:

معمولاً لاک عایق از کلاس $2500\ V/mm$ تا $1500\ V/mm$ است

پس لاک از نظر ولتاژی یک تحمل مشخصی دارد.

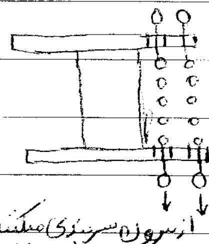


فرض کنید در شکل مقابل هر لایه ۱۰۰ دور میباشد و ما میخواهیم ۲۰۰ دور بپیچیم پس ناچاریم دو لایه بپیچیم. در این صورت دو سر a و b دو سر سیم پیچ ما هستند و به V_1 متصل میشوند. در این حالت به دو سیمی که درست در مجاورت هم اند حداکثر ولتاژ ممکن قرار میگیرد و اگر ولتاژ اعمال شده از ولتاژ قابل تحمل بیشتر باشد منجر به اتصال کوتاه میشود و با توجه به اینکه لاک خیلی ظریف است و ریسک نمی‌کنیم و شکست و بعد از هر لایه که سیم پیچی کردیم بین آنها یک عایق قرار میدهیم که از خطر اتصال کوتاه در امان باشیم. اما اگر دو سیم پیچ مجاور به هم وصل شوند مثلاً تعداد دور ۲۰۰ دور به ۱۹۸ و یا ۱۹۹ دور میرسد و این امر مشکل ساز نیست ولی اگر دو سیم پیچ در دو لایه مختلف اتصال کوتاه شوند وضعیت بحرانی میشود. البته عایق از یک ولتاژی با اثر مهم و اجتناب ناپذیر میشود. یعنی این توضیح که اگر جسم را ضخیم کنیم میتوان عایق را نگذاشت درست نیست مثلاً وقتی ولتاژ 20000KV است با این ولتاژ لاک تحمل ندارد و حتماً باید عایق گذاشت.



البته با عایق گذاشتن، در واقع فاصله سیم پیچها را از هسته دور میکنیم و نشتی زیاد میشود.

- با سیم پیچیدن به صورت مقابل، ولتاژ بین دو لایه مجاور نصف مقدار قبلی می‌شود اما در این روش یک سیمی از آخرین سیم پیچ لایه اول به اولین سیم پیچ لایه دوم میرود برای حل این مشکل بوبین‌های نصب میکنند. به این بوبین‌ها پایه‌های نصب است و پایه‌ها را از بیرون سربندی میکنند در این صورت از بی نظمی اجتناب میشود.



Subject — * جلسه پنجم - ۸۹/۱۱/۲۶

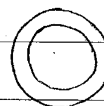
Date

تحویل سه‌شنبه هفته آینده – تمرینات سری اول در : ee.sharif.edu/ukabcli/courses

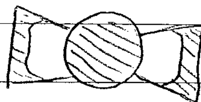
– ادامه مباحث طراحی عناصر مغناطیسی:

مقایسه انواع هسته‌ها

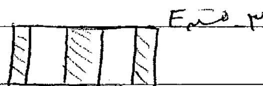
۱- هسته ترویئیدی (T)



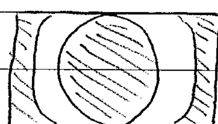
۲- هسته PQ



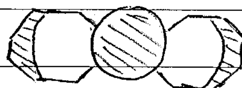
۳- هسته E



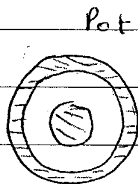
۴- هسته EC



۵- هسته RM



۶- هسته Pot



	Pot	RM	E	EC/ETD	PQ	T
قیمت	H	H	L	M	H	L
سادگی سیم پیچی	M	M	H	H	M	L
شیلد	H	M	L (بد)	L	M.L	M
انتقال حرارت	L	M	H	H	M	M

– منظور از شیلد، شیلد مغناطیسی میباشد.

– منظور از H در سادگی سیم پیچی یعنی از نظر سیم پیچی ساده است.

– منظور از H در انتقال حرارت، یعنی انتقال حرارت خوبی انجام می‌دهد.

– منظور از H یعنی قیمت بالاست.

– دلیل اینکه هسته Pot از نظر شیلد وضعیت خیلی خوبی دارد این است که با توجه به شکل آن، استوانه داخلی، داخل حفاظ می‌رود و شیلد الکترومغناطیسی خوبی ایجاد می‌شود اما در مقابل هسته E، کاملاً باز است. از نظر حرارتی، سیم پیچی که مثل Pot محصور شود و انتقال حرارت خوب انجام نمی‌شود و در مقابل در هسته E، چون از دو طرف باز است می‌توان خنک سازی را براحتی انجام داد. بنابراین اگر قیمت برای ما مهم است هسته E را انتخاب میکنیم و موارد دیگر را در نظر نمیگیریم. اما اگر برای ما کیفیت مهم است به سمت هسته Pot میرویم که از این نظر مناسب است.

– طراحی سلف: توجه کنید در طرح یک سلف نیز مانند ترانسفورماتور، استفاده از هسته فرومغناطیسی استفاده میشود.

مثال: هدف طرح یک سلف با مقدار مشخص L است.

الف- سلف روی هسته غیر فرومغناطیسی پیچیده میشود.

$$L = \frac{N^2}{R}$$

L ← اندوکتانس

Subject

Date

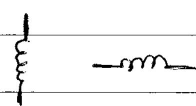
در این حالت به علت بزرگ بودن R (رلوکتانس مسیر شار در هوا)، برای حصول یک L مشخص باید تعداد دورهای زیادی را بکار برد که منجر به افزایش حجم مس و در نتیجه سلف میشود.

- توجه کنید با وجود این اشکال، این سلف دارای ویژگی بسیار مهم خطی بودن است. علاوه هیچگاه اشباع نمی‌شود.

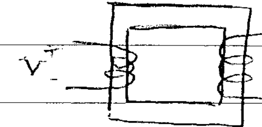
- وقتی بخواهیم مقدار سلف خیلی دقیق باشد و به هیچ وجه تحت تاثیر چیزی قرار نگیرد که در اندازه‌گیری نویز می‌باشد. در این مورد از این سلف استفاده میکنیم که در این فیلتر یک سلف بکار رفته که باید هسته آن هوایی باشد.

- توجه کنید در این حالت نشت شار مقدار قابل توجهی است که باید در چیدمان اجزاء رعایت شود.

- وقتی سلف را روی آهن میپیچیم میزان شاری که خارج هسته است خیلی کاهش میابد چون هسته یک شیلد مغناطیسی در برابر نشت شار است اما در سلفی که روی هوا پیچیده شده، هیچ عاملی برای مهار شار وجود ندارد و شار نشت میکند بنابراین در فاصله زیادی از آن، میدان مغناطیسی را احساس میکنیم و ممکن است اثر تداخلی آن آزار دهنده باشد. در کاربرد اندازه‌گیری نویز، از دو سلف استفاده میشود و برای کاهش اثر نشتی این دو سلف را عمود بر هم قرار میدهند تا کمترین تداخل را داشته باشد



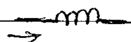
- توجه کنید به چند دلیل در طراحی سلف از فاصله هوایی استفاده میشود که این مسئله باید در مراحل طراحی لحاظ شود. در طراحی ترانس از گذاشتن هرگونه شکاف هوایی پرهیز می‌کردیم. دلیل آن این است که اولاً ترانس با منبع ولتاژ تحریک می‌شود پس به اشباع رفتن یا نرفتن آن، هیچ ربطی به جریانی که از آن می‌کشیم ندارد. به عبارت دیگر اگر یک ترانس بی‌بار داشته باشیم که در شار نامی (ϕ_n) کار کند در بار کامل هم تقریباً شار، همان شار نامی است. دلیل آن این است که ولتاژ از یکی از دو طرف (معمولاً اولیه) fix است بنابراین طبق قانون فاراده، چون ولتاژ و فرکانس مشخص است بنابراین B (چگالی شار) معلوم است. اگر جریان بکشیم یا نکشیم در B اختلافی ایجاد نمی‌شود و بسیار ناچیز است که این مقدار ناچیز به خاطر افت ولتاژ امپدانسی در مسیر می‌باشد. بنابراین شار یک ترانس هیچ ربطی به جریانی که از آن عبور می‌دهیم ندارد.



بی‌بار $\Leftarrow \phi_n$ بار کامل $\Leftarrow \phi_n$ $V = 4{,}44\, NfBA$

در واقع وقتی جریان می‌کشیم، عکس آن (با ضما) دور آمپردور ایجاد می‌شود که شار را ثابت نگه دارد و قانون فاراده برقرار باشد

- اما سلف معمولاً با منبع جریان تحریک می‌شود و در طراحی گفته میشود که تحت جریان مشخصی کار کند چون سلف کاربرد فیلتری دارد (معمولاً) بنابراین در مدار بصورت سری قرار میگیرد و این باعث میشود که از دو سرش برای مدار شکل یک منبع جریان دیده شود. بنابراین سلف را برای جریان i طراحی میکنیم



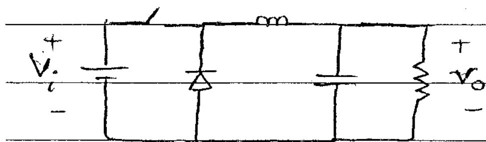
جریان معلوم است

Subject

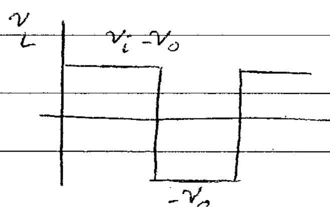
Date $Ni = R\varphi$

- توجه کنید اما در مورد یک سلف، رابطه نقطه کار مغناطیسی از قانون آمپر بدست می‌آید.
- باید دقت کرد در ترانس باید قانون آمپر صادق باشد و در سلف نیز باید قانون فارادی برقرار باشد اما در سلف، ولتاژ را نمی‌دانیم و جریان را میدانیم و در ترانس ولتاژ را می‌دانیم و جریان را نمی‌دانیم.
- بنابراین با تغییر جریان مبدل نقطه کار هسته سلف نیز عوض میشود.

- مثال: مبدل کاهنده



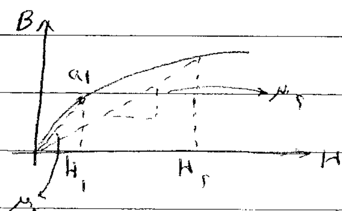
توجه کنید اگر در حالت CCM باشیم در جریانهای مختلف، D (دوره کار) و v_L ($v_i - v_o$) ثابت است.



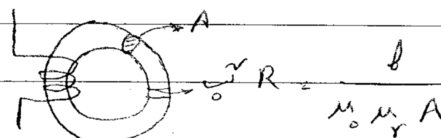
یعنی تا وقتی در CCM هستیم شکل v_L چه ۱ آمپر بکشیم و چه ۱۰ آمپر فرقی نمی‌کند. بنابراین اگر طراحی را براساس ولتاژ انجام بدهیم در حالت CCM بین جریانهای مختلف تفاوتی وجود ندارد. اما نکته‌ای که باید دقت کرد این است که وقتی از یک آمپر به دو آمپر می‌رویم شکل یک گذرایی طی می‌کند، در واقع با افزایش جریان، ولتاژ خروجی افت می‌کند و $v_i - v_o$ افزایش میابد بنابراین میزان شار سلف از میزان دشارژ آن بیشتر می‌شود بنابراین جریان به جریان مطلوب می‌رسد.

اگر گذرا را کنار بگذاریم شکل v_L در دو حالت مثلاً ۱ آمپر و ۲ آمپر فرقی نمی‌کند ولی جریان فرق کرده پس اگر طراحی را براساس جریان انجام دهیم هیچ وقت خطایی بوجود نمی‌آید.

- فرض: طراحی یک سلف روی هسته فرومغناطیس:



$$L = \frac{N^2}{R}$$



$$R = \frac{l}{\mu_0 \mu_r A}$$

شکل عادی برای هسته (منظور توروئید است)

- وقتی در ۱ آمپر هستیم که H_1 را نتیجه میدهد نقطه کار a_1 میشود و μ_1 را نتیجه میدهد وقتی جریان سلف افزایش یابد متناظر با آن H افزایش می‌یابد و در H_2 قرار میگیریم و μ_2 را نتیجه می‌دهد. بنابراین نتیجه میگیریم با این وضعیت نمی‌توان روی مقدار سلف مطمئن بود. بنابراین در کاربردهایی که مقدار سلف خیلی مهم است مثل فیلترهای دقیق، ادوات اندازه‌گیری استفاده از هسته فرومغناطیس تنها به هیچ وجه جوابگوی نیاز ما نیست و ناچاریم این مسئله را حل کنیم که راه حل آن استفاده از یک گپ میشود. استفاده از گپ باعث خطی شدن μ میشود.
- اگر در هسته ترانس یک فاصله هوایی قرار دهیم این کار هیچ فایده ای جز اینکه جریان مغناطیس کنندگی را زیاد کند ندارد اما

Subject

Date

اگر در هسته سلف گپ نگذاریم هیچ افزایش جریان و یا ولتاژی نداریم چون بالاخره باید به L مشخص برسیم.
و جریان مدار معلوم و ولتاژ سلف معلوم است. چیزی که تغییر میکند تعداد دور می‌باشد و ممکن است سلف بزرگتر شود ولی
در ترانس گذاشتن گپ در عملکرد مدار اثر مخربی دارد

- دلیل دیگر برای استفاده از فاصله هوایی دور شدن از اشباع سلف است.

- توجه کنید بر طبق قانون آمپر $Ni = R\varphi$ و مقدار سلف برابر $L = \frac{N^2}{R}$ می‌باشد.

- وقتی سلف به اشباع میرود، R به شدت زیاد میشود بنابراین L به شدت افت میکند و در عملکرد اثر فیلترینگ را از دست میدهیم.
مثل این است که مثلاً ترانس ۲۲۰/۱۲ ولت را برای ولتاژ ۲۲۰۰/۱۲۰ نمی‌توان استفاده کرد چون به اشباع میرویم. در سلف هم
یک سلف مثلاً 10mH و یک آمپر را نمی‌توان در دو آمپر استفاده کرد چون به اشباع می‌رویم. البته در مورد سلف جریان داده
شده قطر سیم را نیز بیان می‌کند. در ترانس قطر سیم با KVA ترانس بدست می‌آید.

- توجه کنید در قانون آمپر، اگر φ برابر φ_m قرار داده شود، i برابر i_{max} میشود. این جریان، حداکثر جریانی است که Ni_{max}
هسته را به اشباع نمی‌برد. اما در رابطه $L = \frac{N^2}{R}$ به N مشخص برای یک L مشخص باید رسیده شود.
مثلاً اگر سلف 10mH میخواهیم، N را حساب میکنیم $N = 100$ می‌شود. به این N باید برسیم یعنی باید ۱۰۰ دور استفاده کنیم
که L مطلوب را بدهد ولی طبق آمپر، φ ماکزیمم را قرار میدهیم $N = 200$ میشود. به این N نباید برسیم فقط باید دقت کرد
این سقف تعداد دور میباشد که به ازای این جریان هسته را به اشباع بیاوریم. این ها حدود ما هستند که در طراحی باید
مدنظر قرار داد.

- اگر سلف بدون فاصله هوایی باشد $Ni = R_{Fe}\varphi$ (رلوکتانس آهن: R_{Fe}) $\quad L = \frac{N^2}{R_{Fe}}$

- توجه کنید اگر بدون فاصله هوایی و با مقادیر مفروض L و i_{max} به اشباع نرویم طرح کامل است. اما اگر نیاز نیست گپ
داشته باشیم. اگر مطلقاً یک هسته آهن داریم که سطح و طول و رلوکتانس آن معلوم است طبق $L = \frac{N^2}{R}$، N بدست می‌آید.

- مراحل طراحی سلف:

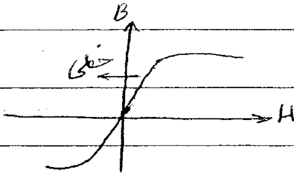
۱- از روی مقدار L و با فرض معلوم بودن هسته مقدار N بدست می‌آید. (یک هسته را از قبل انتخاب کردیم): براحتی مثل
ترانس میتوان تشخیص داد که طراحی آیا هسته خیلی به اشباع می‌رود و یا نه خیلی زیادی هسته بزرگ است. یعنی آخر کار
اگر طراحی بد باشد به این نتیجه میرسیم که یا هسته خیلی خالی مانده و نقطه کار خیلی با اشباع فاصله دارد و پس هسته را بزرگ گرفتیم و
باید هسته کوچکتر انتخاب کرد و یا اینکه خیلی به اشباع میرویم، سیم ها در پنجره هسته جا نمی‌شود پس باید هسته را
بزرگ کرد.

۲- بر طبق رابطه قانون آمپر و با معلوم فرض کردن i_{max}، نقطه کار مغناطیسی سلف طراحی شده (با R و N معلوم) را بدست
می‌آوریم. اگر $B < B_{sat}$ باشد طرح کامل است ولی الزاماً ممکن است بهینه نباشد.
مثلاً اگر 100mH سلف بخواهیم و هسته مشخص باشد، رلوکتانس معلوم است N را بدست می‌آوریم و مثلاً $N = 100$ میشود. مثلاً

Subject

Date

اگر سلف مورد نظر ما آمپری باشد طبق قانون مداری آمپر B بدست می‌آید، اگر B کمتر از B اشباع باشد طرح ok است یعنی سلف H را برابر ۱۰۰ را بدهیم و به اشباع هم نمی‌رود، فقط ممکن است بهینه نباشد. با این وضعیت از نظر اشباع شدن هیچ ایرادی به آن نیست. تنها ایراد این سلف غیرخطی بودن آن است. اگر هسته فریتی باشد چون ناحیه زیر اشباع آن خیلی خطی است بنابراین در هسته فریتی نیز نگران غیرخطی بودن هم نیستیم جایی که ما نگران هستیم یکی ورق آهن و دیگری هسته پودر آهن است که مشخصه هسترزیس آنها غیرخطی است.



ـ اما معمولاً اشباع نمی‌افتد مخصوصاً در مورد هسته‌های فریتی که B_{max} خیلی کوچک است (۰/۲ – ۰/۳) به این نتیجه می‌رسیم که B بدست آمده از B_{sat} بزرگتر است پس:

ـ اگر هسته به اشباع برود:

① هسته را بزرگتر کنیم: در اینصورت $R = \frac{l}{\mu A}$ افت میکند ← N افت میکند (در L ثابت) بنابراین طبق: $Ni = R\varphi$

$\downarrow \frac{l}{\mu A} \times AB$

کاهش پیدا کرده و φ میتواند کم شود و میتوانیم از اشباع دور شویم.

ـ از نظر قانون آمپر، اشباع رفتن یا نرفتن از سطح مستقل است. اگر افزایش ابعاد هسته را طوری لحاظ کنیم که بردن آن بیشتر با سطح مقطع باشد، نقطه کار اشباع پایین‌تر آمده ولی سلف همان مقدار قبلی باقی مانده است. (آمپر دور)

ـ راه حل ① وقتی که از هسته آهنی ممتد استفاده میکنیم ولی ما نداریم جواب نمی‌دهد (در این روش با بزرگتر کردن هسته لهم زیاد میشود)

② به هسته شکاف هوایی اضافه کنیم:

$R_{Fe} \rightarrow R_{Fe} + R_g \Rightarrow R \uparrow \Rightarrow$ در N ثابت L افت می‌کند.

پس اگر یک سلفی روی یک هسته مشخص طراحی کردیم که به اشباع می‌رود، برای جلوگیری از اشباع گپ اضافه میکنیم

$Ni = R\varphi \Rightarrow R\uparrow \Rightarrow \varphi\downarrow$

بقدری گپ اضافه میکنیم تا از اشباع بیاییم حال باید به L قبلی برسیم و اینکار را نمی‌خواهیم با رلوکتانس انجام بدهیم چون اگر از R استفاده کنیم به حالت اول برمیگردیم. حالا از N استفاده میکنیم چون رابطه L و N توان ۲ است ($L = \frac{N^2}{R}$) بنابراین به آن اندازه‌ای که رلوکتانس را زیاد کردیم N باید به آن اندازه^2 زیاد شود ولی بین N و φ رابطه خطی وجود دارد پس مثلاً رلوکتانس را ده درصد زیاد میکنیم ولی N را ۵ درصد زیاد میکنیم در اینحالت L مقدار قبلی میماند ولی اینکار مثلاً ۵ درصد باعث کاهش φ میشود. این روند را بقدری ادامه میدهیم تا به جایی برسیم تا به ازای گپ مشخص و تعداد دور هم L قبلی را داریم و هم زیر زانوی اشباع هستیم. در این روش حتماً N وجود دارد که ما در اشباع نباشیم و همان L قبلی را بدهد. فقط ممکن است هسته خیلی بزرگ شود چون تعداد دور که بالا رفته باید در پنجره جا شود. علاوه بر علت پدیده fringing

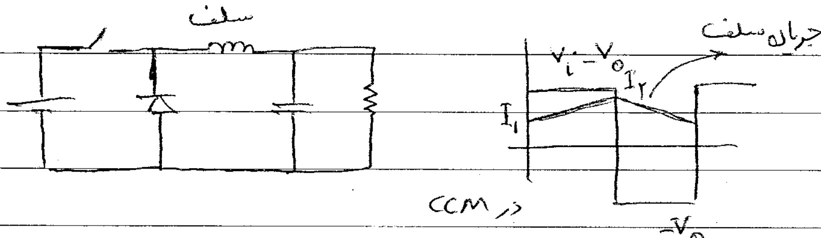
Subject

Date

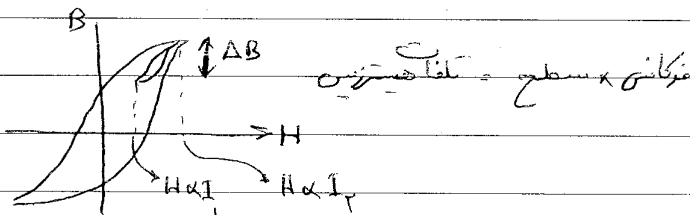
بنابراین میگوئیم طول فاصله هوایی نباید از $\frac{\sqrt{A}}{10}$ خیلی بزرگتر شود که این هم میتواند منجر به بزرگ شدن ابعاد هسته شود.
اگر طول فاصله هوایی از $\frac{\sqrt{A}}{10}$ خیلی بزرگتر باشد نشت شار از محل شکاف هوایی خیلی زیاد میشود. اگر این اتفاق بیافتد باید هسته را بزرگتر کنیم که این پدیده رخ ندهد.

- توجه کنید از آنجا که افزایش L تابعی از توان ۲ تعداد دور (N) در رابطه معکوس با توان اول R دارد و از طرف دیگر رابطه نقطه کار بر طبق قانون آمپر با N و R با توان اول آنها رابطه دارد. بنابراین سناریوی افزایش R و افزایش N حتماً در یک جهت مشخص به L ای که نقطه کار آن زیر زانوی اشباع است همگرا میشود.

- مسئله دیگر بحث تلفات هسته سلف است. در این حالت تغییرات نقطه کار اهمیت پیدا میکند که باید در مسئله تلفات لحاظ شود.
مثال: مبدل کاهنده



شکل موج جریان سلف DC نیست و طبق شکل میباشد. بنابراین چه در ۱ آمپر و چه در ۲ آمپر کار کنیم ولتاژ سلف فرقی نمیکند اما از لحاظ تلفات هسته فرق میکند. نوسانی که در جریان بوجود می‌آید تعیین میکند که چقدر در نقطه کار، روی منحنی هیسترزیس هستیم نوسان داریم.



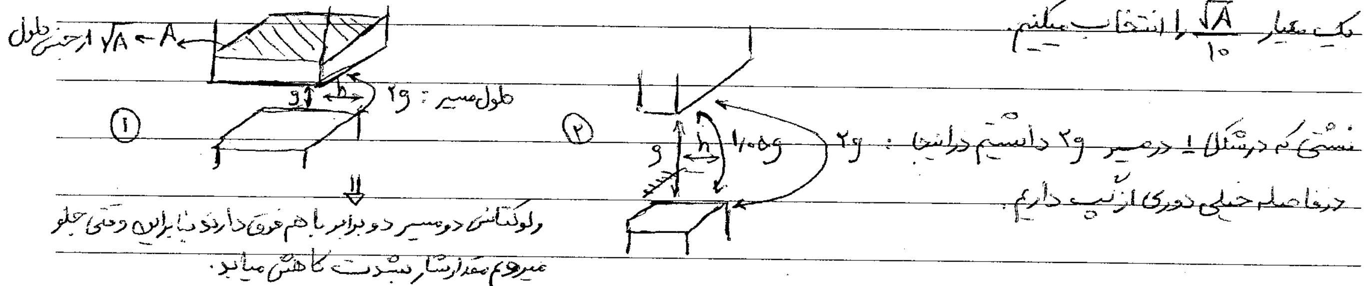
اگر بخواهیم تلفات سلف را کاهش دهیم:
سوئینگ نقطه کار مغناطیسی توسط ولتاژ تعیین میشود
ΔΦ باید کاهش پیدا کند.
نوسانات شار، توسط منبع ولتاژ تعیین میشود. برای کاهش نوسانات شار، تعداد دور را بالا میبریم ($V = N\frac{d\phi}{dt}$) یا افزایش تعداد دور، Φ کاهش می‌یابد.
پس در بحث تلفات با افزایش تعداد دور سلف (که بعداً با رلوکتانس L را تنظیم میکنیم) سوئینگ نقطه کار مغناطیسی را کم میکنیم. (تغییر سلف با رلوکتانس روی ΔΦ هیچ اثری ندارد چون که ΔΦ ناشی از ولتاژ است و در فاصله هوایی هیچ اثری از جنس هسته نداریم که رلوکتانس مهم باشد. بعبارت دیگر منبع ولتاژ تغییرات شار را ایجاد میکند)
- در تغییر جنس هسته، آزادی زیادی نداریم. در عمل با فرکانس طوری است که میتوان ورق آهن استفاده کرد. مزیت ورق آهن این است که نقطه اشباع آن خیلی بالا است. (۱.۲-۱.۴ تسلا) ولی پهنای حلقه خیلی زیاد است. بنابراین اگر فرکانس خیلی بالا است امکان استفاده از ورق آهن نداریم. گزینه بعد از آن، پودر آهن میباشد که اشباع آن حدود ۰.۸-۰.۷ تسلا

Subject

Date

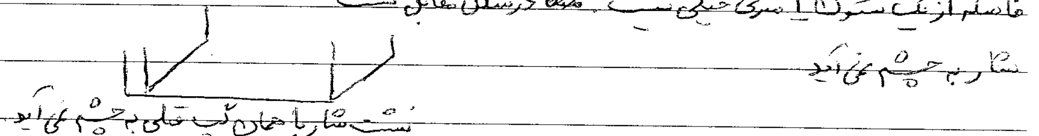
دارد و منحنی B_H آنها لاغرتر است و فرکانس آنها چند صد هرتز تا چند کیلوهرتز است اما اگر مثلاً برای صد کیلوهرتز استفاده کنیم تلفات خیلی زیاد می‌شود. گزینه بعدی استفاده از فریت‌ها است که فرکانسهای بسیار بالا را جواب میدهد و نقطه کار مغناطیسی آن پایین‌تر از هم (حدوداً ۲/۰) است انواع فریت‌ها، مشخصه هیسترزیس مختلفی دارند هرچه مشخصه B_H لاغرتر میشود یعنی قرار است هسته در فرکانس بالاتری کار کند طبق قانون فارادی (۴/۴۴...) با افزایش فرکانس و با فرض اینکه از B_{sat} بالاتر نرویم و V ثابت باشد، NA کاهش پیدا میکند یعنی عرض و ... برابر این است که این هسته قرار است در فرکانس خیلی بالایی کار کند (مثلاً مگاهرتز) و به ازای این فرکانس NA باید خیلی کم باشد پس بنابراین این هسته‌ها را در ابعاد بزرگ نداریم و هسته‌ها کوچک‌اند.

۵) توجه کنید در ایجاد فاصله هوایی، طول این فاصله باید از $\sqrt{A}$ خیلی کوچکتر باشد (فرار از پدیده نشت شار در هوا) و معمولاً یک معیار $\frac{\sqrt{A}}{10}$ را انتخاب میکنیم.



نشتی که در شکل ۱ در مسیر 2g داشتیم در اینجا: در فاصله خیلی دوری از گپ داریم.

پس مثلاً اینجا فاصله از یک ستون ده سانتی خیلی زیاد است ولی یک متر فاصله از یک ستون ۱ متری خیلی نیست. مثلاً در شکل مقابل نشت شار به چشم نمی‌آید



حال فرض کنید نتایج طراحی منجر به آن شود که به گپی نیاز پیدا کنیم که از $\frac{\sqrt{A}}{10}$ خیلی بزرگتر است در این صورت طرح حتماً یک ایرادی دارد مثلاً هسته درست انتخاب نشده اما یک راه حل میتوان انجام داد بجای اینکه یک گپ قرار دهیم گپ را در طول مسیر خرد کنیم (چند گپ) در این صورت به هسته تکه تکه نیاز داریم که ساخت آن مشکل می‌شود و گرنه $\frac{\sqrt{A}}{10}$ را با تکه تکه کردن مسیر تا حدی میتوان رعایت کرد.

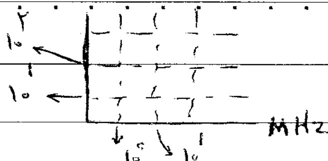
اگر مثلاً PQ استفاده کنیم اگر گپ در ستون وسط باشد دو بازوی بغل نقش شیلد را ایفا میکند بنابراین ترجیحاً گپ را در ستون وسط ایجاد می‌کنیم، اما مثلاً در هسته EC امکان این کار وجود ندارد که بتوان در ستون وسط گپ ایجاد کرد.

مولیبدن: رسانای خوب، انبساط کم، درجه حرارت ذوب بالا

Subject

* جلسه ششم - ۸۹/۱۲/۱

Date



- در سوال ۳ سری یک شکل بصورت مقابل است:
- زمان تحویل تمارین سری اول: یکشنبه هفته آینده
- زمان کوئیز: یکشنبه دو هفته آینده

- ادامه بحث ادوات مغناطیسی:

- طرح ترانسفورمر و طرح سلف و ملاحظات آنرا بررسی کردیم. اثر پوستی و مجاورتی را بررسی میکنیم که اسپارتری‌ها را در ساخت سلف و ترانس تغییر می‌دهد.

- اثر پوستی و مجاورتی در جریانهای AC:

توجه کنید در اثر عبور جریان AC و وجود میدان الکترومغناطیسی متغیر با زمان ناشی از آن توزیع حاملها داخل هادیها تغییر می‌کند
این تغییر به دو دلیل زیر می‌باشد:

الف) جریان خودی حامل (پوستی) ب) جریان حامل های مجاور (مجاورتی)

الف) اثر پوستی: برای یک هادی با جنس مشخص وقتی که تحت تأثیر جریان AC سینوسی با فرکانس f قرار میگیرد عمق نفوذ جریان از پوسته هادی بصورت زیر تعیین می‌شود:

$$\delta = \frac{1}{\sqrt{\pi f \mu_0 \sigma}} \qquad \text{برای مس} \quad \frac{6.6\times10^{-2}}{\sqrt{f}}\ m$$

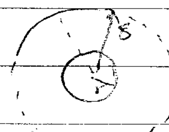
برای مس

δ(mm)	f(Hz)
8.5	60Hz
2.09	1k
0.66	10k
0.21	100k

توجه کنید در واقع مرکز هادی از حامل جریان خالی نمی‌شود بلکه چگالی جریان در مرکز هادی کاهش یافته در نتیجه در پوسته هادی افزایش می‌یابد که حاصل آن کاهش سطح مقطع موثر و در نتیجه افزایش مقاومت اهمی هادی است

بر این اساس رابطه مقاومت اهمی هادی در فرکانسهای غیراز DC بصورت زیر بیان میشود

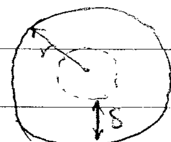
$$\text{if} \quad \delta >> \text{شعاع هادی} \Rightarrow R_{AC} \simeq R_{DC}$$



تقریب در رابطه بالا بخاطر این است که عمق نفوذ مرز یک تقریب است و بتدریج که از مرکز به سمت پوسته حرکت می‌کنیم چگالی جریان افزایش پیدا می‌کند

$$\text{else} \quad R_{AC} = \frac{1}{\sigma\left[\pi r^2 - \pi (r-\delta)^2\right]}$$

وقتی که شرط فوق صادق نباشد.



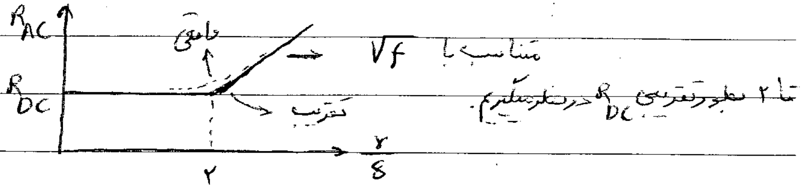
دائم در حال کار: S1 — S9 ← S1 — S1 — S2

Subject

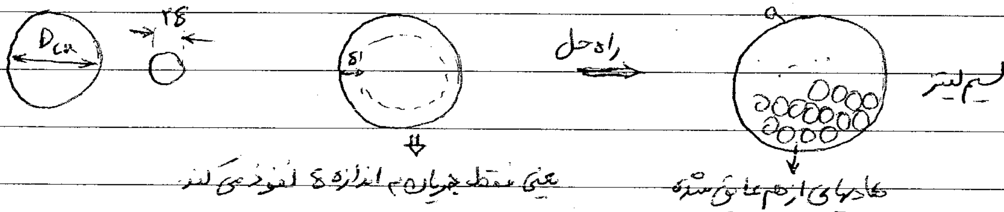
Date

$$R_{AC} = \frac{1}{2r}\sqrt{\frac{\mu_0}{\pi\sigma}}\sqrt{f}$$

برای وقتی که: $\delta \ll r$: (r: شعاع هادی)



- قسمت مقطع هادی را بدین صورت بدست می‌آوریم که چگالی جریان مس را ۲ تا ۵ $\frac{A}{mm^2}$ میگیریم. بر این اساس اگر مثلاً ۵ آمپر جریان داشته باشیم سطح مقطع مس ۱ mm^2 میشود و قطر سیم بدست می‌آید. فرض میکنیم هادی دایره‌ای باشد. اگر در فرکانس مورد نظر، δ را داشته باشیم و ۲δ از D بزرگتر باشد حالت اول رخ می‌دهد و مقاومت AC تقریباً برابر مقاومت DC است. اما اگر نسبت $\frac{r}{\delta}$ خیلی بزرگتر باشد، در واقع به علت اثر پوستی سطح موثر بشدت کاهش میابد بنابراین مقاومت سیم بشدت افزایش میابد. در اینجا ظرفیت حرارتی هیچ کاره است چون فرض بر این است که میخواهیم مثلاً ترانسی بسازیم که مداوم کار کند در واقع در کلاس S1 قرار دارد. ظرفیت حرارتی هرچه باشد بالاخره درجه حرارت باید یک جایی ثابت شده باشد چون اگر ثابت نباشد بعد از مدتی دما بالا میرود که مس ذوب شود. پس گرچه طبق بالا، هرچه سیم نازکتر باشد بهتر است اما بدین معنی نیست که سیم را نازک کنیم چون اگر نازک کنیم چگالی بالا می‌رود و سیم در اثر افزایش حرارت ذوب میشود. حال اگر ۲δ خیلی کوچکتر از D_{cu} باشد، از لیتز کردن استفاده میکنیم



راه حل دیگر بزرگ کردن هادی قطورتر است که ضخامت اطراف آن سطح مطلوب را نتیجه دهد که بهینه نیست چون مس زیاد و بیهوده مصرف میکنیم.

- در روش لیتز کردن، فضای پرت داریم. بنابراین این روش که سطح مطلوب را a بگیریم و با هادیها پر کنیم درست نیست. راه درست این است که سطح مطلوب a را بر سطح هرکدام از هادیهای از هم عایق شده تقسیم کنیم تا تعداد رشته‌ها بدست آید.

- بنابراین در طراحی ادوات مغناطیسی که عموماً محل جریانهای AC می‌باشند روش کار در بخش انتخاب قطر سیم به صورت زیر اصلاح می‌شود.

الف) محاسبه عمق نفوذ ← δ بدست می‌آید.

ب) محاسبه قطر مورد نیاز براساس روش طراحی ذکر شده. D بدست می‌آید ← معلوم I و J = ۲ تا ۵ $\frac{A}{mm^2}$

ج) اگر $D < 2\delta$ باشد ← در طراحی فرقی نمی‌کند.

د) اگر $D > 2\delta$ باشد ← آنگاه $A_\delta = \pi\delta^2$ و $A_{cu} = \frac{\pi D^2}{4}$ ← $N = \frac{A_{cu}}{A_\delta}$ تعداد رشته‌های سیم لیتز

اگر $D \gtrsim 2\delta$ (D کمی بزرگتر از ۲δ) بنابراین N عددی حدود ۱-۲ بدست می‌آید. اگر N=1 باشد R_{AC} بزرگتر می‌شود و اگر

اثر مجاورتی هم مثل اثر پوستی منجر به افزایش مقاومت AC میشود.

Subject

Date

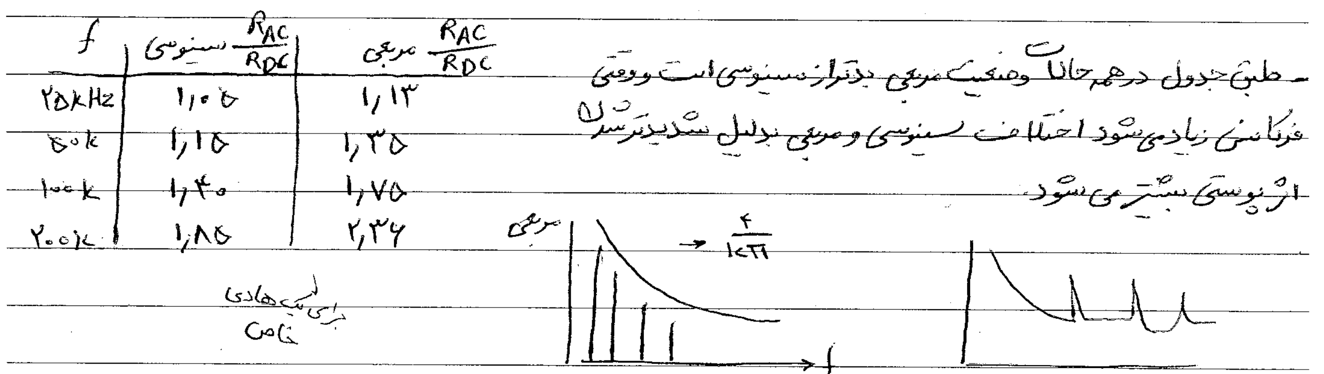
N=۲ باشد ۷ مس اضافی مصرف کردیم. در این حالت بیشتر(۱) از سیم نازکتر استفاده شود تا N افزایش یابد. مثلاً فرض کنید قطر مطلوب ۳٫۵ ، N=۵٫۳ بدست آید اگر ۵ و یا ۵٫۵ بگیریم تفاوت قابل توجهی ایجاد نمی‌شود اما اگر N را ۱٫۵ بدست آید و ما N=۱ بگیریم ۵۰ درصد از این خطا داریم یعنی به همین نسبت تلفات زیاد میشود. اگر N=۲ قرار دهیم در میزان مس مصرفی صرفه‌جویی می‌کند. در این حالت سیم نازکتر استفاده می‌کنیم (A را کوچک میکنیم) و N=۲ را انتخاب میکنیم.

- توجه کنید برای شکل موج‌های غیرسینوسی فرض می‌شود که کل انرژی در سه هارمونیک اول متمرکز شده است.

f	سینوسی $\frac{R_{AC}}{R_{DC}}$	مربعی $\frac{R_{AC}}{R_{DC}}$
۲۵kHz	۱٫۰۵	۱٫۱۳
۵۰k	۱٫۱۵	۱٫۳۵
۱۰۰k	۱٫۴۰	۱٫۷۵
۲۰۰k	۱٫۸۵	۲٫۳۶

برای یک هادی Cu

- طبق جدول در همه حالات وضعیت مربعی بدتر از سینوسی است و وقتی فرکانس زیاد می‌شود اختلاف سینوسی و مربعی بدلیل شدیدتر شدن(۱) اثر پوستی بیشتر می‌شود.



طیف مربعی — طیف شکل موج خاص

بحث ما شامل شکل موج‌های خاص می‌شود. در کتاب ما شکل موج‌هایی را بررسی میکنیم که هارمونیکها با فرکانس کاهش پیدا می‌کند.

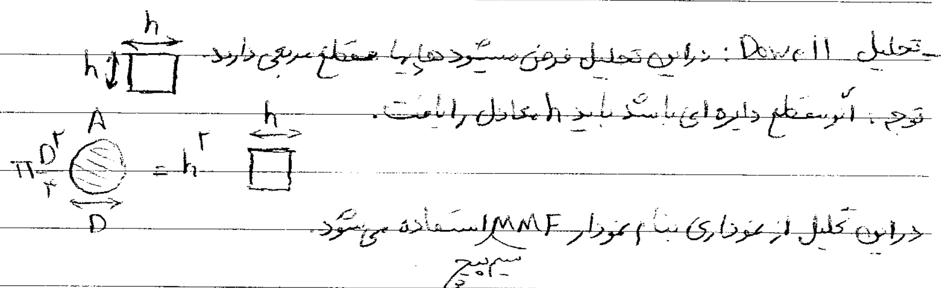
ب) اثر مجاورتی:

همانطور که ذکر شد این اثر بدلیل میدان ناشی از جریان هادیهای مجاور بر روی هادی مورد نظر بوجود می‌آید.

تحلیل تغییر مقاومت AC نسبت به DC در این پدیده با استفاده از نمودار و تحلیل Dowell انجام می‌شود.

تحلیل Dowell: در این تحلیل فرض میشود هادیها مقطع مربعی دارند.

توجه: اگر مقطع دایره‌ای باشد باید h معادل را یافت.



$$\pi \frac{D^2}{4} = h^2$$

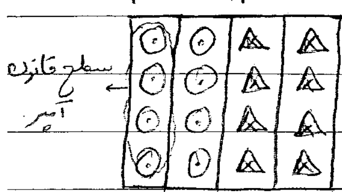
در این تحلیل از نموداری بنام نمودار MMF استفاده می‌شود. (سیم پیچ)

مثال: فرض کنید شکلی از سیم پیچی بصورت مقابل است:

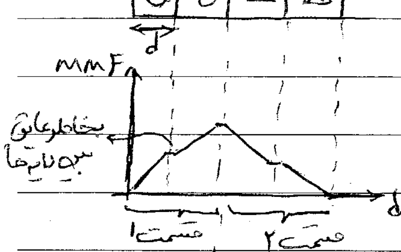
اگر در شکل سطح قانون آمپر را شروع به زیاد کردن کنیم و MMF ای که می‌بینیم (یعنی آمپر دوری که در این سطح می‌افتد) را رسم کنیم شکل MMF بدست می‌آید.

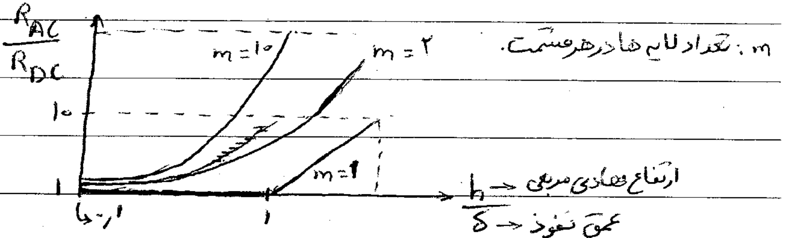
Subject

Date



نمودار آمپر دور حتماً در دو طرف دو صفر دارد و یک ماکزیمم دارد. به هر بخشی که شامل یک صفر و یک ماکزیمم است یک قسمت گوییم (portion) در هر قسمت دو لایه سیم پیچی داریم. حال از نمودار dowell استفاده می‌کنیم



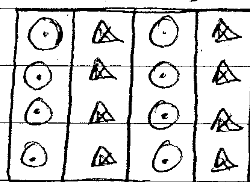


m: تعداد لایه‌ها در هر قسمت.

طبق نمودار و m=۲ و میزان R_{AC}/R_{DC} ناشی از اثر مجاورتی را حساب میکنیم

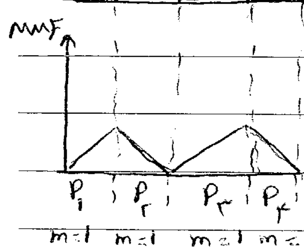
طبق نمودار dowell شدت باید از افزایش لایه‌ها در سیم پیچی خودداری کنیم

بنابراین اگر ترانس طوری است که تعداد لایه‌های آن بیش از یک میشود به هر شکلی باید تعداد لایه‌ها را کاهش بدهیم.



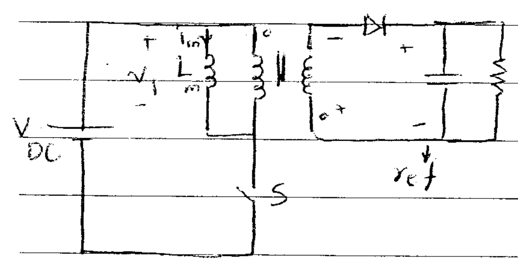
برای اینکار از تکنیک یک در میان یا یک در میان استفاده می‌کنیم. در این حالت طبق شکل ۴ قسمت (portion) داریم. (هر قسمت بخشی از نمودار است که به یک صفر و یک ماکزیمم محدود است.) بنابراین طبق نمودار dowell تلفات مجاورتی بسیار بهتر می‌شود. بنابراین نمودار dowell یک تکنیک سیم پیچی را معرفی می‌کند و اینکه باید لایه‌های سیم پیچ‌ها را بین هم قرار دهیم.

باید دقت کرد m=۱ هم داریم که در شکل زیر داده می‌شود

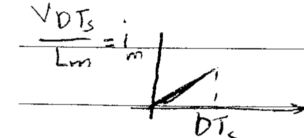


دلیل اینکه در عمل همه لایه‌ها روی هم پیچیده می‌شود این است که اینکار خیلی سخت است و علاوه اگر ترانس ریتارد بالا باشد به مشکلات زیادی برمی‌خوریم. بنابراین سعی میکنیم که تا جایی که ممکن است از یک لایه استفاده کنیم.

طراحی ترانسفورمر مبدل flyback (مبدل خاص)



تقریباً در همه مبدلها وقتی کلیدزنی انجام می‌شود، انتقال توان هم انجام می‌شود اما در فلای بک، وقتی کلید وصل است انتقال توان از منبع به سمت بار انجام نمی‌شود بلکه توان در یک عنصر مغناطیسی (سلف) ذخیره می‌شود و وقتی کلید را باز میکنیم انتقال توان انجام می‌شود. ترانس در حالت میتوانو داشته باشد اگر هنگامی که کلید را وصل می‌کنیم ولتاژ به اولیه اعمال می‌شود همین لحظه توان به بار منتقل شود به این مبدل حالت forward گوییم. اگر برعکس وقتی که کلید وصل است توان انتقال



L_m: سلف مغناطیس کنندگی ترانس

Subject

Date

پیدا نکند (از سمت منبع) به این مبدل flyback گوییم. با وصل کلید ولتاژ DC روی V_1 قرار میگیرد پس حتماً دیود باید معکوس است پس نه در اولیه و نه در ثانویه ترانس جریان نداریم، تنها در L_m جریان داریم و به صورت خطی شروع به شارژ (؟) می‌کند.

با باز کردن کلید، جریان L_m وارد اولیه می‌شود بنابراین دیود روشن می‌شود و توان $\frac{1}{2}L_m i_m^2$ به خروجی انتقال پیدا می‌کند.

گفتیم در ترانس از گذاشتن تپ خودداری میکنیم چون در ترانس میخواهیم جریان مغناطیس کنندگی را کم کنیم. اما در این ترانس خاص برعکس است با:

میزان انرژی خروجی (توان) $P_o = (\frac{1}{2}L_m I_m^2) f_{sw}$: توان انتقالی به خروجی که برابر $\frac{V_o^2}{R}$ است و V_o بدست می‌آید.

بنابراین برای تنظیم P_o حتماً به L_m مشخصی نیاز داریم. به همین دلیل در این ترانس یک تپ ایجاد می‌کنیم.

- توجه کنید تعداد دورهای اولیه ترانسفورمر flyback با توجه به میزان L_m مورد نیاز و کاملاً مشابه با طرح یک سلف انجام می‌شود. یعنی وقتی داریم تعداد دورهای اولیه ترانس را تعیین می‌کنیم به این ترانس به دید سلف نگاه میکنیم و اصلاً ترانس بودن آنرا در نظر نمی‌گیریم. تفاوت این سلف با سلف معمولی این است که یک سیم پیچ دیگر روی آن قرار دارد که در سیکل off انتقال توان انجام می‌دهد.

- توجه کنید در سیکل off (یعنی $(1-D)T_s$) ولتاژ برگشتی به اولیه ترانسفورمر برابر با $V_o\frac{N_1}{N_2}$ است و در این حالت ولتاژ کلید برابر $V_{DC}+V_o\frac{N_1}{N_2}$ می‌باشد. بنابراین تعداد دورهای N_2 از شرط ولتاژ max در کلید بدست می‌آید.

بنابراین N_1 از L_m بدست می‌آید. حال برای محاسبه N_2 با توجه به اینکه در سیکل off کلید، منبع ولتاژ (یعنی خازن خروجی که در بازه‌های کوچک مثل منبع ولتاژ عمل می‌کند) به N_2 وصل می‌شود و انعکاس یافته آن به اولیه می‌آید این مسئله برای ترانس هیچ مشکلی بوجود نمی‌آورد. مشکل اینجاست که $V_{DC}+V_o\frac{N_1}{N_2}$ دو سر کلید off می‌افتد بنابراین به اندازه $V_o\frac{N_1}{N_2}+V_{DC}$ روی سوئیچ مبدل ولتاژ بوجود می‌آید. بنابراین مثلاً اگر سوئیچ ۵۰۰ ولت داریم و ولتاژ اولیه ۳۰۰ ولت است بنابراین با در نظر گرفتن ۱۰۰ ولت حاشیه امنیت باید $V_o\frac{N_1}{N_2}$ را ۱۰۰ ولت قرار بدهیم و از اینجا N_2 بدست می‌آید.

- در اولیه $N_1 i_1$ آمپردور داریم و در سمت ثانویه $N_2 i_2$ آمپردور داریم بنابراین i_2 بدست می‌آید (جریان مثلثی) و مقدار rms این جریان تعیین کننده قطر سیم ثانویه می‌شود.

- نسبت تبدیل $\frac{N_1}{N_2}$ در عملکرد عادی مبدل مشکلی ایجاد نمی‌کند به عبارت دیگر $\frac{N_1}{N_2}$ را هر عددی قرار دهیم مبدل کار می‌کند فقط ممکن است کلید بسوزد.

- استفاده از نسبت تبدیل بسیار بزرگ منجر به این می‌شود که مقادیر پراکندگی مقادیر غیر قابل تحملی پیدا کنند پس عموماً از گذاشتن ترانسهایی با نسبت تبدیل بزرگتر از ۵ - ۶ اجتناب می‌کنیم اما اگر از مبدل flyback استفاده کنیم شرطی برای $\frac{N_1}{N_2}$ نداریم. بنابراین از این مبدل برای high voltage های کم توان استفاده می‌شود (مثل CRT در تلویزیون).

- نسبت تبدیل خیلی مهم است که با توجه به اینکه سلف باید reset شود بنابراین ولتاژ برگشتی باید شرایط اینکار را مهیا کند. هر چه ولتاژ برگشتی بزرگتر باشد سلف زودتر ریست می‌شود اما ولتاژ سوئیچ برابر این ولتاژ برگشتی + V_{DC} است که از اینجا یک شرطی برای $\frac{N_2}{N_1}$ بدست می‌آید و یک حاشیه اطمینان ۲ را هم در نظر بگیریم.

محور عمودی شکل تمرین ← اهم

Subject

Date

* جلسه هفتم - ۸۹/۱۲/۳ *

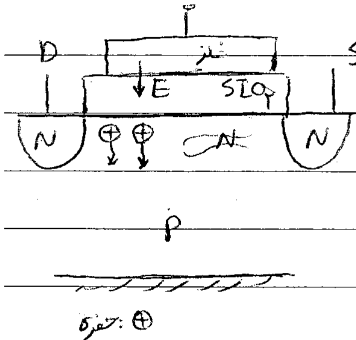
- مدارهای درایو گیت کلیدهای نیمه‌هادی قدرت:

توجه کنید دو دسته کلید نیمه‌هادی قدرت وجود دارند:

الف) نیمه کنترل شونده ← ترسیستورها { ترسیستور، ترایاک }

ب) تمام کنترل شونده ← { GTO، MOSFET، IGBT }

بحث را به دلیل اهمیت موضوع با MOSFET ها شروع میکنیم



دو نیمه‌هادی N را در ناحیه P ، dope میکنیم. در حالت عادی بین P و N دو دیود ذاتی بوجود می‌آید و اجازه عبور جریان در هیچ کدام از دو طرف را نمی‌دهد. با اعمال ولتاژ به فلز یک میدان الکتریکی E تولید می‌شود که به حاملهای مثبت (حفره‌ها) نیرو وارد می‌کند بنابراین حفره‌ها به پایین رانده می‌شوند و ناحیه زیر منطقه را از حفره خالی میکنند و ناحیه‌ای که P بوده است در ناحیه‌ای از حفره خالی می‌شود و بصورت موضعی به N تبدیل می‌شود و جریانی از آن عبور می‌کند. مقاومت مسیر، مقاومت Bulk نیمه‌هادی است که این مقاومت بستگی به میزان ولتاژ اعمالی دارد. (IGBT از دیدگاه گیت کاملاً مشابه با MOSFET است.)

- ویژگیهای مدار گیت MOSFET

۱- اثر خازنی دارد. (یک فلز، یک اکسید و یک لایه نیمه‌هادی که در برابر اکسید هادی به حساب می‌آید) ← فقط در ابتدا و انتهای کار باید جریان تزریق کرد یعنی فقط در ابتدا خازن باید به اندازه جریان شارژ (displacement) کمی به خازن اعمال کرد و به ولتاژ مورد نظر میرسانیم. در این صورت خازن پر شده و میدان را در خود نگه می‌دارد. از این به بعد تنها جریانی که باید تزریق کنیم جریانی است که نشت بار خازن را جبران کند تا میدان باقی بماند و حفره‌ها به پایین رانده شوند. این اثر خازنی باعث میشود مدار درایو گیت خیلی کم توان شود

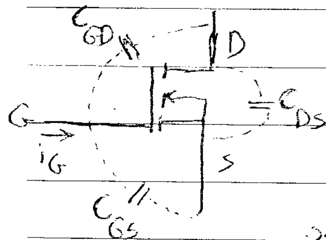
i_G

برای پر کردن خازن

برای تخلیه خازن

در بقیه زمانها توان مدار درایو صفر است.

عیب اثر خازنی وجود ثابت زمانی در مدار گیت و تاخیر در on و off می‌باشد که این عیب ممکن است سرعت کلیدزنی را محدود کند



۲- از مشخصه سیرکی المنشن شکی است که بعد از مدتی کانال زیر گیت باز میشود و MOSFET هدایت می‌کند

- براساس فن‌آوری موجود: $V_{GS(th)} = 4V$: از ۴ ولت به بعد ماسفت on شده

- توجه کنید تا ولتاژ ۷ ولت ماسفت کاملاً on شده است و از ۷ ولت به بالاتر مقدار تغییرات R_{on} کم می‌شود

- اما توجه کنید عموماً طولانی on بودن ماسفت بیشترین سهم را دارد بنابراین سعی می‌شود تا ممکن است V_{GS} بالاتر باشد چون هرچه V_{GS} بالاتر باشد R_{on} کمتر می‌شود. (R_{on} یعنی مقاومت D و S)

- در مدار گیت یک تا تزریق جریان انجام میدهیم. دلیل اینکه نمی‌توان یک ضربه ولتاژ اعمال کرد این است که خازن داریم و جریانها بدلیل $\frac{dv}{dt}$ شدید می‌شود و ممکن است به GS آسیب برساند پس به ماسفت یک جریانی تزریق می‌کنیم و خازن شروع به شارژ شدن می‌کند و وقتی V_{GS}

Subject

Date

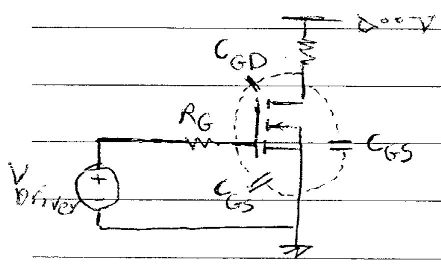
به ۴ ولت رسید مقاومت شروع به افت کردن میکند. وقتی ولتاژ GS به ۷ ولت رسید مقاومت به شدت افت کرده و از ولتاژ ۷ ولت به بالاتر ماسفت کاملاً on شده و ما علاقه مندیم که تا میتوانیم V_{GS} را بالا ببریم. ماسفت سریعترین کلید الکترونیک قدرت عادی است بنابراین تلفات کلیدزنی آن معمولاً قابل توجه نیست (در مقایسه با تلفات هدایت) در حالت هدایت هم مقاومت خود مقاومت کانال می باشد که باید افت کند که بستگی به V_{GS} اعمالی دارد. اما در فن آوری موجود:

$$V_{GS(max)} = \begin{cases} \pm 20\,V & \text{در فن آوری موجود} \\ \pm 30\,V & \text{در موارد خاص} \end{cases}$$

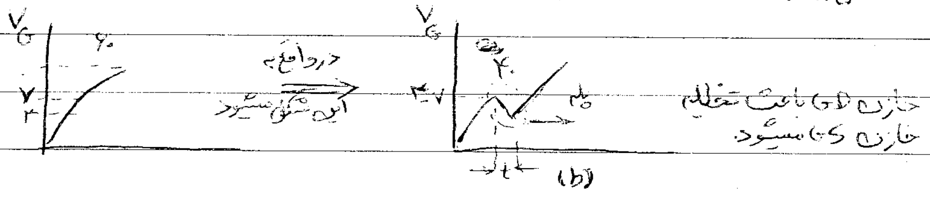
بنابراین در زیاد کردن V_{GS} محدودیت داریم. بالاتر از V_{GS}^{max} میدان شدیدی قوی میشود که از ولتاژ شکست اکسید بیشتر می شود و باعث خرابی ماسفت می شود.

- در ماسفت یک دیود پارازیتی بوجود می آید که در مقایسه با ماسفت کند است اما در IGBT هم دیود داریم اما این دیود را ما قرار میدهیم و دیود سریع قرار میدهیم.

- در ماسفت تعداد بسیار زیادی خازن پارازیتی در لایه های مختلف داریم و مجموع آنها را با سه المان فشرده مدل میکنیم. خازن C_{GD} وضعیت خاصی دارد. یک سر آن در مدار سیگنال (مدار گیت) است که مدار ضعیفی است و یک سر آن در مدار قدرت است وقتی ما ولتاژ مثلاً ۵ ولت اعمال میکنیم که ماسفت on شود. با اعمال این ولتاژ ماسفت on میشود و مقاومت آن به شدت افت میکند بنابراین ولتاژ D به ولتاژ S میچسبد.



- در مدار مقابل با بالا بردن V_{Driver}، ولتاژ گیت بصورت خطی بالا می آید. وقتی V_{GS} از ۴ ولت عبور کرد ماسفت on شده، وقتی ماسفت on میشود ولتاژ D که قبلاً ۵۰۰ ولت بوده صفر میشود. بنابراین روی خازن C_{GS} ولتاژ ۵۰۰±۱۵ ولت می افتد. بنابراین روی این خازن یک $\frac{dv}{dt}$ شدید بوجود می آید. حال دو اتفاق می افتد یا اینکه خازن از این تغییرات تبعیت میکند و نتیجه این تبعیت این میشود که جریان بسیار شدیدی کشیده میشود که این جریان را خازن میدهد C_{GS} میدهد چون مقاومت حداکثر ظرفیت جریان دهی V_{Driver} محدود است و C_{GS} تخلیه میشود بنابراین نمودار ولتاژ گیت بصورت شکل b میشود.



اگر خازن GS کامل تخلیه شود ماسفت دوباره off میشود بنابراین کاملاً خازن GS را تخلیه نمیکند بلکه آنرا در یک حدی نگه می دارد. بعد از طی شدن ثابت زمانی خازن GD، مسیر صعودی خود را طی میکند. بنابراین همیشه در ولتاژ GS، یک پله ولتاژ داریم که حدود آن همیشه برابر ۴ تا ۷ ولت است. چیزی که باعث میشود V_{GS} بطور کامل افت نکند مدار درایو است. اگر R_G صفر بود هیچ مشکلی پیش نمی آمد ولی R_G درایورها یک حدی برای تامین جریان دارند (مثلاً حداکثر ۲۰-۳۰) بطور لحظه ای بیشتر نمی دهند

Subject

Date

اگر جریان پله‌ای که بوجود می‌آید بیشتر از این مقدار باشد خازن را تخلیه می‌کند. بنابراین هرچه درایور قوی‌تر باشد و هرچه مقاومت R_G کمتر باشد میزان پله و اثر مخرب آن در مدار کمتر است. می‌باید توجه کرد به اندازه زمان t که اصلاً زمان آن قابل صرف‌نظر نیست (مخصوصاً در کلیدزنی فرکانس بالا) به زمان ۵۰۰ ns (نه ns بوده) ماسفت اشباع می‌شود و منجر به افزایش تلفات و مسایل دیگر می‌شود.

اگر درایور ضعیف باشد، جریان از خازن C_{GS} کشیده می‌شود و خازن را تخلیه می‌کند و ماسفت قطع می‌شود. وقتی ماسفت قطع شود ولتاژ D بالا می‌رود و ۵۰۰ ولت می‌شود و دوباره $\frac{dv}{dt}$ مثبت بوجود می‌آید و دوباره خازن C_{GS} شارژ می‌شود و این روند ادامه پیدا می‌کند و ولتاژ گیت بصورت مقابل می‌شود که این پدیده بسیار مخرب است. در واقع برخلاف تصور ما که مثلاً قرار است در فرکانس 10kHz کار کند با فرکانس یک مگاهرتز سوئیچ می‌کند. بنابراین اثر مخرب C_{GS} را باید در مدار درایو لحاظ کنیم.

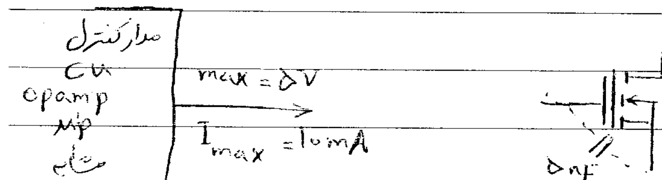


ولتاژ گیت هرگاه درایور ضعیف باشد

- توجه کنید مدار درایور گیت تا جای ممکن قابلیت اعمال جریان بالاتری به گیت داشته باشد که از تغییر V_{GS} ناشی از C_{GD} جلوگیری کند. البته نکات بالا در درایورهای آماده در بازار لحاظ شده است.

- وقتی حالت off است. خازن C_{DS} به اندازه ۵۰۰ ولت شارژ می‌شود (مقدار خازن حدود 2.3nF) بنابراین وقتی ماسفت روشن می‌شود $\frac{1}{2}C_{DS}V^2$ (انرژی خازن) در ماسفت تخلیه می‌شود. هرچقدر فرکانس بالاتر باشد میزان توان تلفاتی ناشی از خازن شدیدتر است. بنابراین سعی می‌کنیم خازن را در ZVS روشن کنیم که این خازن در ولتاژ صفر به ماسفت تخلیه شود. این خازن تغییری مقدار قابل توجهی دارد که بعضاً به عنوان اسنابر استفاده می‌شود. یعنی خیلی اوقات به اسنابر نیاز نداریم و خازن DS ولتاژهای لحظه‌ای را دفع می‌کند.

- در ادامه یک مدار درایور گیت نمونه را بررسی می‌کنیم (MOSFET)



ولتاژ خروجی حداکثر یک DSP و یا ... حداکثر ۵ ولت است و حداکثر جریان 10mA است که برای یک ماسفت قدرت قابل قبول نیست. (در بازار ماسفت‌های منطقی داریم که با ۵ ولت کاملاً روشن می‌شوند اما کم توان هستند)

اگر خازن C_{GS} را 5nF بگیریم و با جریان 10mA شارژ کنیم زمان رسیدن به ولتاژ ۱۵ ولت برابر است با:

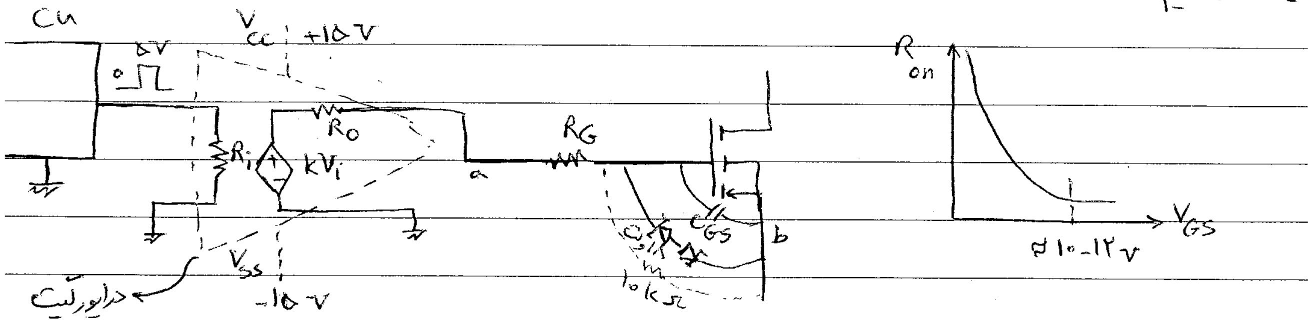
زمان: $\Delta t = \frac{15\times5\times10^{-9}}{10\times10^{-3}} = 7.5\,\mu sec$

که ۷.۵ اصلاً مقدار قابل قبولی نیست. و فرکانس کلیدزنی مثلاً به حدود حداکثر 100kHz محدود شده است و در این مدت Δt که طولانی است مقاومت بزرگی از خود نشان می‌دهد و تلفات آن قابل ملاحظه می‌شود. این عدد را باید با t_r و t_f ، $t_d(on)$ و $t_d(off)$

Subject

Date

مقایسه کنیم که بطور متداول حدود 100-200 ns هستند. یعنی ماسفتی که میتوانستیم در 200 ns روشن کنیم در 5/1 msec روشن کردیم یعنی اصلاً از ماسفت استفاده قابل قبولی نکردیم. بنابراین مشکل عمده مدار کنترل این است که قابلیت جریان دهی آنها بسیار کم است و مقاومت خروجی آنها بزرگ است. بنابراین باید بین Control Unit و ماسفت یک درایور گیت قرار دهیم.



ولتاژ خروجی درایور به اندازه V_{CC} بالا می‌رود و به اندازه V_{SS} پایین می‌آید بنابراین V_{CC} و V_{SS} را باید مشخص کنید. برای کم کردن R_{on} ماسفت، علاقه‌مندیم که V_{CC} تا جایی ممکن است بزرگ باشد که ولتاژ 15 ولت انتخاب خوبی است. چون طبق منحنی سمت راست از ولتاژ 10-12، R_{on} تغییرات خیلی کمی دارد و ولتاژ 15 ولت انتخاب خوبی است. دلیل اینکه V_{CC} را 20 قرار نمی‌دهیم این است که با کوچکترین نوسانی V_{GS} بالای حد مجاز میرود و ماسفت میسوزد.

- V_{SS} را CU هم بفهمد. CU روی زمین قرار دارد بنابراین پالس خروجی CU بین صفر تا 5 ولت است. طبق شکل، R_o مانع این میشود که درایور هر میزان جریان بکشد. اگر $V_{SS}=-15^V$ باشد، خازنی که به $+15^V$ شارژ شده، توسط R_o میخواهد دشارژ شود و به -15^V برود. بنابراین میزان جریان دشارژ $\frac{30}{R_o}$ میشود. اما اشکالی که دارد این است که به دلایل حفاظتی، درایور دارای current limit است و از یک حدی نمی‌توانیم از یک جریانی بیشتر عبور بدهیم. بنابراین -15 ولت کردن V_{SS} عملاً در سرعت off کردن ماسفت تاثیری ندارد، مگر اینکه مقدار تنظیم current limit بالا باشد که هنوز به جریان تنظیمی نرسیم. اما اگر $V_{SS}=-15^V$ باشد، از نظر روشن شدن ماسفت مزیت دارد. اگر $V_{SS}=0$ باشد و نویز 4 ولتی، ماسفتی که باید off می‌بوده را روشن می‌کند. اما اگر $V_{SS}=-15^V$ باشد درست است که در زمان off اثر ندارد ولی وقتی ماسفت off شد، ولتاژ گیت به -15 ولت میرود و در این حالت با یک نویز 19 ولتی باید که آنرا روشن کند که احتمال آن تقریباً صفر است. بنابراین سعی میکنیم $V_{SS}=-15$ باشد. البته این مساله خیلی حاد نیست، یعنی وقتی درایور را از بازار تهیه میکنیم عموماً صفر ولت هستند و ممکن است بانک‌های مداری [illegible] V_{SS} شود و ممکن است نتوان این کار را کرد چون روی حداکثر $V_{CC}-V_{SS}$ محدودیت داریم و در این حالت مثلاً اگر $V_{CC}-V_{SS}$ حداکثر 15 ولت باشد و بخواهیم V_{SS} منفی باشد یک ترفند این است که $V_{CC}=12^V$ و $V_{SS}=-3^V$.

- اعمال مقاومت خروجی خارجی به خروجی درایور:

درایورها بدلایل متعددی مدارهای ساده‌ای دارند. بدلیل سادگی مدار درایور، بسیاری از آنها current limit ندارند و فقط جریان [illegible] داده می‌شود و ما باید خودمان current limit را اعمال کنیم چون زمانهای کلیدزنی 20ns-100ns است. R_o اصلا current limit

Subject

Date

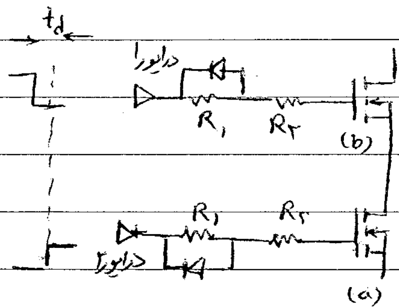
نمی‌توانیم مدار هوشمند باشد (که sense کند و قطع کند) به همین دلیل با یک مقاومت خارجی (R_G) جریان درایور را محدود میکنیم. R_G به این صورت بدست می‌آید که با توجه به اینکه مقاومت داخلی درایور (طبق دیتاشیت) داریم اگر هم نداشته باشیم میتوان نوشت:

$$I_{max} \text{ درایور} \Rightarrow R_{o \text{ درایور}} = \frac{V_{cc}}{I_{max}}$$

(I_{max} در هر V_{cc} داده میشود.)

- اگر حد تحمل ماسفت کمتر از جریان I_{max} باشد باید از مقاومت خارجی (R_G) استفاده کنیم. مزیت دیگر R_G این است: با توجه به اینکه از a تا b که یک خط ارتباطی است یک سیم سلفی است و یک خازن C_{GS} هم داریم. و سرعت کلیدزنی ۲۰ns است بنابراین بتدریج این بخش از یک مدار فشرده درمی‌آید و به یک خط انتقال تبدیل می‌شود که وقتی یک پالس برهم پالس حرکت می‌کند و به انتها میخورد و برمیگردد و تولید اضافه ولتاژ میکند. برای اینکه جلوی اینکار را بگیریم R_G قرار میدهیم که انرژی را میرا کند. اشکال این مقاومت این است که RC مدار را بالا میبرد بنابراین سرعت on و off شدن را کم میکند.

- فرض کنید یک اینورتر داریم.



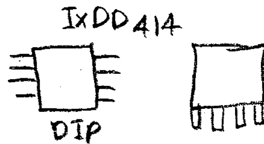
$$t_{off} = R_2 C$$

$$t_{on} = C(R_1 + R_2)$$

چون معمولاً on شدن ماسفت از off شدن سریعتر است بنابراین به محض اعمال لبه روشن کننده، ماسفت on میشود. ولی چون قرار است (b) off شود کندتر از on شدن (a) و (b) off میشود بنابراین ممکن است در لحظه‌ای که (a) را on کردیم (b) off نشده باشد. برای حل این مشکل مدار off کننده (b) را قویتر و مدار on کننده (a) را قویتر میکنیم. برای اینکار طبق شکل از R_1 و دیود موازی استفاده میکنیم و میتوان از short through شدن جلوگیری کرد.

- طبق شکل ص ۳۴، مدار سیگنال پالس بین ۰ تا ۵ میدهد، و مرجع درایور در 15^V است. بنابراین از نظر درایور، هم صفر است هم یک است بنابراین اگر اینطور مدار را ببندیم یا عملاً درایور سوخته یا همیشه on است. بنابراین یا باید این دو مرجع را به هم نچسبانیم و یا از هم جدا کنیم برای اینکار از ایزوله کردن درایور استفاده میکنیم که دو تکنیک آن را بررسی میکنیم.

- گذاشتن دو زنر back to back در مدار ص ۳۴ پیشنهاد می‌شود چون در اینصورت ولتاژ V_{GS} به ۱۸± محدود میشود در عین حال از ۱۵+ هم بیشتر است پس در حالت عادی کاری نمی‌کند ولی بدلیل اثر سلف و خازن، شکل موج سلف بصورت زیر میشود که این ریپل‌ها یک شکل موج، میتوانند تا دو برابر مقدار DC ورودی افزایش پیدا کنند که استفاده از زنر مانع از این اتفاق می‌شود.



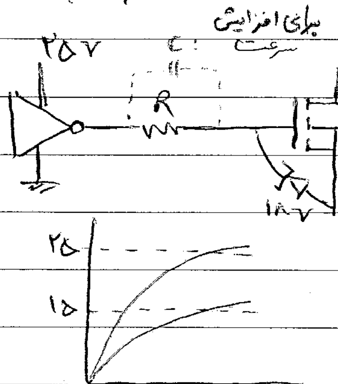
Subject

Date

- توصیه میشود که درایور گیت را به ماسفت بچسبانیم. چون از افزایش ولتاژ و مشکلات سلف جلوگیری کنیم. بنابراین درایور ماسفت باید تا جایی که ممکن است به ماسفت نزدیک شده باشد.

- عموماً علاوه بر زنر یک مقاومت حدود 10kΩ اهم قرار میدهند. این مقاومت دو نقش دارد یکی اینکه در این مدار برابر ها باعث افزایش ثابت زمانی مدار میشود. نکته دیگر اینکه در قدیم ماسفتها Compensation داخلی نداشتند و وقتی به گیت سورس دست میزدیم بدلیل بار دست میسوخت و به این دلیل مقاومت قرار میدادند که این بار دست را تخلیه کند و ولتاژ بالا نرود. اما امروز اکثر ماسفتها Compensation الکترواستاتیکی دارند و از این نظر خیلی وجود مقاومت ضروری ندارد.

- برای افزایش قدرت درایو ماسفت میتوان از یک تکنیک استفاده کرد. اگر درایور ماسفتی داشته باشیم (طبق شکل) که تغذیه آن ۲۵ ولت باشد. در این حالت قرار است V_{GS} به ۲۵ ولت برسد. وقتی V_{GS} به ۲۵ ولت میرسد ماسفت را میسوزاند. بنابراین اگر درایور بتواند توان اتلافی را تحمل کند از زنر استفاده میکنیم. در این حالت مدار درایور جریان $\frac{25-18}{R}$ میدهد که زنر آنرا تلف میکند و این جریان هم کم نیست و با این کار توانستیم ماسفت را به این شکل خیلی سریع off کنیم.



ثابت زمانی ها یکسان اند ولی در زمان یکسان ولتاژ در حالت ۲۵ ولت، بالاتر است. به عبارت دیگر در ولتاژهای برابر زمان رسیدن به آن ولتاژ کمتر است.

- مشکلاتی که در عمل مواجه میشویم عبارتند از:

۱. مقاومت مدار گیت را درست انتخاب نکردیم. ۲. درایور قابلیت جریاندهی ندارد و بنابراین اثر خازن C_{DG} بیشتر خود را نشان میدهد.

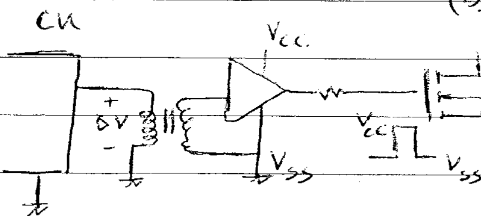
با رعایت دو نکته بالا و چسباندن درایور به ماسفت بسیاری از مشکلات در عمل برطرف میشود.

- شناورسازی مدار درایور گیت:

توجه کنید به دلایل: ۱- وجود ولتاژ منفی روی MOSFET در هنگام off بودن

۲- جدا کردن ترمینال های گیت کاهش نویزپذیری CR ~~مهم است~~

معمولاً سعی میشود مدار درایور از CR جدا شود (از نظر الکتریکی جدا شود)



- بنابراین میتوان در صورت نیاز دامنه پالس را اصلاح کرد

خروجی بین V_{cc} و V_{ss} قرار میگیرد.

V_{ss} خیلی با ارزش میباشد.

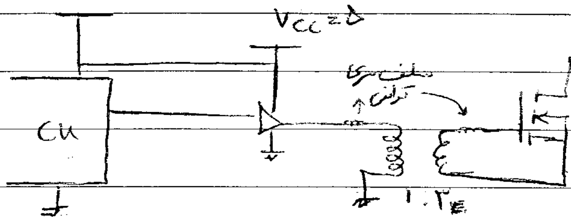
- مشکلات: طراحی ترانس و مشکلات طراحی، درست کردن یا دو تغذیه V_{cc} و V_{ss}

B_{sat} ← ماده‌ای که استفاده کرده و در صفحه مواد مشترک آن را یافت

فرکانس سوال ۴: ۱۰۰kHz

Subject

Date



- از درایور مقابل همچنان استفاده می‌کنیم.

مزایای مدار مقابل: فقط یک تغذیه می‌خواهیم

معایب: با نسبت ۱:۳، جریان ثانویه $\frac{1}{3}$ اولیه است بنابراین هرچه درایور جریان خروجی بدهد ماکزیمم $\frac{1}{3}$ آن به ماسفت می‌رسد.

- درایور جریان لحظه‌ای زیادی میکشد و باعث آسیب به DSP از نظر نویزپذیری میشود

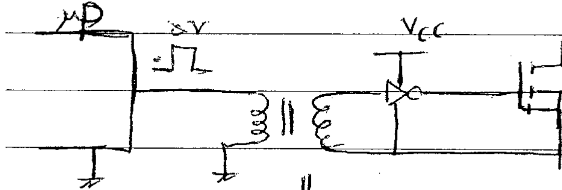
- ترانس در واقع سلف پارازیتی دارد.

بنابراین از مدار بالا استفاده می‌شود

جلسه هشتم - ۸۹/۱۲/۸

- ادامه بحث درایور گیت در کلیدهای قدرت:

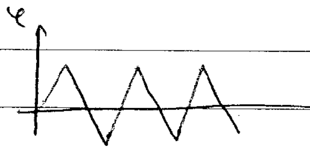
در ادامه به درایور ایزوله گیت میپردازیم.

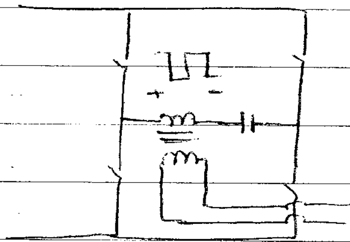


عملاً نقش انتقال اطلاعات را دارد و توان انتقال نمی‌دهد حتی توان ناچیز گیت را تامین نمی‌کند فقط ورودی درایور را میدهد که مقدار آن خیلی کم است:

- توجه کنید طراحی این ترانسفورمر پالس شبیه طرح ترانسفورمر است که قبلاً بحث شد اما توجه کنید معمولاً در این حالت تفاوت مهم اعمال ولتاژ dc به ترانسفورمر است.

- در ساختار اینورتری نشان داده شده ولتاژ ترانس به صورت + و - میباشد و بنابراین مسئله به اشباع رفتن و سلف مغناطیس کنندگی آن حل میباشد و شار حول محور متقارن است.

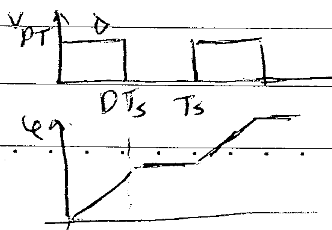




ساختار اینورتری

وقتی مطلب بالا، بسیاری از درایورهای و کنترل کننده‌های اینورتر این نکته را لحاظ کرده اند یعنی پالس را استفاده میکنند که ولتاژ dc روی آن نباشد جهت اطمینان از اینکه حتماً ولتاژ dc به آن اعمال نمی‌شود از یک dc bracker کمکی خازنی میتوان استفاده کرد ترانس را سری میکنیم که امپدانس خازن در برابر امپدانس ترانس بسیار کوچکتر است.

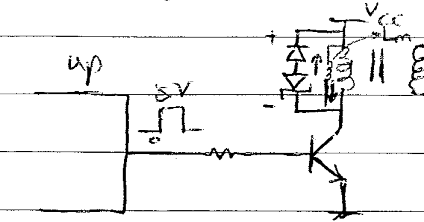
- اما در مورد ترانسفورمر پالس، پالس خروجی میکرو [illegible] نسبت به زمین خودش است بنابراین یک پالس غیر صفر داریم بنابراین شار شروع به بالا رفتن میکند تا به اشباع برسد بنابراین در چند پالس ترانس اشباع میشود.



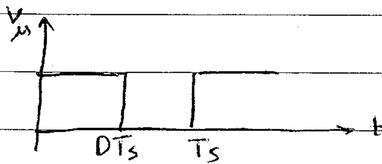
Subject

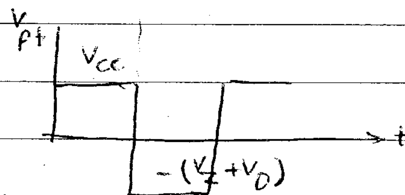
Date

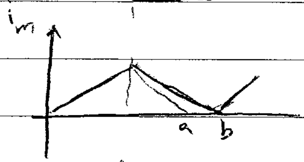
به همین دلیل باید در بازه $T_s(1-D)$ سلف مغناطیسی ترانسفورماتور را تخلیه کرد. چون میزان توان و انرژی این سلف خیلی کم است (به دلیل کوچک بودن جریان آن مثلاً $1mA$) معمولاً این انرژی را تلف میکنند. مدار پیشنهادی:



در بازه ای که پالس هست ولت اعمال میشود ترانزیستور روشن میشود و V_{cc} روی ترانس می افتد و ترانس شارژ میشود و وقتی پالس را قطع میکنیم در این بازه باید انرژی (اولیه) را تلف کنیم برای این کار از یک دیود و یک زنر استفاده میکنیم. وقتی ترانس وصل میشود دیود مسیر را بلوک میکند و سلف مغناطیس کنندگی ترانس شارژ میشود و جریان و شار افزایش می یابد. وقتی پالس به صفر میرسد جریان در حلقه بسته میشود و ولتاژ معکوس میشود و این جریان بالقوه میتواند پایین بیاید اما اینکه در a یا b به صفر برسد بستگی به ولتاژ انتخابی دارد. هرچه دامنه ولتاژ بزرگتر باشد جریان با شیب سریعتری به صفر میرسد و جریان مغناطیس کنندگی ترانس صفر میشود و ترانس reset میشود و در سیکل این امر مجدداً رخ میدهد.







جریان مغناطیس کنندگی ترانس (اگر ترانس در ناحیه اشباع باشد)

- میتوان بجای زنر از مقاومت استفاده کرد. اشکال مقاومت این است که برخلاف زنر که وقتی جریان میچرخد حتماً این جریان هرچه باشد ولتاژ حتماً $V_D + V_Z$ است در مقاومت اینطور نیست. مشکل بزرگ در اینجا است که L_m خیلی غیرخطی است دلیل آن این است که gap نداریم (در ترانس گپ نداریم معمولاً) و چون gap ندارد L_m میتواند خیلی غیرخطی باشد. پس مقدار این جریان معلوم نیست تقریبی میدانیم i_m از یک حدی بزرگتر است و جریان از یک حدی کمتر است ولی مقدار آن را نمی دانیم اگر مقاومت به جای زنر بگذاریم ولتاژی که بوجود می آید فرق می کند شدت این ولتاژ هم روی ترانزیستور اثر میگذارد و هم اینکه این ولتاژ به ثانویه منتقل میشود و باید بررسی کنیم که ولتاژ منفی برای ما مشکل ایجاد نکند. ولی وجود دیود زنر این مشکل را ندارد. اشکال زنر این است که هزینه آن از مقاومت بیشتر است و کمتر است و تجربه این عوامل این میشود که ما تعیین کنیم که از کدام استفاده کنیم. اگر سوئیچینگ خیلی فرکانس بالا باشد میزان جریان i_m کمتر میشود (انرژی کمتر میشود) و تلف کردن آن در مقاومت راحت تر است.

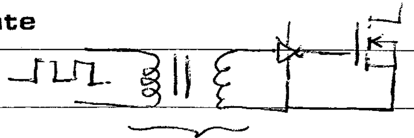
پس تنها تفاوت ترانسفورمر پالس با ترانس معمولی فرکانس بالای مبدل این است که در مورد پالس ولتاژ یک طرفه است و باید نظر به ترانس را ریست کنیم.

- توجه کنید در این حالت (در انواع ترانسفورمری آنها) مقادیر پارازیت ترانسفورمر بسیار مهم می باشد زیرا بطور مستقیم روی سرعت و دینامیک مبدل اثر میگذارد.

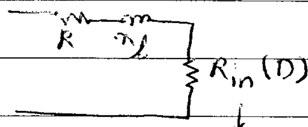
درعمل بازده خیلی مهم نیست. موارد مهم‌تر در اینورتر، کیفیت ولتاژ خروجی و جریان ورودی است و در بسیاری مواقع بازده مهم نیست.

Subject

Date

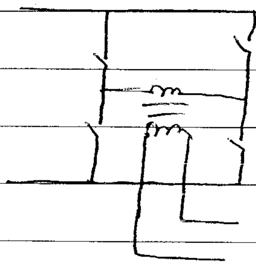


مدل ترانس اگر از شاخه موازی صرف نظر کنیم یک مقاومت و سلف سری می‌شود
که مقاومت هم بالا نیست و مدار معادل عمدتاً یک سلف سری است
گفتیم که ما از سلف سری به شدت اجتناب می‌کنیم چون مدار را
کند می‌کند و ringing به وجود می‌آورد و ... پس خیلی مهم است که
مقدار پراکندگی ترانس کم باشد و این نکته را باید در طراحی لحاظ کرد



$\tau = \frac{L}{R}$ مقاومت ورودی درایور

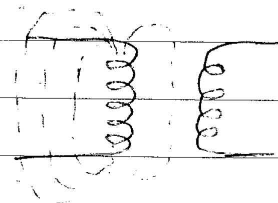
از همین جا برتری قرار دادن درایور طبق شکل مقابل را می‌توان دریافت
وقتی درایور طبق شکل مقابل است خازن ورودی به شدت کاهش می‌یابد
و بنابراین عملاً درایور به شکل یک مقاومت دیده می‌شود که مقدار آن خیلی بالاست چون R_{in} بسیار بزرگ است
τ خیلی کوچک می‌شود بنابراین اگر ترانسفورماتور پالس را پشت درایور بگذاریم حتی لازم نیست روی ترانسفورماتور پالس
خیلی focus کنیم یعنی حتی اگر L ترانس بزرگ شود چون R_{in} خیلی بزرگ است τ مقدار قابل قبولی می‌شود.
مطلب بالا در طراحی ترانس گفته شد چون در طراحی ترانس این نکته حساس است به اندازه اینجا بالا نیست. وجود سلف سری
در حالت قبل در خیلی مواقع به ما کمک می‌کند.



وجود سلف سری در مدار مقابل مطلوب است یعنی اصلاً دنبال این نیستیم که سلف
سری را صفر کنیم. دلیل این امر مربوط به حفاظت اتصال کوتاه است. یعنی
اگر به هر دلیلی اتصال کوتاه رخ دهد زمان زیادی طول می‌کشد تا جریان بالا
بیاید و مدار حفاظتی آن را sense می‌کند و مدار را قطع می‌کند. بنابراین در اینجا
نه تنها اصراری بر کم کردن آن نداریم بلکه مقدار بزرگ آن در حفاظت به ما کمک می‌کند.

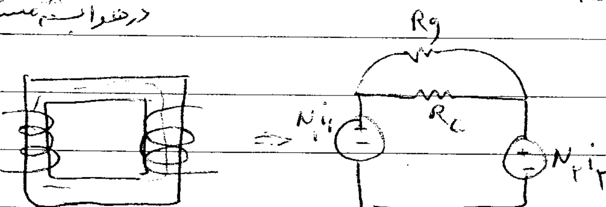
- اما در اینجا ترانس باید واقعاً نقش ایزوله کننده را ایفا کند و مطلوب است مقادیر پارازیت را کم کنیم.

- کنترل پراکندگی ترانسفورماتور پالس:



در هوا بسته می‌شود.

یعنی اگر بخواهیم پراکندگی را کم کنیم بدانیم باید چه کار کنیم. به طور دقیق
نمی‌توان گفت پراکندگی چقدر است چون مسیر شار از جاهایی
می‌گذرد اولاً از هسته که از آن خبر نداریم ثانیاً از هوا ... اما می‌توان
عوامل مؤثر بر سلف پراکندگی را تشخیص بدهیم و ببینیم چه کار کنیم
که پراکندگی کم شود.



اگر R_c خیلی کوچک باشد کل شار از هسته می‌گذرد اما
هسته دارای μ محدودی است و این باعث می‌شود
مقداری از شار در هوا پراکنده شود.

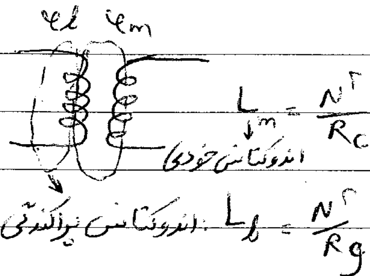
از هندسه از اثر هسته مهم‌تر است. — ترانس تروئید ــ گزینه‌ای برای ترانس پالس — خیلی بد: ۱۰۲۱ سلف پراکندگی

Subject

Date

① به علت μ محدود هسته شار پراکندگی داریم ← توجه کنید البته این عامل به اهمیت موارد دیگری که ناشی از تکنولوژی سیم پیچ‌ها هستند نمی‌باشد

بنابراین به دلیل پراکندگی ترجیح می‌دهیم که از هسته‌ای استفاده کنیم که μ بزرگتری دارد. به دلیل هندسی نیز به این نتیجه می‌رسیم که از هسته با μ بزرگتر استفاده کنیم



② توجه کنید در حالت کلی یک سلف به صورت $L = \frac{N^2}{R}$ مدل می‌شود.

$$L_m = \frac{N^2}{R_c}$$

R_c خیلی کم است بنابراین L_m زیاد است بنابراین اندوکتانس مغناطیس کنندگی که مدل کننده شار پیوندی است مقدار بزرگی دارد.

$$L_l = \frac{N^2}{R_g} \quad \text{:اندوکتانس پراکندگی}$$

تعداد دور روی پراکندگی و L_m اثر دارد

بنابراین هیچ وقت از min تعداد دورها بالاتر نمی‌رویم.

$$V = 4NfBA \quad (\text{در حالت مربعی})$$

پس اگر طبق رابطه بالا مثلاً $N=100$ بدست آید هیچگاه ۱۲۰ نمی‌گذاریم. گاهی برای این کار توضیح داریم مثلاً اسکیل ولتاژ شکل عوض نشود ولی الان در مدار تست هستیم که V_{cc} را سوئیچ می‌کند و V_{cc} یک ولتاژ تثبیت شده است که خودمان اعمال می‌کنیم و مقدار آن ثابت است [illegible]

توجه کنید بر طبق رابطه فوق می‌توان N و A را با هم موازنه نمود یعنی

$N\downarrow$ و $A\uparrow$ ⇐ B ثابت بماند

اما توجه کنید رابطه L با N توان ۲ و با A توان ۱ است بنابراین ⇐ استفاده از هسته بزرگتر و N کمتر صحیح است [illegible] کاهش L_l می‌شود.

برخلاف تصور ما کوچک کردن ترانس پالس کار را خرابتر می‌کند چون وقتی A را کم می‌کنیم مجبوریم N را زیاد کنیم که B به اشباع نرود و N که زیاد می‌شود N^2 در هسته افزایش می‌یابد و [illegible] A و L_l زیاد می‌شود بنابراین معقول است که هسته را تا جایی که ممکن است بزرگتر انتخاب کنیم یعنی A را بیشتر خرج کنیم.

درست است که با بزرگتر کردن هسته، توان هسته را بالا می‌بریم. یعنی هسته توان بالا می‌شود ولی [illegible] ما تغییر نکرده و همان توان تست است. نتیجه این می‌شود که ترانس یک ترانس غیربهینه می‌شود یعنی فضای داخل آن خالی می‌ماند ولی این بهایی است که برای کم کردن L_l می‌پردازیم.

توجه کنید در این حالت ($N\downarrow$ و $A\uparrow$) [illegible] سلف L_m نیز کاهش می‌یابد و در نتیجه جریان i_m افزایش می‌یابد. در این حالت استفاده از هسته با μ بزرگتر می‌تواند این کاهش L_m را تا حدودی جبران سازد.

بنابراین خلاصه به صورت زیر می‌شود:

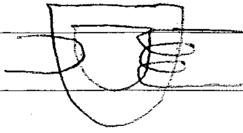
هسته تا ممکن است بزرگتر، μ هر چقدر ممکن است بزرگتر، تعداد دور کمتر تا حد ممکن.

باید دقت کرد مباحث بالا منحصر به ترانس تست نیست و همه موارد بالا در ترانس مبدل هم صادق است فقط در ترانس مبدل ممکن است نیاز نباشد.

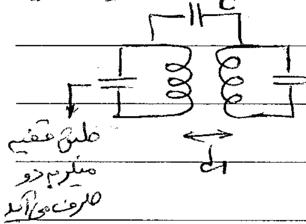
Subject

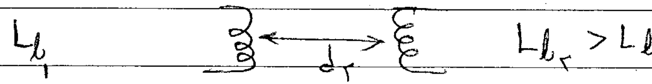
Date

مثال از کاربرد ← ترانسفورماتور پالسهای با عرض پالس کوتاه (۲۰۰ ns)
هسته ورقی است چون فرکانس آن از همه بالاتر است.



(۳) فاصله دو سیم پیچ از یکدیگر و توپولوژی نصب سیم پیچ روی L_l اثر دارد. با کاهش فاصله L_l کاهش می‌یابد. (اما توجه کنید خازن بین سیم پیچ‌ها زیاد می‌شود)





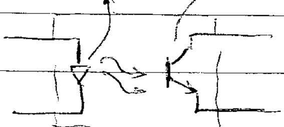
طبق تقسیم میلر C را می‌توان به دو خازن یکی در اولیه و یکی در ثانویه تبدیل کرد. اگر نسبت تبدیل بزرگ باشد با افزایش فاصله دو سیم پیچ، خازن میلر در ثانویه خیلی بزرگ می‌شود که عامل کند شدن ترانس می‌شود. نتیجه می‌شود:
نسبت تبدیل ترانسفورماتور از یک حد عملی بالاتر نمی‌باشد ۴-۵ تا n

اگر نسبت تبدیل بیش از ۴-۵ باشد خازن در ثانویه خیلی بزرگ می‌شود که باعث کند شدن شدید ترانس می‌شود. بنابراین علاقه‌مندیم نسبت تبدیل هرچقدر ممکن است پایین باشد و اگر بتوانیم نسبت تبدیل را یک بگذاریم. باید دقت کرد نسبت تبدیل کوچکتر از یک (ترانس کاهنده) وضعیت را بدتر هم میکند چون خازن در این صورت خازنی که به اولیه می‌آید بزرگ می‌شود ولی در سمت اولیه اشکال ندارد چون در سمت اولیه یک منبع تغذیه ایده‌آل داریم که باید جریان را بدهد. اما به هر حال اگر مثلا ۵ ولت داریم برابر و در سمت ثانویه بخواهیم پالس را ۱۵ ولت کنیم باید ترانس افزاینده با نسبت تبدیل ۳ باشد.

- توجه کنید که کم کردن فاصله دو سیم پیچ نباید از حد تحمل ولتاژ بین آنها فراتر رود.

- با توجه به اینکه سیم پیچ‌ها نمی‌توانند به هم بچسبند L_l را نمی‌توان از یک حدی کمتر کرد. دست یافتن به L_l کمتر از ۲۰nH بسیار دشوار است.

- اولیه و ثانویه را حتما روی یک ساق می‌پیچیم.



- ایزولاسیون با کمک تزویج نوری ← ابزار ← { اپتوکوپلر / فیبر نوری } در واقع هر دو یک چیزند

اگر شکل مقابل به صورت یک تکه باشد به آن opto coupler گویند. اگر از هم جدا باشند و کانالی که نور را منتقل می‌کند نیز جدا باشد به آن فیبر نوری گویند.

Subject

Date

مزایای این کار:

✓ عدم نویز پذیری کامل: چون طیف نور با نویزهایی که ما داریم خیلی فاصله دارد.

✗ حساسیت به تشعشع‌های خاص (پرتو کیهانی)

✓ عدم برگشت‌پذیری: یعنی هر اتفاقی در سمت ثانویه در اولیه اثری ندارد و مشکل ترانس پالس نیست که اگر و اتصالی در سمت ثانویه داشته باشیم برگردد و مدار فرمان را بسوزاند.

✗ در مورد اپتوکوپلر استقامت عایقی اولیه و ثانویه محدود است.

$V_n = 2500V$: 1 min $V_{دائم} = 1000V$

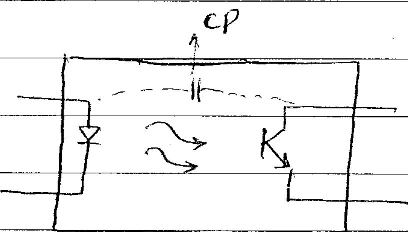
یعنی مدار دو طرف نباید بیش از ۱۰۰۰ ولت اختلاف داشته باشند که البته برای بسیاری از کاربردهای ما کافی است.

✓ فیبر نوری محدودیت استقامت عایقی ندارد. فیبر نوری در عمل مشکلات زیادی دارد چون کانکتور خاصی دارد و ضربه‌پذیر و آسیب‌پذیر است.

✓ سرعت می‌تواند خیلی بالا باشد 10 ns

✓ انواع آماده و ساخته دارد اما ترانس پالس را باید طراحی کنیم

- اشکال مهم:



- بین اولیه و ثانویه یک خازن پارازیت داریم و وقتی فرمان می‌دهیم و این خازن گذرا را به اولیه منتقل می‌کند و می‌تواند باعث آسیب رسیدن به مدار شود بنابراین اپتوکوپلری استفاده می‌کنیم که خازن پارازیت آن کم باشد.

- اپتوکوپلری نداریم که همه موارد بالا را داشته باشد وقتی فاصله را زیاد می‌کنیم خازن کم می‌شود استقامت عایقی هم خوب می‌شود ولی سرعت پایین می‌آید.

- توجه کنید البته ترانسفورمر پالس مزیتی دارد که اپتوکوپلر ندارد و آن عدم عبور ولتاژ DC از ترانسفورمر پالس است مزیت این امر این است که اگر مدار کنترل دچار مشکل شود که به جای اعمال پالس مدام یک اعمال شود در این حالت مدار نمی‌سوزد تنها اتفاقی که می‌افتد ترانس اشباع می‌شود و سیگنال احتمالا قطع می‌شود و یا در نهایت میکرو می‌سوزد ولی مدار قدرت آسیب نمی‌بیند ولی در اپتوکوپلر اینطور نیست و یک منتقل می‌شود و بنابراین اگر DC داشته باشیم ممکن است باعث آسیب رسیدن شود.

- دلیل استفاده از ترانس در UPS‌ها: اگر اینورتر بسوزد (مدار کنترل و یا یکی از کلیدها) و تا DC اعمال کند DC به تجهیزات نرسد و در این حالت ترانس اشباع می‌شود و اینورتر جریان می‌کشد و فیوزهای اینورتر می‌پرد ولی DC به سمت بار منتقل نمی‌شود.

- معمولاً انتخاب برای دیود که یک دیود ولتاژ بالا و جریان پایین است (که معمولاً با ولتاژ نسبتاً کار نکرده کار میکنیم) دیود ۴۰۰۷ است ↓ ۱۰۰۰V 1A

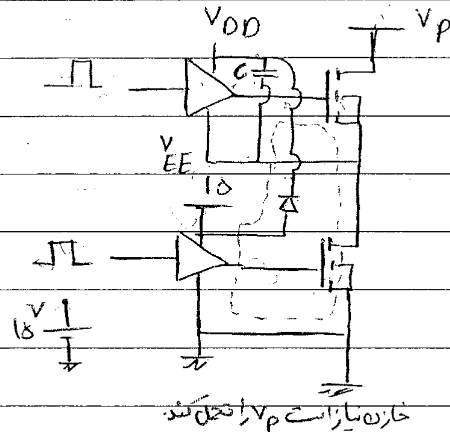
Subject ** ۸۹/۱۲/۱۰ - جلسه نهم **

Date

ادامه بحث درایور‌ها:

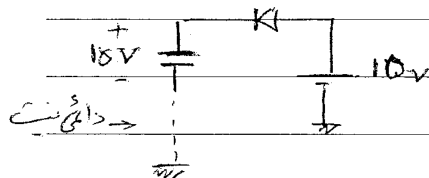
روش درایو ایزوله بدون استفاده از ترانسفورماتور و اپتوکوپلر:

توجه کنید این روش مخصوص درایو یک ساق می‌باشد و تمامی خانواده هایی که در آنها یک ساق قابل تشخیص است میتوانند از این روش برای درایو کلید high side استفاده کنند.



- اگر بخواهیم به بالایی هم پالس ۱۵ ولتی بدهیم چون ۱۵V نسبت به زمین است عملکرد مدار مختل میشود. روشی که استفاده میشود استفاده از خازن C و دیود است. وقتی پالس اول بیاید ماسفت پایینی اتصال کوتاه میشود و در نتیجه آن به زمین می‌چسبد پس سر پایین خازن به پایین می‌چسبد. بنابراین مدار معادل تصویرت مقابل میشود. بنابراین دیود خازن را به ولتاژ ۱۵ ولت شارژ میکند. حال پالس پایینی قطع میشود. وقتی پالس درایور بالایی می‌آید درایور تغذیه دارد (خازن در نقش تغذیه عمل می‌کند برای درایور بالا) حال ماسفت بالا اتصال کوتاه می‌شود (V_{DD} ضعیف.) حال V_{EE} به ولتاژ V_p می‌چسبد که میتواند مقدار بالایی داشته باشد بنابراین ولتاژ کاتد دیود تقریباً در ولتاژ power قرار میگیرد (با اختلاف ۱۵ ولت)

خازن باید ولتاژ V_p را تحمل کند.



در موتور رلوکتانس نمی توان استفاده کرد.

از طرف دیگر آند دیود تقریباً در ولتاژ زمین میباشد (با اختلاف ۱۵ولت) برای کارکرد درست درایور باید دو شرط داشته باشیم یکی اینکه اولاً باید ساق داشته باشیم که ولتاژ V_{EE} بتواند پایین بیاید و دیود فوروارد شود. ثانیاً باتوجه به اینکه خازن C منبع تغذیه برای درایور بالا میشود بنابراین ظرفیت آن باید طوری باشد که وقتی در یک پالس از آن جریان میکشیم و ماسفت را تغذیه میکنیم افت ولتاژ در حد قابل قبول نباشد. بنابراین متناسب خازن باتوجه به جریانهای مختلفی که بکشیت تعریف میکنیم بدست می‌آید. دیود از نظر جریانی دیود جریانی پایینی است چون باید فقط جریان تحمل شارژ خازن را تامین کند ولی از نظر ولتاژ چون باید ولتاژ V_p را تحمل کند باتوجه به شکل مدار ولتاژ بالا است و بنابراین دیود باید ولتاژ بالا باشد.

- درایورهای IR 2118 / 2110 برمبنای مدار بالا کار می‌کنند.

- اگر بخواهیم زمینها را در مدار بالا ایزوله کنیم باید از اپتوکوپلر استفاده کنیم.

- اگر بخواهیم سوئیچ high side را بسازیم طولانی روشن که دارم تکنیک بالا به مشکل برمیخورد و چاره ای جز استفاده از درایور ایزوله نداریم.

- معمولاً انتخاب برای دیود که یک دیود ولتاژ بالا و جریان پایین است (معمولاً با ولتاژ نسبتاً کار نکرده کار میکنیم) دیود 4007 است که ۱۰۰۰ ولت است. اگر فرکانس پایین باشد مثلاً حدود کیلوهرتز باشد 1N4007 هم میتوان استفاده کرد چون جریان آن کم است و سرعت هم نمی‌خواهیم.

Subject

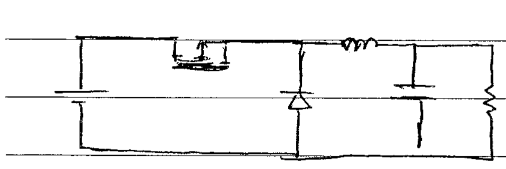
Date

توجه کنید:

① دیود D باید V_p را تحمل کند

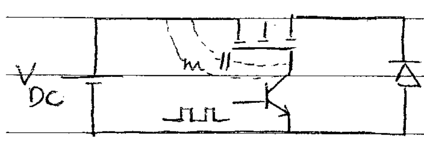
② خازن C باید طوری باشد که با متوسط جریان گیت، ΔV آن کمتر از حد مجاز نشود (حد مجاز: مقدار V ۴ on شدن، ۱۲V تا ۲۰V یعنی بالا on شدن، بیشتر از ۱۲ ولت تغییر چندانی نمی‌کند) بنابراین معیار را حدود ۱۲V در نظر میگیریم.

③ این درایور مخصوص ساق است.



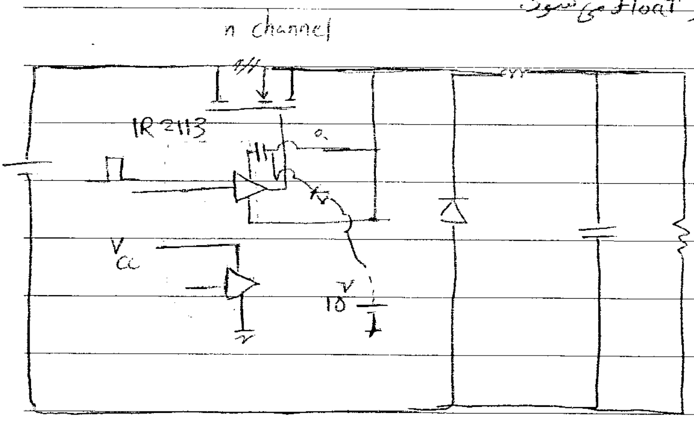
- مثال: در مقابل مبدل باک را میبینیم. در مبدل باک، کلید float است و طبیعتاً درایو آن مسئله دارد. چندین تکنیک وجود دارد که تا حد مسئله را حل میکند.

یک تکنیک این است که از p channel استفاده کنیم که سمت بالا ست (در شکل مقابل نشان داده شده است. حال اگر در مدار مقابل پالس بدهیم روی سورس گیت ولتاژ تغذیه می‌افتد و از اینجا نتیجه میگیریم این مبدل برای ولتاژهای حدود کمتر از ۲۰V خیلی مناسب است تکنیک هایی برای تعدیل کردن



وجود دارد از جمله اینکه تقسیم مقاومت بگذاریم و تعدیل کنیم. اگر این مقاومتها کوچک باشند خیلی تلفات دارند و اگر بزرگ باشند سرعت کم دارند. در مدار مقابل بین گیت سورس یک خازن داریم. وقتی پالس می‌آید این خازن شارژ می‌شود با قطع پالس باید یک مقاومت قرار دهیم که خازن را تخلیه کند. بنابراین این درایور سرعت خیلی خوبی در on شدن دارد ولی در off شدن وضعیت خیلی بد است چون تا براساس RC عمل می‌کند. اگر هم بخواهیم مقاومت پایین بگذاریم در هنگام اعمال پالس، نه تنها V_{DC} خازن را شارژ می‌کند بلکه از مقاومت دائم جریان میگذرد بنابراین ترانزیستور باید ترانزیستور جریان بالاتر باشد. بنابراین در استفاده از این روش تردید داریم.

- روش دیگر برای درایو، این است که میتوان ما سفت را پایین آورد در این صورت سورس با منبع تغذیه نمی‌شود و حالا میتوانیم آن را درایو کنیم. اشکال اینکار این است که بار float می‌شود.



روش دیگر در شکل مقابل نشان داده شده است.

وقتی خازن شارژ شد، حال وقتی پالس بالا می‌آید، خازن تغذیه درایور بالا است و سوئیچ را on می‌کند. این مکانیزم ادامه پیدا می‌کند تا وقتی ولتاژ خروجی بالا آمده و مدار در حالت Steady state است. این حالت با حالت اولیه یک تفاوت دارد. در این حالت وقتی کلید off میشود دیود توسط

Subject

Date

جریان سلف ۵۵ میشود. پایین کشیده پتانسیل ۵ توسط دیود انجام می‌شود ولی جریان شارژ خازن نمی‌تواند داخل دیود برود و مسیر خود را از طریق امیتر و بار می‌بندد. نکته مهم اینجاست که در مدت پالس بالایی، پتانسیل ۵ با زمین تکی شده [illegible] بنابراین یک سر خازن زمین است. بنابراین دیود فوروارد شده و خازن را شارژ می‌کند (تا ۵ ولت) و هیچ ربطی به دامنه ولتاژ خروجی ندارد.

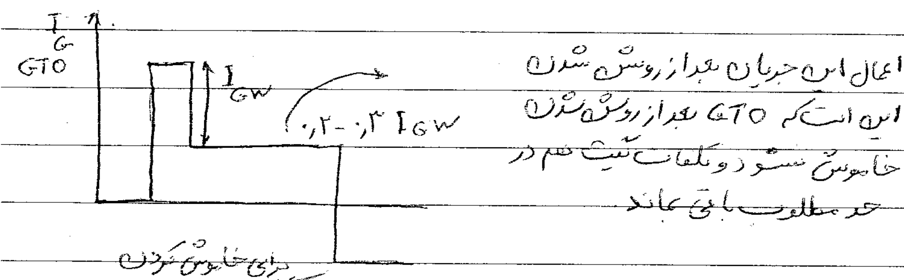
- درایور پایینی استفاده نمی‌شود.

- درایور برای خانواده تریستور:

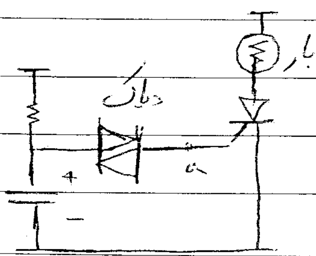
- برای تریستور و ترایاک ویژگی درایور و تفاوت آن با درایورهای BJT و MOSFET این است که تنها نیاز به اعمال یک پالس جریان با دامنه مطلوب می‌باشد و بعد از روشن شدن میتوان درایور را قطع کرد که این امر مدار درایور را ساده میکند. به همین دلیل در بازار به راحتی ترایس پالس تریستور یافت میشود اما برای MOSFET و BJT تقریباً غیرممکن است.

- در مورد GTO، احتیاطاً برای جلوگیری از قطع شدن جزیره‌های داخل کلید بعد از وصل کامل آن، سطح جریان گیت را کم کرده ولی هیچ وقت قطع کامل نمی‌شود.

GTO به خاطر اینکه در توان‌ها و ولتاژهای خیلی بالا استفاده میشود ساختار نیمه‌هادی آن شکل جزیره‌ای وجود دارد بنابراین احتمال این وجود دارد که در هدایت، بعضی از جزیره‌ها هدایت خود را از دست بدهند بنابراین در GTO، پالس را هیچگاه قطع نمی‌کنیم. در تریستور، دامنه پالس مثلاً در مورد تریستور ۳۰A، ۳۰mA است ولی در مورد GTO که جریان آن مثلاً ۱۸۰۰A یا ۲۰۰۰A است میزان جریان گیت مثلاً ۲A است بنابراین اگر جریان گیت ادامه پیدا کند تلفات گیت قابل توجه می‌شود برای اینکه نه هدایت را از دست بدهیم و نه تلفات زیاد باشد جریان گیت به صورت زیر می‌باشد



- توجه کنید سرعت روشن شدن تریستور (و یا فرآیند عنیک شدن گیت آن) رابطه مستقیمی با میزان جریان گیت دارد بنابراین سعی میشود تا حد ممکن جریان بالایی (محدود به مقدار مجاز) در گیت تریستور تزریق شود.



- مثال یک مدار نمونه: یک مدار نمونه درایور گیت تریستور در مدار مقابل رسم شده است خازن از طریق مقاومت شروع به شارژ شدن می‌کند و ولتاژ آن بالا می‌آید دیاک مثل یک ترایاک بدون گیت عمل می‌کند یعنی وقتی ولتاژ

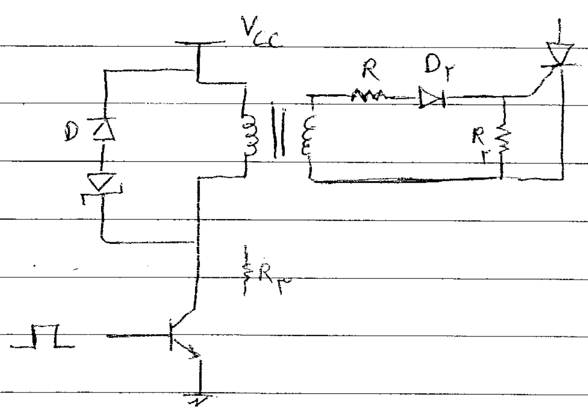
Subject

Date

به یک حدی رسید میشکند و افت ولتاژ آن بسدت کاهش می یابد و جریان زیادی از خود عبور می دهد یعنی ولتاژ خازن به حد ولتاژ دیاک رسید، دیاک می شکند و هادی می شود و خازن روی خازن فقط یک گیت را می بیند بنابراین بار خازن با یک مسیر کم امپدانس در گیت تخلیه می شود. اولاً این کار خیلی سریع انجام می شود یعنی امپدانس خیلی سریع افت می کند و سرعت خوبی داریم. ثانیاً جریان خوبی به گیت تزریق می کنیم و ترستور سریع اشباع می شود. با شارژ خازن و شکستن دیاک، خازن جریان خازن تخلیه می شود و جریان آن صفر می شود و دیاک قطع می شود و دوباره خازن شروع به شارژ شدن می کند و این فرآیند ادامه می یابد بنابراین در نقطه یک سوزن جریان داریم که جریان دشارژ خازن است که کاملاً برای ما مطلوب است.

- اگر ولتاژ اعمال سینوسی باشد با تنظیم RC میتوان زاویه آتش ترستور را جابجا کرد.

- تریاک، با جریان منفی و ولتاژ منفی و همه حالات دیگر گیت آن میتواند راه بیافتد که برای درایو تریاک، از ولتاژ منفی روی گیت استفاده می کنیم (نسبت به A_2) دلیل آن تلفات گیت و حساسیت مدار گیت نسبت به میزان جریان است. اگر ولتاژ مثبت اعمال کنیم حساسیت بین $10mA$ تا $30mA$ در مدار درایو تغییر میکند اما اگر ولتاژ منفی اعمال کنیم محدوده روی $20mA$ تقریباً ثابت است. عدم حساسیت بدین معنی است که وقتی ولتاژ روی تریاک منفی باشد. اگر به گیت، مثبت اعمال کنیم مثلاً با $30mA$ روشن میشود. حال اگر ولتاژ روی تریاک مثبت باشد و ما هم مثبت اعمال کنیم در اینصورت مثلاً با $2mA$ روشن میشود. حال اگر ولتاژ روی تریاک منفی باشد و ما هم منفی اعمال کنیم با $15mA$ روشن میشود. و اگر ولتاژ روی تریاک مثبت باشد و ما ولتاژ منفی بدهیم با $20mA$ روشن میشود بنابراین از ولتاژ منفی برای گیت استفاده می کنیم.



- یک مدار جهت درایو گیت ترستور در مقابل آمده است. دلیل وجود D_2 این است که اجازه اعمال ولتاژ منفی را به گیت ترستور را ندهد.

با اعمال پالس، ترانزیستور ON می شود و ترانس برقرار می شود و ولتاژ V_{cc} به سمت ثانویه منتقل می شود و به ترستور اعمال می شود. برای کنترل جریان از مقاومت شارژ R استفاده میکنیم. مقاومت R_2 برای این است که امپدانس گیت کاتد را پایین بیاورد برای اینکه نویز پذیری مدار را کم کند یعنی وقتی مدار را off کردیم گیت float نباشد. اگر مقاومت نباشد خازن پارازیت میتواند بار بگیرد و ترستور را روشن کند.

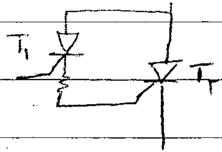
- مقدار مقاومت R_3 طوری طراحی میشود که وقتی به اشباع رفتیم جریان شدید نداشته باشیم. بنابراین میتوان هم R و هم R_3

Subject

Date

را قرار داد. R در حالت عادی جریان را محدود نمی‌کند و R_2 را برای محدود کردن جریان اشباع قرار میدهیم

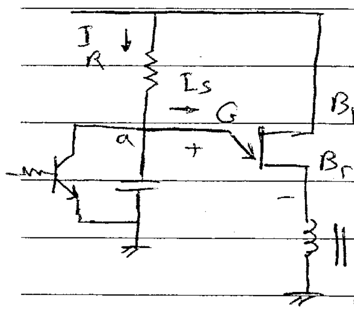
- مدار بررسی شده یک مدار کلاسیک است که در حالت forward کار می‌کند یعنی وقتی ترانزیستور وصل شد ترسیتور را روشن می‌کند.



- میتوان از تکنیک های دیگر هم برای کم کردن عنصرها استفاده کرد. مثلاً ترسیتور قدرت را با یک ترسیتور دیگر تغذیه کنیم. در این صورت توان گیت T_2، از مدار قدرت می‌آید و در اینصورت منبع تغذیه اضافه نمی‌خواهد. اگرچه مدار مقابل گیت T_1 جریان میخواهد ولی T_1 ترسیتور بسیار ضعیفی است بنابراین میتواند با جریان ضعیف هم راه بیافتد.

- اگر مثلاً در مدار صفحه قبل، جریان ماکزیمم گیت ترسیتور 200mA باشد و ولتاژ تغذیه 20 ولت باشد مقدار مقاومت از روی میزان حد جریان و ولتاژ منعکس شده به ثانویه تعیین می‌شود. ولتاژ دیود D_2 از ولتاژ معکوسی که منعکس میشود بدست می‌آید و جریان آن از جریان تریگر گیت بدست می‌آید.

- استفاده از UJT برای درایو ترسیتور:



UJT در دید گیت و B_2 شبیه دیاک عمل میکند یعنی اگر ولتاژ G به B_2 از یک حدی بالاتر رود مسیر عبور وارد میشود و بنابراین یکی از مدارهای درایور ترسیتور بصورت ایزوله بصورت مقابل است

وقتی ترانزیستور را on نگه داریم ولتاژ a برابر ۲۰ ولت است و ولتاژ GB_2 در UJT کمتر از حد مورد نظر است و off است.

وقتی ترانزیستور را قطع میکنیم از طریق RC، خازن شارژ میشود و ولتاژ GB_2 به حد مورد نظر میرسد و در اولیه ترانس تخلیه می‌شود و به ثانویه میرود و در نهایت ترسیتور را تغذیه میکند. ویژگی این مدار این است که قطار پالس به سمت ترسیتور اعمال می‌شود. باید دقت کرد اگر بخواهیم در مدار صفحه قبل قطار پالس اعمال کنیم مجبوریم قطار پالس را بسازیم اما در این مدار، کافی است یک بدهیم تا on شود و صفر بدهیم off بماند و قطار پالس را خود مدار می‌سازد.

نکته مهم در UJT این است که گیت جریان نشتی دارد. وقتی خازن تخلیه است جریان مقاومت I_R، حداکثر مقدار است بنابراین خازن شارژ میشود و ولتاژ a بالا میرود و I_R شروع به افت کردن میکند. ممکن است قبل از اینکه ولتاژ a به threshold (روشن شدن) UJT برسد، I_R و I_s با هم برابر شوند بنابراین مدار متوقف میشود و نوسان نمی‌کند این اتفاق وقتی رخ میدهد که مقاومت R بزرگ باشد بنابراین مقاومت R را نباید از حدی بزرگتر قرار دهیم که این اتفاق بیافتد و از نوسان بیافتد.

در ادامه اندازه‌گیری را بررسی میکنیم.

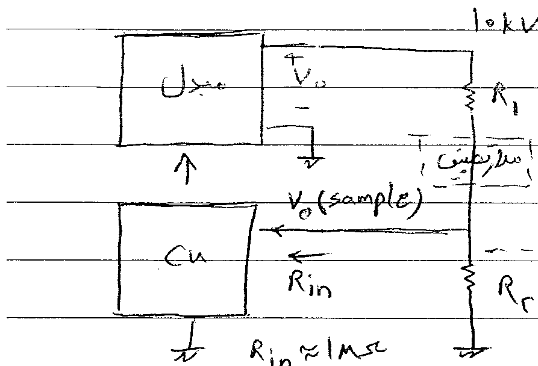
تقسیم خازنی: پیدا کردن خازن‌های دقیق سخت است. ثانیاً ممکن است تغییرات شکل در محدوده پاسخ فرکانسی خازن‌ها نگنجد.

Subject

Date

فصل ۵: اندازه‌گیری در الکترونیک قدرت

- اندازه‌گیری ولتاژ:



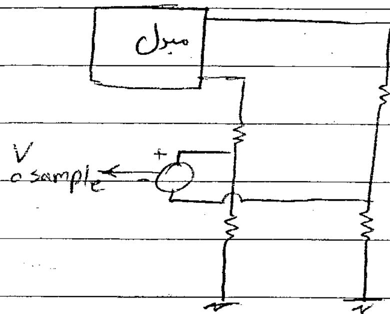
مبدل باید از طریق واحد کنترل، کنترل شود بنابراین باید به آن V_o (sample) را به ورودی بدهیم.

اگر مبدل ایزوله نباشد و ولتاژ در حد تحمل ورودی کنترلر باشد V_o را مستقیماً به CU اعمال می‌کنیم و هیچ واسطه‌ای نمی‌خواهد ولی بدلایل زیادی معمولاً این اتفاق رخ نمی‌دهد از جمله عدم ایزوله بودن است. بنابراین وقتی V_o مبدل را مستقیماً به CU وصل میکنیم مرجع‌ها یکی نیست و CU متوجه نمی‌شود. مشکل دیگر این است که معمولاً CU یک میکرو و یا DSP و... است و ولتاژ مجاز ورودی آن حداکثر 5V است. بنابراین اتصال مستقیم امکان پذیر نیست بنابراین بین این دو یک مدار تطبیق نیاز داریم. اگر مبدل ایزوله نباشد و ولتاژ بیش از حد مجاز CU باشد مدار تطبیق به تقسیم مقاومتی تبدیل می‌شود. مزیت تقسیم مقاومتی این است که اولاً هیچ مدار الکترونیکی در آن نیست و قابل اطمینان است و تأخیری ندارد. ایراد تقسیم مقاومتی تلفات آن است اگر ولتاژ V_o خیلی زیاد باشد تلفات ایجاد می‌شود. راه حل این است که مقدار مقاومتها را بزرگ کنیم. با بزرگتر شدن مقاومتها در مدار اشکال ایجاد می‌شود. مثلاً وقتی $R_1 = 1M\Omega$ و $R_2 = 1k\Omega$ است $R_{in} = 1M\Omega$ است اثر بارگذاری ۱۰ درصد است. اگر بخواهیم مثلاً از ولتاژ 10kV sample بگیریم و میخواهیم به یک مدار میکرو اعمال کنیم که ولتاژ حداکثر قابل قبول آن حداکثر ۱۰ ولت است بنابراین نسبت تبدیل باید ۱۰۰۰ باشد. این مدار 100W توان تلف میکند و پراکنده کردن حرارتی آن مشکل است و مقاومت بقدری داغ میشود که نسبت 1kΩ و 1MΩ را بهم میزنند و ایجاد خطای قابل توجهی میکند. راه حل بزرگ کردن مقاومتها است که توان تلفاتی پایین بیاید و این مسئله تا حدودی تعدیل شود. برای رفع مشکل باید اولاً از مقاومتهایی استفاده کنیم که ضریب حرارتی آنها شبیه هم باشد و یا اینکه دما را ثابت نگه داریم. دوماً مقاومت را بزرگ کنیم. حال اگر مثلاً توان 100W را بخواهیم به ۱ وات برسانیم مقاومت R_1 باید 100^M باشد و بنابراین $R_2 = 100^{k}$ باید باشد. در این صورت $R_2 = 100k$ و $R_{in} = 1M$ ده درصد خطا ایجاد میشود. فرض کنید مشکل تطبیق را با استفاده از op amp حل کنیم، مشکل دیگر بزرگ کردن مقاومتها این است که هر چه مقدار مقاومتها بیشتر شود نویز پذیری آن بیشتر می‌شود چون امپدانس بزرگتری در مقابل محیط از خود نشان میدهد. راه حل مشکل نویز پذیری استفاده از یک خازن C است. بعبارت دیگر فیلتر بگذاریم. نتیجه‌ای که بدست می‌آید این است که پروب تقسیم در dc کار می‌کند چون خازن بکار رفته معمولاً بقدری بزرگ می‌شود و فرکانس بقدری پایین می‌آید که این پروب بدرد فرکانس‌های پایین و یا مثلاً 50Hz و dc میخورد.

- همه مسائل بالا به شرط ایزوله نبودن صادق است. حال فرض میکنیم خروجی ایزوله باشد. در این حالت یک گزینه تقسیم مقاومتی است.

Subject

Date



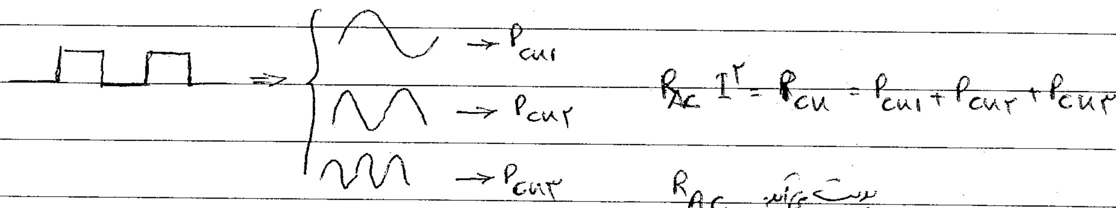
دراین حالت هم اشکالاتی که یک مدار تقسیم مقاومتی داشت حال دو مدار تقسیم مقاومتی دارد. نتیجه این است که با مقاومتهای discrete تقریباً امکان $V_{o\,sample}$ خوب محال است و برای رفع مشکل از مدارات آماده استفاده میکنیم.

TVM 150 $\xrightarrow[\text{مقاومت}]{\text{تقسیم}}$ 150 MΩ - 150 kΩ

* جلسه دهم ۸۹/۱۲/۱۵ *

- نکته در مورد تمرینهای سری ۲:

- برای محاسبه تلفات در حالت موج مربعی، بطور تقریبی سه هارمونیک اول را در نظر میگیریم. بنابراین شکل موج مربعی را به سه هارمونیک اول تبدیل میکنیم و توان تلفاتی هر کدام را حساب میکنیم و در نهایت باهم جمع میکنیم. و با این روش میتوان یک مقاومت AC بدست آورد.



$$R_{AC}\, I^2 = P_{cu} = P_{cu1} + P_{cu2} + P_{cu3}$$

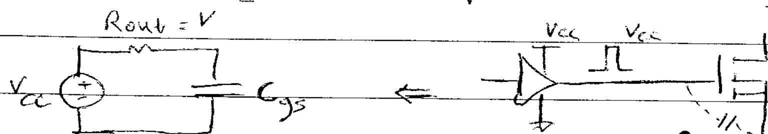
R_{AC} بدست می‌آید

- نکته بعد در مورد سلفهای DC است. در این مورد سطح minor loop تلفات هسته را تشکیل می دهد که با تقریب با این minor loop را حول مبدا میبریم.

- روال در طرح سلف بدین ترتیب است که از قانون آمپر و بر اساس i_{max}، N_{max} را بدست می‌آوریم و از فرمول $L = \frac{N^2}{R}$ هم یک N بدست می‌آوریم. اگر این N از N_{max} کوچکتر باشد ok است و در مرحله بعد قطر سیم و A_w را حساب میکنیم (با یک هسته انتخابی اولیه) اگر A_w ok بود هسته ok است در غیر اینصورت با یک هسته دیگر به جواب میرسیم.

- توضیحات دیتاشیت ICL7667 شرکت intercil:

پارامترهای مهم، V_{cc} و R_{out} میباشد. این مشخصه حداکثر میتواند $\frac{dv}{dt}$ به گیت تزریق کند. این جریان را در لحظه اول به گیت اعمال میکند.



ماکزیمم جریان در لبه اتفاق می افتد که خازن بین گیت و سورس باید پر شود.

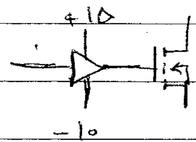
ماسفت مسوزد چون از ولتاژ بزرگان $IXED414 \rightarrow V_{cc}=25$ ، $R_{out}=0.6\ \Omega \rightarrow$
ماسفت بیشتر است.

Subject

Date

اشکالی که از درایور داریم این است که زمان روشن شدن ماسفت را کاهش دهد. زمان روشن شدن یعنی عبور ولتاژ گیت سورس از ۴-۷ ولت که شروع به روشن شدن کرده تا on کامل. بنابراین مدار معادل به صورت شکل صفحه قبل می‌شود. طبق مدار معادل یک مدار RC داریم که ثابت زمانی آن RC است پس هرچه مقاومت درایور کمتر باشد ثابت زمانی بالا آمدن ولتاژ خازن بیشتر است.

درایور دیگر IXED414 میباشد که دارای مقاومت $R_{out}=0.6\ \Omega$ و $V_{cc}=25^{V}$ است. با وصل این درایور به ماسفت، ماسفت میسوزد چون از ولتاژ break down ماسفت بیشتر است. دلیل استفاده از $V_{cc}=25^{V}$ این است که میتوانیم جای اینکه به درایور ۲۵+ و ۰ بدهیم، ۱۵+ و ۱۰- می‌دهیم. ولتاژ ۱۵ ولت کانال ماسفت را روشن میکند و ۱۰- ولت هم کاملاً ماسفت را خاموش میکند.



درایوری که بررسی کردیم درایور خوبی نیست از این نظر که نمیتوان مثلاً مثل مدار مقابل به آن ولتاژ منفی اعمال کرد (چون ولتاژ قابل تحمل آن کم است) و همچنین مقاومت خروجی آن بزرگ است.

- درایور KL7667، not است. با موازی کردن دو ICL7667، R_{out} نصف میشود علاوه rate هم دو برابر می‌شود.

- در دیتاشیت IRFP250، خازن گیت سورس C_{gs} حدود 3nF است. معمولاً خازن C_{gs} در همچنین ماسفتها و با چنین ابعادی در همین حدود 3-4nF است. خازن بعدی C_{gd} است که خازن خطرناکی است و باعث انتقال پالس درین به گیت می‌شود بنابراین در انتخاب ماسفت‌ها اولویت با ماسفتی است که این خازن کوچکتر باشد. خازن آخر C_{ds} می‌باشد که فعلاً با آن کاری نداریم.

- در دیتاشیت‌ها، بخشی از کاتالوگ HCPL 316J می‌باشد که اصولاً IGBT Driver می‌باشد. فرق IGBT driver و mosfet driver هم در، از ورودی یک چیز دیده می‌شوند و تفاوتی ندارند. فقط یک نکته در مورد IGBT وجود دارد که در ماسفت نیست. سرعت تلفات سوئیچینگ در IGBT معمولاً خیلی بالاتر از ماسفت است بنابراین فرکانس کلیدزنی در IGBT بیشتر از ۳۰-۲۰ کیلوهرتز نیست ولی ماسفت در فرکانس چند صد کیلوهرتز هم کار می‌کند. بنابراین وقتی IGBT را درایو می‌کنیم به این نکته دقت داریم که فاصله بین پالسها از order حدود ۵۰-۱۰۰ μs است. در روشن کردن، IGBT driver هیچ تفاوتی با mosfet driver ندارد اما در خاموش کردن IGBT را با مکانیزمی soft خاموش می‌کند که هم تلفات کم شود و هم از بروز spike های ولتاژ در سلفهای نشتی جلوگیری کند که این مسئله در مدار داخلی درایور IGBT لحاظ شده است. طبق شکل، درایور نوری می‌باشد. V_{IN+} و V_{IN-} ورودی می‌باشد و LED را روشن می‌کند. خروجی از جنس BJT است و دارلینگتون سه طبقه می‌باشد. از طرف دیگر، حالت درایور، توسط یک فرمان نوری (LED2) به سمت low voltage جهت قرائت و ... منتقل می‌شود. بنابراین وقتی با این درایور کار میکنیم نیاز به گذاشتن اپتوکوپلر نداریم. ضمناً نیاز نیست بخش نوری آن سریع باشد چون این درایور قرار نیست در فرکانس خیلی بالایی کار کند.

برای راه‌اندازی مدار، یک تغذیه برای سمت high voltage نیاز داریم. و یک تغذیه هم در سمت اولیه نیاز داریم بنابراین حداقل

ورودی ماسفت کمترین مقاومت را داره.

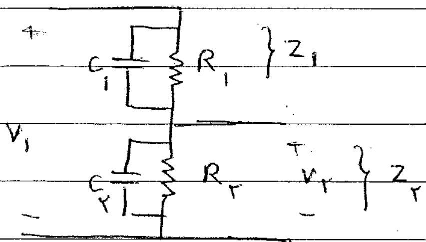
Subject

Date

به چون تغذیه نیاز داریم . در این درایور میتوان به درایور ولتاژ ۱۵+ و ۱۰- اعمال کرد.
جریان خروجی این درایور حداکثر ۲A است.

- ادامه بحث اندازه گیری ولتاژ :

اندازه گیری ولتاژهای AC :



در اینجا بسیاری از تکنیکهایی که بررسی کردیم اینجا اجرائی نیست
مثلاً اینجا امکان نداشتن فیلتر سنگین در خروجی وجود ندارد.
- توجه کنید در عمل وجود خازن موازی با مقاومت (بصورت پارازیت)
باعث میشود بجای مقاومت یک شبکه RC دیده شود.
- اگر حالت AC را در نظر بگیریم :

$$\frac{V_2}{V_1} = \frac{Z_2}{Z_1+Z_2} = \frac{\frac{R_2}{R_2C_2s+1}}{\frac{R_2}{R_2C_2s+1}+\frac{R_1}{R_1C_1s+1}}$$

$$= \frac{R_2(R_1C_1s+1)}{R_2(R_1C_1s+1)+R_1(R_2C_2s+1)} = \frac{R_2(R_1C_1s+1)}{R_1R_2C_1s+R_1R_2C_2s+R_1+R_2}$$

اگر $R_1 \gg R_2$ و $C_2 \gg C_1$:

$$\Rightarrow \frac{V_2}{V_1} = \frac{R_2}{R_1}\frac{(R_1C_1s+1)}{(R_2C_2s+1)}$$

اگر $R_1 \gg R_2$ معمولاً در اندازه گیری اتفاق می افتد و شرط $C_2 \gg C_1$ نیز
با گذاشتن خازن براحتی امکان پذیر است.

- برای حذف دینامیک مدار باید شرط مقابل برقرار باشد :

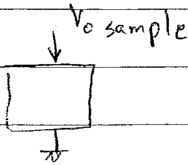
$$R_1C_1 = R_2C_2$$

یعنی اگر ثابت زمانی دو شبکه یکی باشد نسبت $\frac{V_2}{V_1}$ برابر $\frac{R_2}{R_1}$ می شود.
- اشکال اینجاست که چون مقادیر المانهای پارازیتی C_1 و C_2 معلوم نیست و اندازه گیری آن هم با خطا مواجه است بنابراین
اعمال شرط بالا بطور دقیق امکان پذیر نیست.
- پروب P 6015 A در دیتاشیتها ، برای اندازه گیری ولتاژهای پالسی و شکل موجهای high Voltage AC از بهترین
گزینه هاست . این پروب تا ۲۰kV را میتواند اندازه بگیرد و تا محدوده ۶۰۰kHz پاسخ فرکانسی خوبی دارد.

Subject

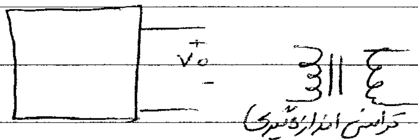
Date

- اندازه‌گیری ایزوله ولتاژ:



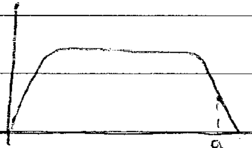
تاکنون فرض کردیم ولتاژ خروجی یک سر آن مشترک است بنابراین تقسیم مقاومتی کار میکند. حال فرض کنید V یک ولتاژ ایزوله است. لازم هم نیست ولتاژ حتماً خیلی قوی باشد مثلاً دستگاهی که از برق شهر استفاده میکند باید از آن ایزوله باشد چون ایمنی آن ناامن باشد و عموماً هم بخاطر کم کردن هزینه از گذاشتن ترانس ایزوله در مسیر اجتناب می‌شود. علاوه بر اینکه میخواهیم ولتاژ را قرائت کنیم خود مدار کنترل هم میخواهد ولتاژ و جریان را قرائت کند و با توجه به آنها تصمیم‌گیری کند. بنابراین یکی از ولتاژهای مهم مثلاً ولتاژ لینک DC است که ایزوله هم نیست و خطرناک است.

اگر ولتاژ AC باشد گزینه ما گذاشتن یک ترانس است.



ویژگی این ترانس این است که المانهای پارازیتی آن تا حد ممکن کم باشد و سلف نشتی آن کم باشد و سیم پیچها تا حد امکان به هم نزدیک باشند و روی هم پیچیده شده باشند و تعداد دور حداقل باشد.

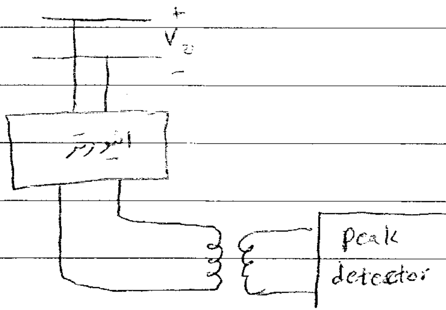
- عموماً پهنای باند ترانس پهنای باند وسیعی نیست. بعبارت دیگر اگر سینوسی بدهیم خوب کار می کند (حتی اگر در محدوده‌ای باشیم که تضعیف داریم)



اگر پهنای باند ترانس بصورت مقابل باشد حتی اگر در حالت سینوسی فرکانس در a باشد برای ما مسئله ساز نیست چون میدانیم تک فرکانس هستیم میتوان محاسبات را انجام داد. ولی وقتی پالس میدهیم انواع هارمونیکها را داریم و می‌دانیم کجای مشخص فرکانسی هستیم. بنابراین در حالت سینوسی تا حدودی ترانس محدودیت دارد و وقتی شکل موج مربعی می‌شود محدودیت خیلی زیاد می‌شود.

اما با همهٔ نکات بالا، موقعی که دقت خیلی نمی‌خواهیم ترانس گزینه خوبی است وقتی دقت بالا می‌خواهیم که فرکانس بالا درست باشد ترانس گزینه مناسبی است

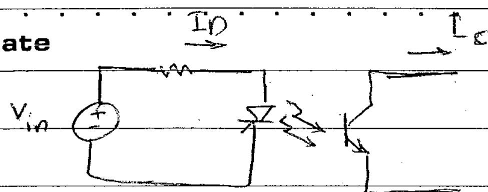
- البته میتوان ابتکارهایی انجام داد که ترانس DC را هم قرائت کند:



در مدار مقابل وقتی V_o ولتاژ DC است پیک ولتاژ که همان ولتاژ DC است را در خروجی میتوان گرفت.

Subject

Date

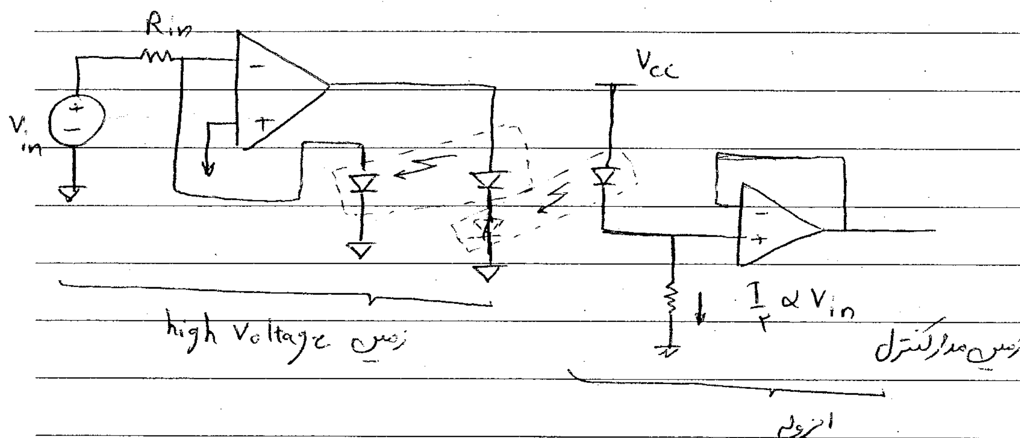


— روش نوری:

چون ولتاژ دیود تقریباً ثابت است بنابراین I_D تقریباً متناسب با V_{in} است.

اپتوکوپلر در بالا خطی است $\Rightarrow I_C = kI_D \Rightarrow I_D = \frac{V_{in} - V_D}{R} \approx V_{in}$

اشکال این روش این است که تبدیل خطی متغیر است. و محدوده‌ای که میتوان کار کرد خطی سخت است بنابراین با یک روش ابتکاری میتوان روش را خطی کرد:



مدار بالا بصورت یک در یک IC فروخته می‌شود.

— این اسب و تجهیزات متصل به آن ایزوله است، روش نوری، لب اسب را در وضعیت عذیک میبرد در نهایت V متناسب با V_{in} می‌شود

با این روش میتوان اندازه گیری را بصورت ایزوله انجام داد و تکنیک مناسبی میباشد.

* جلسه یازدهم — ۸۹،۱۲،۱۷ *

نکات تمرین ۲:

در بحث تلفات، برای سیم‌ها پوستی اول تلفات را حساب میکنیم. قطر سیم را با توجه به δ و rms جریان حساب میکنیم.

برای محاسبه تلفات I^2R را در تک تک هارمونیک‌ها (سیم‌ها پوستی اول) بدست می‌آوریم و R_{AC} را بدست می‌آوریم. $I^2 \times R_{AC}$ مولفه‌ی هارمونیکی

تلفات را تشکیل می‌دهد.

— هنگامی که از نمودار داول و اثر پوستی بدست می‌آید در هم ضرب می‌شوند. البته اثر پوستی زمانی تاثیر دارد که لیتز نکرده باشیم

اگر لیتز کرده باشیم تنها اثر داول را داریم.

— در مسائل فاصله هوایی دیواره وسط را در نظر نگیریم

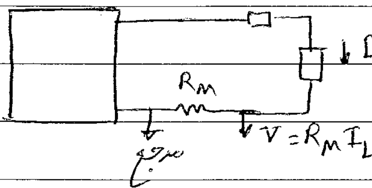
— در این درس فرض می‌شود طراحی انجام شده و همه چیز را داریم حال میخواهیم مبدل را بسازیم

- در محاسبه‌ها از رلوکتانس هسته صرف‌نظر کردیم. اگر بخواهیم محاسبات دقیق انجام دهیم داریم: $l_g + \frac{l_{Fe}}{\mu_r} = l_{eff}$

اما l_{Fe} در برابر l_g حدوداً ۵۰ برابر بزرگتر است و μ_r هم حدوداً ۳۰۰۰ است بنابراین خطای صرف‌نظر از رلوکتانس هسته کم است.

- اندازه‌گیری جریان:

- توجه کنید حتماً در این حالت اگر نیازی به ایزولاسیون نباشد استفاده از مقاومت سری یکی از بهترین گزینه‌هاست.



در مدار مقابل به قرائت I_L و براساس آن انجام اقدامات حفاظتی و یا کنترلی می‌باشد.

- توجه کنید این مقاومت باید تا حد ممکن ایده‌آل و بدون:

الف) مقادیر پارازیتی مخصوصاً سلف

ب) ثبات دمایی خوب

- بین حالت ب و ثبات دمایی ولتاژ یک اختلاف وجود دارد در ثبات دمایی ولتاژ، مقاومت‌ها می‌توانستند تغییر کنند ولی وقتی که یک تقسیم مقاومتی داشتیم فقط کافی بود نسبت این دو مقاومت ثابت بماند بنابراین مقاومت می‌توانست تغییر کند. اما در اینجا اگر مقاومت تغییر کند خطا خواهیم داشت پس:

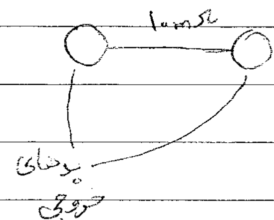
- توجه کنید در بند (ب) تفاوت با حالت قرائت مقاومتی ولتاژ این است که در آن حالت اگر مقاومت‌ها دارای نسبت تغییرات دمایی یکسان باشند مشکلی پیش نمی‌آید ولی در حالت (ب) این امکان وجود ندارد و باید ضریب حرارتی مقاومت R_M ناچیز باشد ⇐ گزینه موجود: سیم کنستانتان ← آلیاژ آهن و نیکل

- اگر هدف حفاظتی باشد نیازی به مقاومت دقیق نیست.

مهم‌ترین نکته

- نکته: این مقاومت که معمولاً شنت گفته می‌شود در مسیر جریان به صورت سری قرار دارد و بنابراین تلفات آن اهمیت دارد. از این مقاومت جریان زیادی عبور می‌کند بنابراین بحث تلفات در آن اهمیت دارد ⇐ (بنابراین) (اصل) مقاومت را کوچک کنید

* مثال: تغذیه ۵V و ۱۰A داریم در نتیجه توان آن ۵۰W است. اگر مقاومت شنت ۱W توان تلف کند در واقع بازده ۲ درصد به خاطر این مقاومت افت می‌کند و مقدار این مقاومت R_M = ۱۰ میلی‌اهم است. اگر مقاومت بیشتر شود توان تلفاتی شنت زیاد می‌شود و بازده را خراب می‌کند. فرض کنید این مقدار تلفات را می‌پذیریم. یک اشکال دیگر هم داریم.



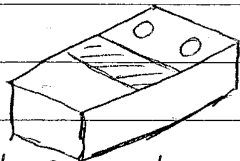
مشکل بعدی این است حالا می‌خواهیم ۱۰ میلی‌اهم مقاومت را در PCB باید در مدار قرار دهیم. اگر کمی کنتاکت‌ها کمی تکان بخورند و یا لحیم‌کاری مشکل ایجاد شود این کنتاکت‌ها که از نظر مقاومتی بدترین نقطه هستند مقاومتی در حد میلی‌اهم از خودشان نشان می‌دهند بنابراین اگر ۱ میلی‌اهم تغییرات به وجود آید ۱۰ درصد در مقاومت تغییر ایجاد می‌شود.

Subject

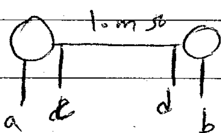
Date

بنابراین از یک طرف، به توان تلفاتی مقاومت محدود هستیم و از طرف دیگر به مسائل نصب آن محدود هستیم. بنابراین این روش، روش خوبی برای هم کاربردها حتی کاربردهایی که ایزوله هم نیاز ندارند نیست.

- در بازار، شنت های 100A و 1000A هم وجود دارد. اگر برای ما تلفات اهمیت نداشته باشد دقت کیفیت هم باشد در این شنت ها که در بازار وجود دارند طبق شکل، یک ناحیه ای را با مقاومت کاملاً مشخص قرار می دهد (مثلاً مقاومت آهن و نیکل) و بصورت internal، این مقاومت را به دو پایه مسی وصل می کنند و پایه ها جوش می باشند. بنابراین مقاومت اتصال کم است. علاوه چون مقاومت مس بسیار کمتر از مقاومت ناحیه مس است مشکل قبلی وجود ندارد و روی مقاومت موثر تاثیر ندارد.

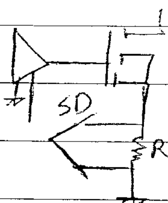


- اگر مثلاً در شکل مقابل بخواهیم اثر مقاومت کنتاکت ها را حذف کنیم و فرض کنید مقاومت اتصال ... باشد. برای حل مشکل بجای اینکه قرائت ولتاژ را از a و b انجام دهیم از c و d انجام می دهیم. برای اینکار، دو جفت پد میگذاریم و خروجی را از پد داخلی میگیریم. به این تکنیک، تکنیک ۴ سیمه گوییم. یعنی دو سیم را برای اتصال استفاده میکنیم و دو سیم هم برای قرائت استفاده میکنیم.



- توجه کنید روش غیر ایزوله هم در قرائت جریانهای DC و هم AC کاربرد دارد.
روش ایزوله با استفاده از CT یا روشهای اثر هال و یا روشهای نوری (ترکیب روشهای ایزوله و غیرایزوله) مخصوصاً در مورد CT ها فقط برای جریان AC کاربرد دارد.

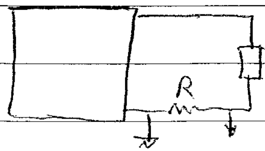
چرا ایزوله: ← تداخل
- توان تلفاتی روش غیرایزوله
- قابلیت غیرایزوله بودن ندارد. مثل حفاظت سوئیچ بالا
- اشکال روش غیرایزوله این است که یک نقطه با بدل سری می شود.



در سمت ما معمولاً یک مقاومت R قرار میدهیم و ولتاژ این مقاومت را به درایور اعمال می کنیم. اگر جریان از حدی بالاتر رود، درایور اتوماتیک shut down میشود. اگر بخواهیم این کار را انجام دهیم ولتاژ مقاومت R را نیاز داریم که به IC که سرش زمین است اعمال کنیم بنابراین برای اینکه این ولتاژ را بفهمد باید زمین داشته باشیم که در سوئیچ بالا امکان این کار وجود ندارد و باید برای آن مدار بگذاریم.

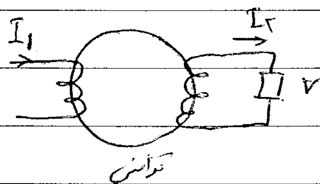
Subject

Date



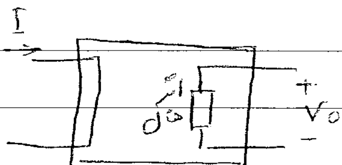
- توضیح دلیل آخر ایزوله: مقاومت اندازه گیری R با خروجی مبدل سری شده است.
چون ولتاژ R باید مفهوم باشد باید یک سر R را مرجع بگیریم که ولتاژ اندازه گیری شده معنی پیدا کند.
اگر مقاومت R به هر دلیلی قطع شود بار از زمین بلوک می‌شود و این اتفاق بسیار خطرناک است.
بهمین دلیل ها علاقه مندیم که از روش ایزوله استفاده کنیم که هر بلایی که سر مبدل بیاید کاری با المان های اندازه گیری نداشته باشد.

CT ها:



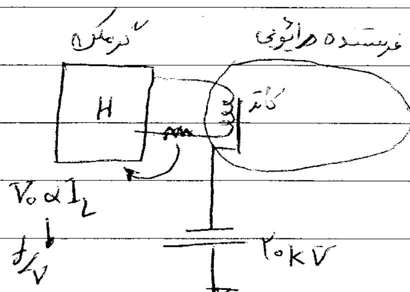
- توجه کنید این ادوات بطور معمول برای فرکانس 50 Hz بطور انبوه ساخته می‌شوند.
در شکل مقابل ثانویه را با یک امپدانس ترمینیت میکنیم و ولتاژ را قرائت میکنیم.
- پارامتر مهم CT ها عدد VA آنها است (burden)
- عدد VA مشخص کننده حداکثر افت ولتاژ در خروجی آن است.
(توجه کنید در موارد خاص CT های بسیار فرکانس بالا نیز وجود دارد که برای پدیده های خاص بکار میروند)
- توجه کنید در مورد CT ها معمولاً ابتدای محدوده آنها پراهمیت تر از انتها است (یعنی CT از چه جریانی و از چه فرکانسی اندازه میگیرد) بنابراین I_{min} و f_{min} در CT ها پراهمیت تر از I_{max} و f_{max} می باشد
هر چه فرکانس پایین تر باشد احتمال به اشباع رفتن CT بیشتر می شود و خطی بنابراین CT خاص می شود.

- سنسورهای اثر هال:
این سنسورها بر مبنای تولید ولتاژ توسط میدان مغناطیسی جریان عبوری کار می کنند.



در شکل مقابل V متناسب با جریان داریم که قرائت را انجام دهیم.

توجه کنید مزیت این روش بر CT ها قرائت جریانهای DC است (کلاً پاسخ فرکانسی)
+ معمولاً انواع ارزان قیمت این سنسورها تا محدوده حدود 10 kHz را پوشش می دهند بنابراین مثلاً برای کاربردهای اینورتری زیاد استفاده نمی شوند چون فرکانس اینورترها حدود 20 kHz است



- ترکیب روشهای ایزوله و غیرایزوله:
این بحث یک تکنیک است که ما می توانیم در محل ایزوله قرائت کرد ولی عملاً در همان محل میتوان اینکار را انجام داد
یعنی نمی توان مثلاً به شبکه پایین دست ولتاژ قرائت شده را ارسال داد.

Subject

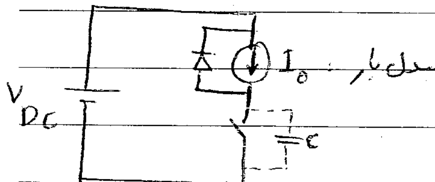
Date

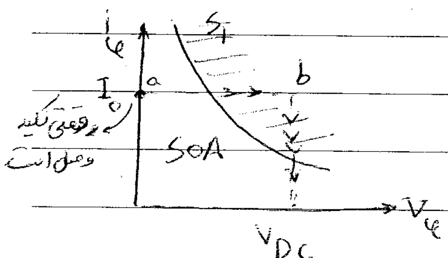
شکل صفحه قبل یک فرستنده رادیویی را نشان میدهد و ترمکس باید فیلامان را گرم کند. این مدار روی ولتاژ 20^{kV} شناور است
یعنی دو سر آن ولتاژ ۱۲ ولت دارد ولی نسبت به زمین ۲۰kV ولتاژ دارد. پس میتوان برای این مدار یک مقاومت قرار داد
و ولتاژ را قرائت کنیم ولی نمی‌توان به پایین دست آنگاه این ولتاژ را بفرستیم چون هر ارتباطی ۲۰kV را بهم میزند. دلیل اینکه
به این ۲۰kV نیاز داریم این است که نرخ تغییرات مقاومت این heater ها با دما بسیار بالا است یعنی وقتی سردند ۲ تا ۳
برابر جریان نامی در ولتاژ نامی می‌کشند بنابراین نباید ولتاژ را کنترل کنیم بلکه باید جریان آنرا کنترل کنیم. این جریان را باید
به روشی به شبکه پایین دست منتقل کنیم تا کاربر آنرا روی تابلو برق ببیند. اگر جریان AC بود CT قرار می‌دادیم و ایزولاسیون
را درست میکردیم و انتقال میدادیم ولی معمولاً DC هستند و CT کاربرد ندارد. سنسور اثر هال هم نمی‌توان استفاده کرد
چون ایزولاسیون خوبی ندارد. باید طریقی Wireless ترتیب که اینکار با رادیویی یا نوری انجام می‌شود. رادیویی به دلیل
تداخل خیلی کاربرد ندارد و از نوری استفاده میکنیم. برای اینکار ولتاژ sample V_o را که با I_L متناسب است به
V/f میدهیم. V/f را با فیبر نوری به پایین منتقل میکنیم و در پایین دست f/V قرار میدهیم و قرائت را انجام میدهیم.

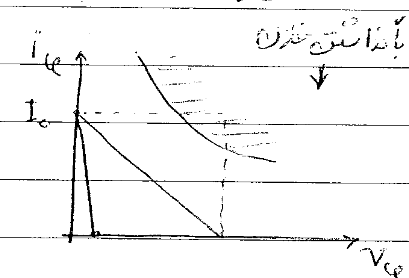
- اسنابرها در مبدلهای PE:

توجه کنید اسنابر شبکه‌ای است که شرایط بهتری را برای کارکرد کلید (های) اصلی در مبدل فراهم میکند.

* مثال:







i_c: جریان کلید — V_{ce}: ولتاژ کلید

وقتی کلید وصل است در نقطه a قرار داریم. قطع کلید آنی رخ نمی‌دهد
یک ε که جریان کلید کم شود دیود forward میشود و ولتاژ کلید
به V_{DC} میرسد ولی جریان آن I_o است و بتدریج از b پایین می‌آید
که در بسیاری از سوئیچ‌ها مجاز به کار کردن در ناحیه b نیستیم.
حال وقتی موازی با کلید خازن قرار دهیم در اینصورت ولتاژ کلید
و خازن برابرند. با قطع کلید [illegible] اگر ولتاژ خازن بخواهد پرش کند
جریان شدیدی باید از خازن عبور کند و این جریان از I_o بیشتر است
پس به تناقض برمیخوریم. بنابراین [illegible] است جریان کلید با تفاوت
جریان کلید و I_o وارد خازن میشود و دیود هنوز forward نمیشود
و شکل ولتاژ جریان کلید طبق شکل مقابل می‌شود و از ناحیه SOA کاملاً
فاصله میگیریم. هرچقدر حرکت بیشتر به سمت مبدا مایل شود بهتر یعنی
است که یعنی تلفات را از دل کلید بیرون می‌کشیم و انرژی را داخل خازن
انباشته میکنیم و انرژی خازن به $\frac{1}{2}CV_{DC}^2$ می‌رسد. بنابراین به نظر میرسد
مشکل در لحظه off کردن حل شده است و خیلی از مواقع که

Subject

Date

انرژی خیلی قابل توجه نیست و با سرعت زیاد است با یک خازن تنها موازی با سوئیچ مشکل حل می‌شود و المان اضافی هم نمی‌گذاریم. یکی از کاندیدای این خازن‌ها، خازن درین سورس می‌باشد. به همین دلیل است که وقتی ماسفت را سوئیچ میکنیم ولتاژ آنی که بالا برود را نمی‌بینیم چون در ماسفت خازن C_{DS} وجود دارد.

- مشکلی که این روش بوجود می‌آورد این است که وقتی ماسفت روشن می‌شود $\frac{1}{2}CV^2$ داخل ماسفت تخلیه می‌شود. اگر این مشکل نبود میتوانستیم خازن را بزرگ کنیم و شکل عمودی قبل به سمت مبدا کشیده می‌شود.

* جلسه دوازدهم - ۸۹/۱۲/۲۲ *

- اگر بخواهیم فرکانس پایین قرائت کنیم راحت‌تر است که از CT استفاده کنیم اما اگر پاسخ فرکانسی بخواهیم و مثلاً خروجی اینورتر را بخواهیم اندازه بگیریم سنسورهای مثل سنسورهای شرکت LEM راحت‌تر است.

- ابتدا سنسور جریان LAS 100 را بررسی میکنیم.

هدف انتخاب سنسور جریان است (بررسی سنسورهای جریان LEM).

توجه کنید این موضوع در رابطه با تمامی عنصرهای اثر هال سازندگان دیگر نیز صادق است

پارامترها عبارتند از:

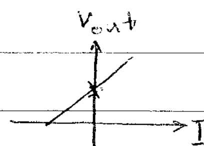
① مقدار ماکزیمم موثر جریان (I_{PN})

② مقدار پیک جریان (I_P)

$\pm 200A$: تا این پیک را میتواند قرائت کند. اگر جریان را سینوسی فرض کنیم با ۱۰۰ آمپر rms مقدار پیک $140A$ میشود و این نشان میدهد که ممکن است مقدار rms جریان ناچیز باشد ولی پیک بزرگ باشد. به همین دلیل پیک را محدود میکنیم.

③ خروجی { بصورت جریان / بصورت ولتاژ ← آنالوگ

این سنسور از نوع ولتاژی است



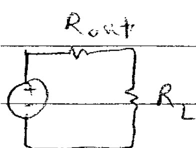
- این سنسور یک جهته است، یعنی یک تغذیه یک جهته میگیرد بنابراین ولتاژی که تولید میکند روی یک مقداری بالایی است که مقدار صفر را نشان میدهد.

- اگر بصورت جریان باشد یک پارامتر Measuring Res معرفی میکند که برای اینکه قرائت انجام دهیم باید یک مقاومتی در خروجی قرار دهیم که جریان را به ولتاژ تبدیل کند که این مقاومت محدود دارد. برحسب اینکه در چه جریانی هستیم مقاومتهای متفاوتی قرار میدهیم.

$I_1 - I_2$ ← ۲۰۰ اهم

$I_2 - I_3$ ← ۳۰۰ اهم

④ مقاومت بار ← $R_L \geq 2k\Omega$ یعنی جریانی که میکشیم باید از سطح ولتاژ تقسیم بر ۲k کمتر باشد.



Subject

Date

دلیل اینکه روی R_L حد نگذاشته این است که ما خیلی از مواقع برای کاهش نویز پذیری عمداً مقاومتها را پایین می آوریم بنابراین برای کاهش R_L یک حدی قرار داده است.

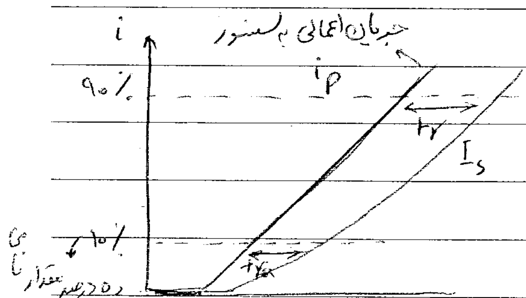
- مقاومت داخلی خروجی کمتر از ۲۰ میباشد.

- دریفت حرارتی هم در دیتاشیت نوشته شده است. دریفت حرارتی بدین معنی است که ولتاژ به ازای هر درجه سانتی گراد تغییر چند واحد تغییر میکند مثلاً دریفت ولتاژ خروجی در محدوده $-40^\circ C$ تا $85^\circ C$ به صورت Typ، $80 \frac{ppm}{K}$ تغییرات دارد که عدد بزرگی است و از این نظر مناسب نیست.

- همیشه وضعیت storage از ambient بهتر است یعنی مثلاً اگر وسیله ای میتواند در $50^\circ C$ میتواند انبارداری شود احتمالاً در دمای پایین تری میتواند کار کند. یعنی دمای operating آن پایین تر است. فقط یک استثنا هست که انبار از وضعیت عملکرد بهتری دارد. برای هر قطعه دو محدوده تعریف می شود یکی محدوده دمای کاری و دیگری storage است یعنی اگر قطعه ای را در یک انباری بگذاریم این قطعه سالم می ماند باید. دلیل اینکه وضعیت operating بهتر است این است که در operating امکان تعدیل حرارت را داریم یعنی اگر جای سرد باشیم میتوانیم کنار آن heater بگذاریم و اگر جای گرم باشیم میتوانیم از cooler استفاده کنیم ولی اگر در انبارداری قرار بگیرد در اثر استرس حرارتی پکیج خراب می شود. به همین دلیل وضعیت storage از operating بهتر است یعنی در محدوده وسیعتری میتوان انبارداری را انجام داد. تنها استثنا جایی مثل هواپیما است که وضعیت در انبار بهتر است.

- دو پارامتر مهم دیگر در جدول، Accuracy (خطای نسبی) است و موضوع دیگر linearity (یعنی خطی بودن) است. که به ترتیب ۱ درصد و ۰/۲ درصد است.

- دو پارامتر مهم دیگر زمان واکنش t_{ra} و زمان پاسخ است (t_r)



اختلاف زمانی بین ده درصد رسیدن جریان اولیه و ده درصد رسیدن جریان ثانویه را reaction time گوییم و اختلاف بین ۹۰ درصد رسیدن جریان اولیه و ۹۰ درصد رسیدن جریان ثانویه را زمان پاسخ گوییم.

طبق دیتاشیت: $t_{ra} < 500\,ns$ و $t_r < 500\,ns$

- همچنین bandwidth، $100\,kHz$ می باشد.

- الگوریتم انتخاب سنسور:

۱- تعیین مقادیر rms و peak جریان اولیه

۲- انتخاب نوع ولتاژی و یا جریانی این سنسور

مزیت منبع ولتاژ ساده تر بودن آن است اما مزیت منبع جریان این است که نویز پذیری منبع جریان خیلی کمتر است.

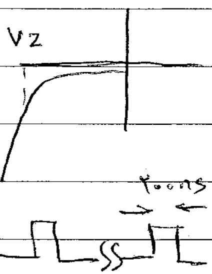
Subject

Date

۳) دقت و خطی بودن

۴) زمانهای پاسخ t_r و t_{rr}

* مثالی برای نشان دادن اهمیت مورد ۴: زنری داریم که وقتی می‌شکند تشعشع می‌کند. فرض کنید ولتاژ آن $V=20V$ و جریان آن $I=1A$ است. ممکن است با اعمال $20V$، توان تشعشعی خوب نباشد.



اشکال کار اینست که شیب منحنی خیلی تیز است و یک خطای کوچک در V منجر به تغییر شدید در I می‌شود و توان سیستم را تحت تاثیر قرار می‌دهد. به عبارت دیگر این وسیله را باید با اصلاح در مد کنترل ولتاژ استفاده کرد و باید جریان آن را کنترل کنیم.
علاوه بر این پالسهای این وسیله عرض کمتر از 200ns دارد. بنابراین این سنسور اصلا قابل استفاده نیست چون t_{rr} این سنسور 200ns است.

- مثلاً اگر پالس 400ns باشد، 200ns طول می‌کشد تا خروجی بالا بیاید. بنابراین در مثال بالا این سنسور اجرایی نیست و مثلاً در درایور مناسب است. و در مورد بالا مثلاً از تکنیک مقاومت استفاده کنیم که هیچ تاخیری ندارد و دقت آن کم باشد.

- قابلیت‌های دیگرهم در دیتاشیت سنسور عبارتند از: حداکثر خازن خروجی

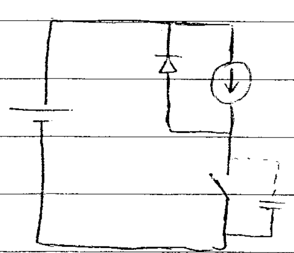
- سنسوری که بررسی می‌کنیم سنسور ولتاژ 100V-100 می‌باشد، که یک ولتاژ را تبدیل به یک جریان را در خروجی می‌دهد که ما باید این جریان را با مقاومت به ولتاژ تبدیل کنیم که این مقاومت برابر 0 تا 170Ω می‌باشد. در اینجا هم یک ولتاژ rms داریم که 100V است و یک V_p داریم که $\pm 150V$ است.

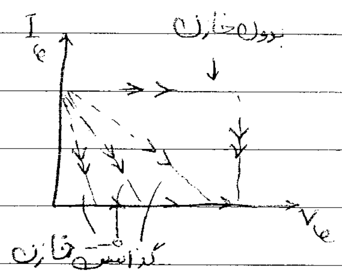
- K_N، Conversion ratio می‌باشد که در واقع نسبت ولتاژ ورودی به جریان خروجی می‌باشد که $\frac{100V}{50mA}$ است و برای مثال خیلی تغذیه آن dual است.

علاوه زمان پاسخ 40μs است بنابراین نسبت به قبلی خیلی کندتر است.

علاوه turns ratio داده شده که نشان می‌دهد براساس ترانسفورماتور می‌باشد.

- ادامه بحث اسنابرها





Subject

Date

افزایش مقدار خازن منجر به کشیده شدن به سمت مبدا می‌شود. بنابراین وضع در خاموش کردن کلید بهتر می‌شود.

وقتی کلید را روشن می‌کنیم $\frac{1}{2}CV^2$ به کلید تحمیل می‌شود و از این نظر اوضاع بدتر می‌شود.

برای چون زمان fall time و rise time نسبت به پریود خیلی کوچک‌تر است بنابراین انتظار داریم با یک خازن معقول حتماً تا قبل از خاموش شدن کامل کلید، خازن به اندازه جریان بار شارژ شده باشد.

حال میخواهیم در روشن کردن کلید، جریان را محدود کنیم. میتوان از مقاومت R استفاده کرد. چون اگر:

ماسفت $R \gg R_{on} \Rightarrow$ تقریباً کل انرژی خازن در R تلف می‌شود.

بنابراین میتوان فرض کرد انرژی ای که در سوئیچ تلف می‌شود مقدار کمی دارد.

با این کار، مشکل تحلیل انرژی حل می‌شود ولی مشکل قبلی همچنان وجود دارد چون جریانی که وارد شاخه R و C می‌شود روی R افت پتانسیل ایجاد می‌کند بنابراین ولتاژ کلید ولتاژ خازن نیست. و در حین خاموش شدن تلفات سوئیچینگ کلید افزایش پیدا می‌کند.

برای مقاومت R یک حدی قرار میدهیم چون اگر مقاومت زیاد باشد حتی اگر با زمان تحلیل به مشکل برنخوریم با پیک ولتاژی که تولید میکند به مشکل برمیخوریم.

درست است که RC هم اضافه ولتاژ ایجاد می‌کند ولی در بعضی کاربردها این اضافه ولتاژ پذیرفته شده است.

برای حذف اثر اضافه ولتاژ از دیود استفاده میکنیم و از اسنابر RCD استفاده میکنیم. موقع خاموش شدن دیود مقاومت را بای پس میکند. در هنگام دشارژ خازن در مقاومت تخلیه می‌شود.

اما در واقعیت دیود یک تاخیری دارد و چون قرار است مقاومت را در هنگام on بای پس کنیم به مقدار (1) آن حساسیت نشان نمیدهیم. وقتی دیود هنوز روشن نشده است ولتاژ شدیدی ایجاد می‌شود. نکته دوم این است که دیود reverse recovery دارد و این مسئله ممکن است مسئله‌ساز شود.

در تمام مدتی که خازن شارژ می‌شود دیود عمل می‌کند و مقدار rms آن با توجه به این تعیین می‌شود ولی اگر fall time کلید مثلاً کم 100 ns است اگر خازن مثلاً در 1 ms پر شود نشان میدهد که خازن را الکی خیلی بزرگ گرفتیم. بنابراین اگر سوئیچ با مثلاً 100 ns است خازن احتمالاً در 200 ns و یا 300 ns شارژ کامل شده است. بنابراین دیود هم نسبت به زمان fall خیلی روشن نخواهد بود. نتیجه این می‌شود که rms جریان آن خیلی بالا نیست. پس مسئله reverse recovery تا حدودی حل شده است. پس این دیود اولاً باید ذاتاً دیود سریعی باشد (تا در fall time عمل کند) ثانیاً دیود کوچکی

nesin

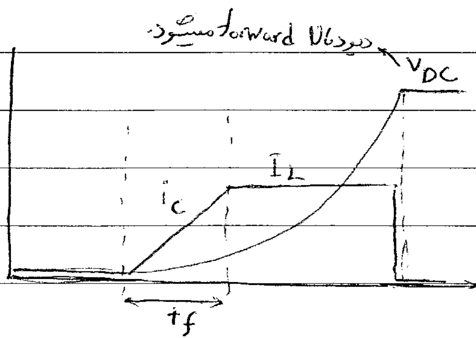
دیود کوچک fast : 4148 : 4ns reverse recovery ۰٫۱A : شرط ۴A = جریان پیک

t_f به مشخصه کلید بستگی دارد. فرض براینست که مدار درایو سریع قطع کرده و کلید بارها را در زمان t_f تخلیه میکند.

Subject

Date

است و دیودهای کوچک معمولاً fast هستند.



هرچه خازن بزرگتر باشد خازن با V_{DC} رسیدن با V_{DC} بیشتر می‌شود

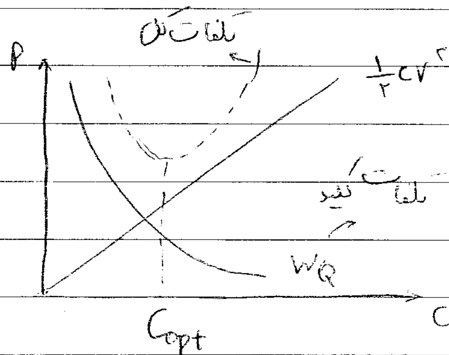
در ادامه به محاسبات مدار می‌پردازیم:
(با فرض تغییرات خطی جریان کلید)

خازن هرچه بزرگتر میشود تلفات سوئیچینگ کلید کم می‌شود چون طبق شکل بالا در زمان t_f، ولتاژ رشد کمتری پیدا می‌کند اما افزایش خازن باعث بزرگتر شدن $\frac{1}{2}CV^2$ می‌شود که دو اشکال ایجاد می‌کند: یکی اینکه این مقدار انرژی را باید در سیکل بعدی تلف کنیم که باعث کاهش بازده می‌شود و روی توان مقاومت اثر دارد. اشکال دوم دیود است هرچه خازن بزرگتر می‌شود مدت زمان عبور جریان از دیود بیشتر می‌شود و تلفات دیود هم بیشتر می‌شود.

$$\text{جریان سوئیچ}:\ i_Q = I_L\left(1-\frac{t}{t_f}\right) \Rightarrow i_c = I_L - i_Q = I_L\frac{t}{t_f}$$

$$\text{انرژی تلف شده} \leftarrow W_Q = \int_0^{t_f}\left(\frac{I_L}{C}\frac{t^2}{2t_f}\right)I_L\left(1-\frac{t}{t_f}\right)dt = \frac{I_L^2}{24C}t_f^2$$

$$\text{توان کل تلفاتی ناشی از off شدن} = \left(\frac{I_L^2}{24C}t_f^2 + \frac{1}{2}CV_{DC}^2\right)f_{sw}$$



مقاومت عامل زیاد محدود کننده ای نیست چون فقط باید توان تلفاتی آن $\frac{1}{2}CV^2f$ باشد.

$$\Rightarrow C_{opt} = \frac{I_L t_f}{\sqrt{12}\,V_{DC}}$$

$$\text{توان تلفاتی مقاومت} = P_R = \left(\frac{1}{2}CV_{DC}^2\right)f_{sw}$$

و ثابت زمانی مدار اسنابر باید از زمان روشن بودن کلید خیلی کوچکتر باشد تا مطمئن شویم که انرژی کاملاً تخلیه شده است.

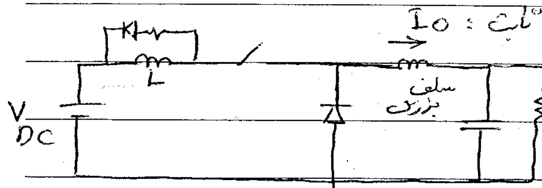
$RC \ll DT_s$
↓
ثابت زمانی مدار اسنابر
↓
مثلاً $5RC < DT_s$

Subject

Date

– اسنابر حالت on :

فرض کنید در این حالت ، ... به ناحیه off شود که افزایش ناگهانی ولتاژ رخ نمیداد در این حالت افزایش ناگهانی جریان رخ میدهد. بنابراین اسنابر حالت on ، شبیه اسنابر حالت off است (با توجه به دوالیتی)



– برای جلوگیری از پرش جریان که منجر به این می‌شود که در SOA ناگهان ولتاژ و جریان در on شدن مقدار بزرگی پیدا کند این اسنابر استفاده می‌کنیم . در این حالت هم چنین dual اسنابر حالت off است در آنجا از یک خازن موازی برای جلوگیری از افزایش ولتاژ قرار میدادیم در اینجا برای جلوگیری از افزایش جریان از یک سلف سری استفاده می‌کنیم.
وقتی کلید را وصل میکنیم جریان سلف شروع به بالا رفتن میکند تا وقتی به I_o برسد. وقتی به I_o رسید جریان دیود صفر می‌شود.
بنابراین با افزایش سلف L ، از پرش جریان در کلید جلوگیری میکنیم و میزان تلفات را کم می‌کنیم . مشابه با حالت قبلی ، در آنجا وقتی کلید را on میکردیم انرژی در کلید تخلیه می‌شد در اینجا وقتی کلید را off میکنیم انرژی سلف تخلیه می‌شود. بنابراین یک مقاومت قرار میدهیم که انرژی را تخلیه کند. برای اینکه این مقاومت در عملکرد عادی مدار ، اشکالی ایجاد نکند دیود سری با مقاومت قرار میدهیم.

– مشابه با حالت اسنابر RCD :

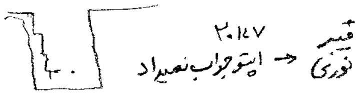
$$\text{تلفات کل ناشی از on شدن} = \left(\frac{V_{DC}^2 t_f^2}{24L} + \frac{1}{2} L I_o^2 \right) f_{sw}$$

$$\Rightarrow L_{opt} = \frac{V_{DC}\, t_f}{\sqrt{12}\, I_L}$$

در مورد مقاومت باید : $\quad L/R \ll (1-D) T_s$

با رعایت موارد بالا و استفاده از اسنابرها سوختن کلیدها بسیار کمتر می‌شود و تلفات هم کاهش می‌یابد.
– اگر مثلاً زمانی که لازم است که سلف جلوی افزایش جریان را بگیرد 100ns بگیریم و V_{DC} هم ۲۴۷ و جریان هم ۴۰A باشد سلف در حدود ۶۰–۷۰nH بدست می‌آید بنابراین در بسیاری از مواقع کابلها و اتصالاتی که داریم نقش اسنابر را بازی میکند به همین دلیل اسنابر حالت on را کمتر در عمل می‌بینیم ولی اسنابر اول را زیاد می‌بینیم.

negin



قیمت ۲۰،۱۲۷
تئوری ← اینو جواب نمیداد

Subject
* جلسه سیزدهم - ۹۹،۱،۱۴ *

Date

EMI، تداخل الکترومغناطیسی - هماهنگی الکترومغناطیسی (EMC) Compatibility.

توجه فرمایید این مبحث از اهمیت خاصی در الکترونیک قدرت برخوردار است و موضوع آن در مورد اثر تداخل مبدل مورد نظر بر محیط امواج و برعکس می‌باشد.

دلیل اهمیت این مبحث در PE این است که به علت طبیعت سوئیچینگ مبدل‌های الکترونیک قدرت این مدارها (مبدلها) محل وقوع تغییرات سریع ولتاژ ($\frac{dv}{dt}$) و تغییرات سریع جریان ($\frac{di}{dt}$) های سریع می‌باشند و بنابراین میدانهای الکتریکی و مغناطیسی حاصل اثر قابل توجهی بر محیط مجاور دارند.
شار مغناطیسی ← $\frac{di}{dt}$ شار الکتریکی ← $\frac{dv}{dt}$

- توجه کنید یکی از مهمترین محیط‌های مجاور مبدل خود کنترل کننده مبدل است.

- توجه کنید پدیده تداخل الکترومغناطیسی نیازمند سه عامل می‌باشد رخ دادن.

- برای اجتناب از پدیده تداخل، روی هر کدام از ۳ مورد میتوان کار کرد.

مولد نویز	کانال کوپلاژ	گیرنده نویز

- توجه کنید نویز در مدارها، مخصوصاً در مبدلهای PE قابل حذف نیست بلکه محتوای آن را میتوان کاهش داد.
- بنابراین تکنیکی مرز گیرنده و فرستنده اهمیت می‌یابد.

* مثال: گیرنده فقط بیشتر از 1mV نویز الکتریکی حساس نیست ← گیرنده منظور گیرنده رادیویی نیست منظور نویز گیرنده است چنانچه نویز باید تعریف شود.
عوامل مختلف دارد که بعضی از آنها را اصلاً نمی‌توان کاهش داد. مثلاً نویز حرارتی
- کاهش سطح نویز سها دارد. مرز گیرنده و فرستنده را باید مشخص کرد. مقاومت را به هیچ وجه نمی‌توان حذف کرد.

فرستنده بیشتر از 5mV، نویز الکتریکی تولید نمی‌کند.
یعنی مسئله تداخل الکترومغناطیسی گیرنده و فرستنده هماهنگ هستند یعنی فرستنده بیشتر از سطحی که
- مثال فوق نمونه‌ای از سیستم EMC است ← گیرنده به آن حساس است نویز تولید نمی‌کند. بنابراین دستگاه تک دستگاه‌ها هماهنگ است.

* مثال از عدم EMC:
فرستنده بیشتر از 2mV نویز الکتریکی تولید می‌کند ← مثال از ناهماهنگی الکترومغناطیسی.

مثالهای کلی برای کاهش رفع نویز:

① فرستنده ← کند کردن کلیدها ← برای این کار در کلید ماسفت میتوان مقاومت سری اضافه کرد ← پرشدن c_{gs} به کندی صورت میگیرد.
از طرف دیگر در مدار درایو تلفات از نظر تلفات و پاسخ هر چه کلیدزنی را بیشتر کنیم وضع بهتر است.

② کانال کوپلاژ ← دور کردن ← بها: سیم کشی بیشتر، جریان بیشتر

③ گیرنده ← شیلد

اگر بخواهیم ابتدا بدکار گیریم بسیار هزینه‌بر است. در اینجا تکنیکها را بررسی میکنیم که با رعایت آن سطح نویز کاهش مییابد.
یک سری نشانه‌ها را بررسی میکنیم.

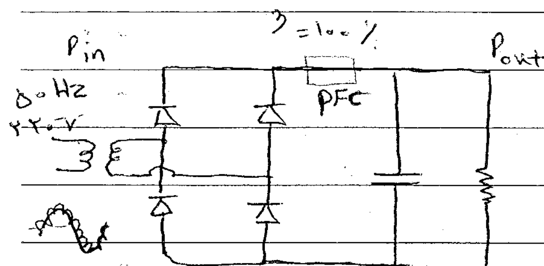
۷ ← تاش
۵۰
۸ ← زمین

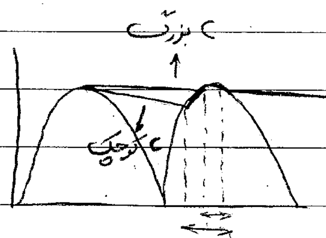
Subject

Date

توجه کنید تداخل به دو صورت هدایتی و تشعشعی انجام می‌شود. تداخل هدایتی از طریق کابل‌های ارتباطی (برق شهر) و خازن‌های پارازیت صورت میگیرد. تداخل تشعشعی بصورت انتشار امواج الکترومغناطیسی و دریافت آن توسط گیرنده بصورت یک آنتن انجام می‌شود.

* مثال: ایجاد نویز هدایتی توسط یکسوساز تمام:

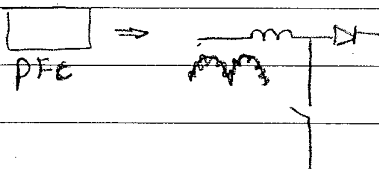




اما هرچه خازن بزرگتر شود بازه هدایت کوچکتر میشود. و در تمام این بازه، مقدار ولتاژ خروجی تقریبا مقدار ثابتی است و کل تغییرات بین ۱ تا ۵ درصد مقدار ماکزیمم است. بنابراین

برای جلوگیری از افت ولتاژ خروجی خازن خروجی بزرگ انتخاب میشود.

توانی که به خروجی میرود مقدار ثابتی است. چون با بزرگ شدن خازن، بازه هدایت دیودها کم میشود پس دامنه جریان افزایش پیدا میکند که دو توان P_{in} و P_{out} برابر شوند و چون جریان مبدل نرخ تغییرات شدید دارد میتواند منبع تولید نویز باشد (هم بصورت هدایتی و تشعشعی، اما نویز تشعشعی در فرکانس خیلی بالا رخ میدهد.) این جریان در خط AC جاری است و در مسیر خود امپدانس منبع (امپدانس سری ترانس) را می‌بیند و ایجاد افت پتانسیل میکند (افت پتانسیل غیرسینوسی) و باعث میشود ادوات دیگر که از برق تغذیه میکنند به آنها ولتاژ غیرسینوسی برسد و هارمونیک وارد آنها میشود. برای حذف آن مثلا تکنیکهای power factor correction استفاده میشود.



- توجه کنید در مبدل فوق بدلیل بازه هدایت کوچک جریان، جریان AC خط دامنه بالا و بازه کوچکی دارد و منبع ایجاد افت ولتاژ غیرسینوسی در ادوات مجاور می‌شود.

با PFC کردن این مبدل میتوان این افت ولتاژ را کاهش داد ولی توجه کنید مسئله هارمونیکهای فرکانس بالای جریان رخ می‌دهد.

- برای حل هارمونیکهای فرکانس بالای جریان، یک راه استفاده از فیلتر است. اشکال فیلتر این است که فیلتری که اینجا استفاده میشود معمولا باید low pass باشد و فیلتر پهنای باند مشخصی دارد. هرچه پهنای باند کوچکتر باشد اثر تضعیف روی هارمونیکهای فرکانس بالا بیشتر است. بنابراین ترجیح میدهیم بدلیل تضعیف هارمونیکها، فرکانس قطع فیلتر را پایین بیاوریم. با اینکار فیلتر بزرگ میشود و بنابراین یک دلیل اینکه علاقه مندیم که فرکانس کلیدزنی را بالا ببریم مشخص می‌شود. هرچه فرکانس کلیدزنی بالاتر باشد فیلتر با پهنای باند بزرگتری میتواند روی آن اثر تضعیف داشته باشد. مثلا اگر یک فیلتر ۵۰ kHz در مدار بالا قرار دهیم، سوئیچینگ

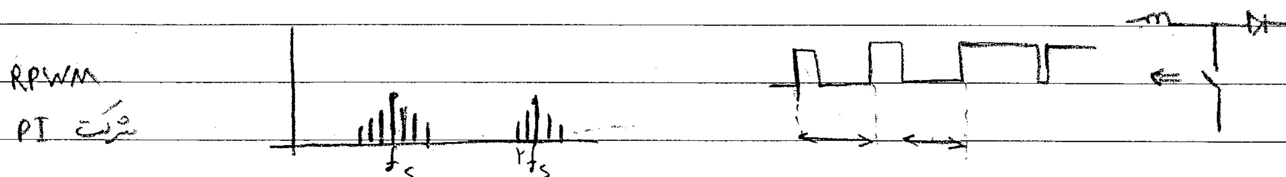
Data sheet TNY 264 ۱۳۲ kHz ± ۸ kHz RPWM = Randow RWM
PI = Power integration

Subject

Date

۲۰۰kHz خیلی بیشتر تضعیف میشود تا سوئیچینگ ۱۰۰kHz. بنابراین ترجیح میدهیم فرکانس را تا میتوانیم بالا ببریم. ولی هرچه فرکانس کلیدزنی بالا رود، اثر عدایی کاهش مییابد ولی اثر سکشی مبدل افزایش پیدا میکند. بنابراین نمیتوان بی رویه فرکانس کلیدزنی را افزایش داد.

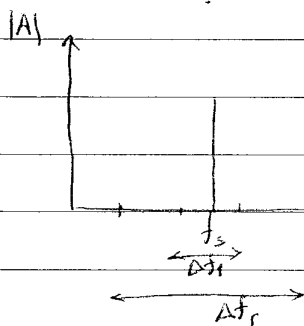
- با توجه به اینکه هم تحلیل نویز مشخص مشکل است و هم اینکه فرکانسهای کلیدزنی خیلی بالا نداریم تمرکز روی فیلترگذاری داریم.
- در مدار قبل، بجز فیلتر میتوان سطح نویز را پایین آورد. ~~با توجه به اینکه~~ کلیدزنی PWM است. اگر duty cycle ثابت



باشد طیف بصورت بالا می شود. اگر duty cycle تغییر کند، طیف بازهم بصورت بالا است ولی سایه هم دارد. تمرکز این طیف روی فرکانس کلیدزنی و مضارب آن است. کاری که انجام میدهیم این است که بصورت تصادفی ~~یک~~ فرکانس را میلرزانیم طوری که نه روی کنترل کننده و نه روی مبدل اثر داشته باشد. (یعنی این لرزش را کنترل کننده و مبدل درک نمیکنند) ولی از دید نویز اثر قابل ملاحظه‌ای دارد. بنابراین طیف را روی تعداد زیادی فرکانس پخش میکنیم که به این کار RPWM گوییم.

- در جلسه بعد دیتاشیت TNY264 از شرکت PI را بیاورید. این مبدل فرکانس ۱۳۲KHz±۸KHz دارد و ۸KHz روی ۱۳۲KHz میلرزد و بدین ترتیب سطح نویز مبدل کاهش مییابد.

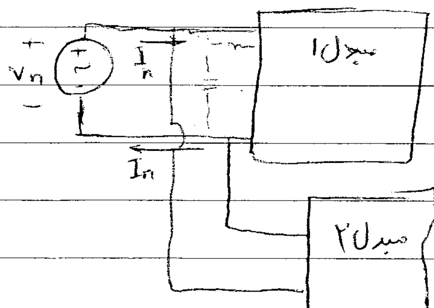
- RPWM معایبی دارد که از آن کمتر استفاده میشود. هرچه پهنای RPWM را بزرگتر کنیم وضعیت نویز بهتر می شود



اگر فرض کنیم انرژی سیگنال ثابت باشد، و بتوانیم محدوده تغییرات بین Δf_1 و Δf_2 باشد، اگر محدوده Δf_2 باشد، چون انرژی ثابت است سطح نویز کاهش پیدا میکند. اما بزرگ کردن محدوده حد دارد تا جایی میتوان محدوده را بزرگ کرد که با طیف مربوط به فرکانس بعدی اورلپ نکند.

- علاوه در RPWM معلوم نیست ~~بالا~~ باید چه فرکانسی فیلتر قرار دهیم.

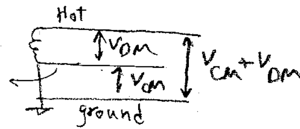
- ترجمه کنید نویزهایی خود به دو صورت دیفرانسیل (DM) و مد مشترک (CM) ایجاد می‌شود.



فرض کنید در مدار مقابل، V_n ولتاژ نویز تولید میکند و مبدل ۲ جریانهای مقابل که ولتاژ منبع را خراب میکند و دو سیم بصورت دیفرانسیل ولتاژ خراب شده میگیرند و جریانی تولید میکند که جریان نویز میشود.

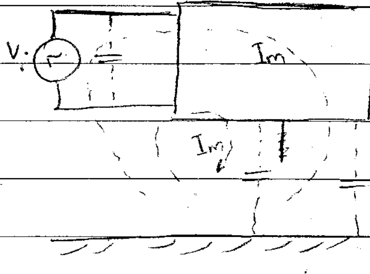
باید دقت کرد هر عامل ناخواسته‌ای در مدار و مبدل را نویز میگیریم.

hot to neutral → DM
neutral to ground → CM



Subject
Date

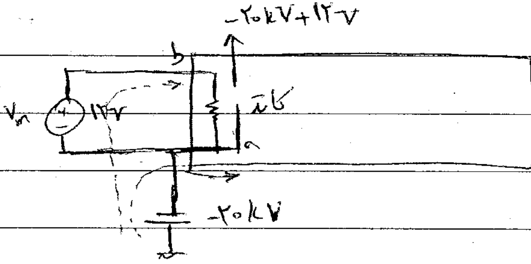
نویز مد مشترک:



در مدار مقابل یک منبع ایجاد نویز و یا یک جریان نویز، از طریق هر کدام از سیم ها و دنیای خارج (که مهمترین آن زمین است) بسته شود نویز مد مشترک را ایجاد می کند.

باید دقت کرد در اینجا برخلاف حالت قبل، فیلتر قبلی کاری نمی کند. در [crossed out] بنابراین فیلتر تفاضلی یک چیز و فیلتر مد مشترک یک چیز دیگر است.

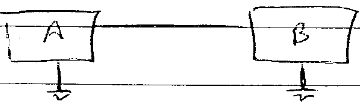
* مثال: از حالت مشابه نویز CM



لامپ های نیرومند مایکروویو، کاتد دارند. این کاتد باید به یک پتانسیل منفی خیلی بزرگ وصل شود. از طرفی باید یک هیتر باشد که آن را گرم کند که این هیتر از طریق منبع V_m تغذیه می شود.
- اگر در سیم های کاتد مشکلی پیش بیاید، هم a و هم b، 20kV ولتاژ می افتد و دو مسیر خواهیم داشت که در شکل نشان داده شده است.
باید دقت کرد منبع هیچ مسیر رفت و برگشتی را نمی بیند بنابراین این حالت برای این مدار هیتر، مثل یک منبع ولتاژ CM عمل می کند.

- خواهیم دید که یکی از منابع مهم ایجاد نویز سیستم زمین است. یعنی از طریق زمین نویز قابل توجهی ایجاد می شود و ایجاد تداخل قابل توجه می کند. اگر در مدار یک حلقه زمین داشته باشیم، این حلقه محل چرخش جریان های CM شدید می شود و چون یک حلقه است ایجاد $\frac{d\phi}{dt}$ شدید می کند و از طرفی چون حلقه است $\frac{d\phi}{dt}$ های خارجی هم در آن ایجاد ولتاژ می کنند. بنابراین حلقه ای که در آن قرار بوده همه جایش هم پتانسیل باشد، حالا نقاط مختلف نسبت به هم اختلاف پتانسیل پیدا می کنند.

- در ادامه توجه خود را به نویزهای متمرکز می کنیم:
توجه کنید یکی از عوامل بسیار مهم و شایع در بحث تداخل ها، سیستم زمین است.
توجه کنید زمین در مدار ها و سیستم ها دو کاربرد عمده دارد:
1- زمین مرجع سیگنال   2- زمین حفاظتی



در شکل مقابل A و B در حال تبادل اطلاعات هستند، برای اینکه همدیگر را بفهمند باید A و B مرجع مشخصی داشته باشند که هر دو نسبت به آن level سیگنال را مشخص کنند.

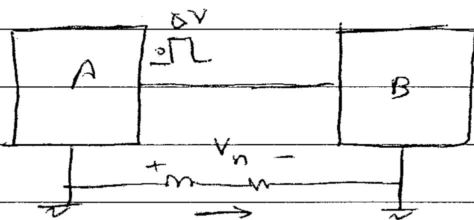
Subject

Date

* زمین حفاظتی: تمام مدارات الکتریکی باید به زمین وصل شوند به دو دلیل: اولاً ممکن است سیم فاز به بدنه وصل شود اگر بدنه زمین نباشد بدنه برقدار میشود و ما ایمنی نداریم. اما اگر زمین شده باشد به محض وصل فاز به بدنه فیوز میپرد. دوماً: اگر سیستم ارزان داشته باشیم روی آن بار جمع می‌شود و پتانسیل آن بالا میرود و حال یا هر عاملی تخلیه می‌شود.

- چگونه زمین باعث تداخل میشود؟

توجه کنید اگر زمین دارای مقاومت و راکتانس نباشد تمام بحثهای آینده منتفی است.

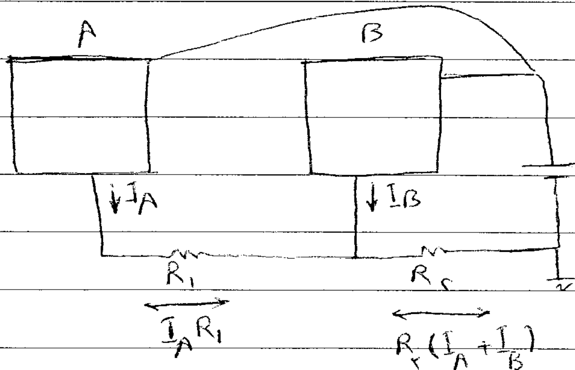


این مقاومت و راکتانس باعث میشود در اثر عبور جریان ما بین این دو بخش (دو زمین) ولتاژ نویز بوجود بیاید. در اینصورت سیستم A نسبت به زمین خودش صحبت میکند. سیستم B هم نسبت به زمین خودش دریافت می‌کند که زمین B، نسبت به زمین A به اندازه V_n اختلاف دارد و میتواند عامل ایجاد تداخل باشد.

راکتانس مهم‌تر از مقاومت است.

مثلاً اگر زمین B، 4V شود، پالس دریافتی را همیشه high میبیند و حتی چون IC ها معمولاً بالای 7 ولت تحمل ولتاژ ندارند میسوزد.

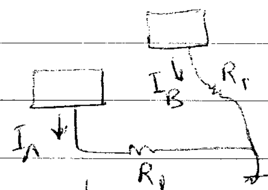
* مثال:



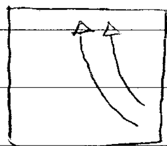
فرض کنید مدار A، به تغییرات ولتاژ حساس است و مدار B یک مدار آلوده است.

- برای حل مشکل، میزان مقاومتهای R_1 و R_2 راکتانس دو زمین را مینیمم و منظور کنیم.

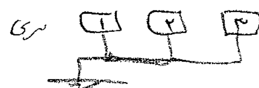
راه دیگر بصورت زیر است: (جدا کردن مسیرها)



← اینکار بسیار سخت و تقریباً محال است ضمناً بعضی مدارها قابل تفکیک نیستند. در ضمن مسیرها طولانی میشوند و باعث افزایش R_1 و R_2 میشود.



Single-point

سری 

موازی 

multi 

Subject جلسه چهاردهم - ۹۰/۱/۱۶ *

Date

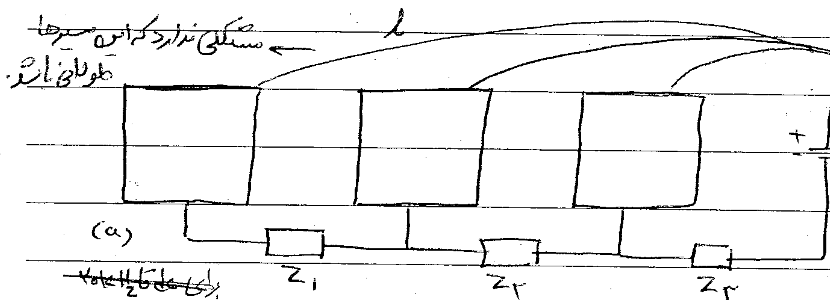
- ادامه بحث های تنش الکترومغناطیسی:

در ادامه به بررسی انواع و ویژگیهای سیستمهای زمین بعنوان یکی از منابع ایجاد تداخل می پردازیم.

الف) زمین سری: در این حالت، بخشهای مختلف مدار، جریان برگشتی را که از منبع کشیده اند در طی یک مسیر مشترک به منبع برمیگردانند.

خیلی بسیار ساده است

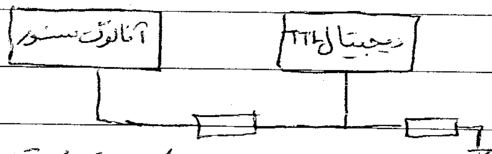
* بدلیل وجود جریانهایی با ویژگیهای مختلف و بعضا مشکل دار از نظر EMC میتواند عوامل ایجاد نویز باشد.



طبق شکل، وجود امپدانس ها باعث میشود بین مراجع اختلاف ولتاژ بوجود بیاید.

- توجه کنید در بسیاری از موارد، بیشتر از مقاومت Z ها اندوکتانس آنها اهمیت دارد (بخصوص در فرکانسهای بالا)

* مثال:

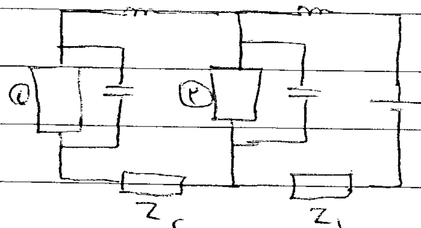


- توجه کنید در مثال اخیر، مدار دیجیتال TTL دارای جریانهایی با دامنه بسیار زیاد نیست، بلکه نرخ تغییرات آن بالا است و اندوکتانس خط زمین بسیار مهم می شود.

- بعنوان یک راه حل در این شرایط با پهن کردن خط زمین میتوان اندوکتانس را کاهش داد و یا با تعویض جای مدارهای مختلف نسبت به ⊖ منبع از میزان اثت کاسته میشود.

- توجه کنید در این حالت و تمامی حالتهای بعدی مسائل بدیهی مانند کم کردن طول مسیرهای زمین حتما باید رعایت شود.

* مثال:



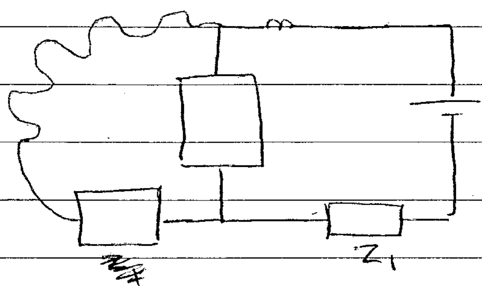
این فیلتر درصد تقاضای تحمل میکند.

دلیل اینکه در مدار (a) نه تنها با طولانی شدن مسیرهای L مشکلی نداریم بلکه از این کار استقبال میکنیم چون میتوان با گذاشتن خازن طبق شکل روبرو یک فیلتر low pass تشکیل میشود.

Subject

Date

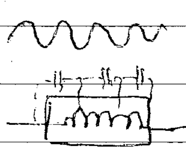
توجه کنید در این مثال این برداشت میشود که اگر بتوان با افزایش طول مسیر ⊖ منبع، طول مسیر ⊖ را کم کرد از نظر مسائل زمین سری بسیار مناسبتر است (نسبت به وقتی که طول دو طرف یکی است). پس علاقه مندیم طول مسیر برگشت مینیمم مقدار شود ولی مسیر رفت طول شود اشکالی ندارد. و ما از سلفهای مربوط به مسیر رفت استقبال میکنیم و حتی بعضا برای جلوگیری از مد مشترک خودمان سلف اضافه میکنیم.

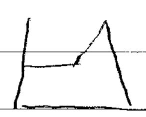


طبق شکل با تغییر محل قرارگیری Z_2 ① طول مسیر مثبت منبع افزایش پیدا کرده و در عوض امپدانس Z_2 حذف شده است.
حالت جدی تری این است که محل Z_1 ② را هم تغییر دهیم که امپدانس Z_1 هم حذف شود.

- توجه کنید این کار (افزایش طول مسیر مثبت) نباید بصورت بی رویه و غیرعادی انجام شود. یک دلیل این است که نهایت پتانسیل ایجاد می شود و از این مهم تر، این است که وقتی طول زیاد می شود سیم مسیر تبدیل به آنتن می شود و شروع به تشعشع میکند.

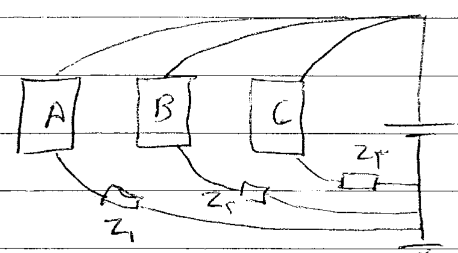
- اگر جهت تامین سلف مورد نیاز، به طول مقابل نیاز داشته باشیم و نتوان برای ایجاد سلف طول را فشرده کرد طبق شکل و یا بتوان از طریق سلف با هسته فرومغناطیس این کار را انجام داد. اینکه کدام بهتر است بستگی به این دارد که این سلف قرار است چه نویزی با چه فرکانسی را قرار است جلوی آن را بگیرد.





مشخصه فرکانسی سیم پیچ طبق شکل میباشد. در فرکانسهای بالا مشخصه فرکانسی پایین می آید. دلیل این امر این است که بین حلقه های سیم پیچ خازن وجود دارد و در فرکانسهای بالا امپدانس آن پایین میشود و خازنها عمل میکنند. بنابراین نه تنها این یک فیلتر low pass نیست بلکه مسیری را برای عبور فرکانسهای بالا تولید می کند.

ب) زمین موازی: در این حالت هر مدار و یا بخشی از آن با یک مسیر مجزا به منفی منبع متصل می شود.
✓ تداخل را از طریق زمین و بصورت هدایتی به حداقل میرساند.
✗ اجرای آن در عمل بسیار مشکل و دفعتا غیر ممکن است.



منظور از لحاظ عملی نه تئوری

محدودیتها:
- محدودیتهای طول
- محدودیتهای PCB

- دور PCB زمین کردن ← یک نوع شیلد است.

Subject

Date

ج- زمین ترکیبی: برای اجرای این زمین، مدارها را دسته بندی میکنیم.

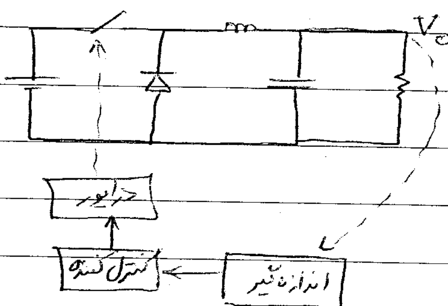
- مدارهای آنالوگ کم توان ← مثل سنسور که عموماً جریان نویز هستند
- مدارهای دیجیتال کم توان
- مدارهای پرتوان آلوده ← انواع مبدلهای الکترونیک قدرت

سپس هر کدام را در داخل بصورت سری و محل اتصال هر گروه به منفی منبع بصورت موازی عمل میکنیم.

د- صفحه زمین: در این نوع زمین، حالت حدی بهبود کرده زمین سری می باشد. در این حالت مسیر برگشتی، دارای حداکثر پهنا بوده و بصورت یک صفحه در می آید. توجه کنید اگرچه در این حالت مسیرهای برگشت مدارهای مختلف، ممکن است مشترک باشند اما بدلیل افت Zها نتیجه میتواند به بهبود EMI کمک کند.

- نتیجه گیری: مدارهایی که ویژگی مشترک از نظر EMC دارند را با یک صفحه زمین به هم متصل کرده و بعد این صفحات زمین را بصورت مجزا به منفی منبع وصل میکنیم.

* مثال: مبدل DC/DC :



- مدارهای مختلف را شناسایی میکنیم.

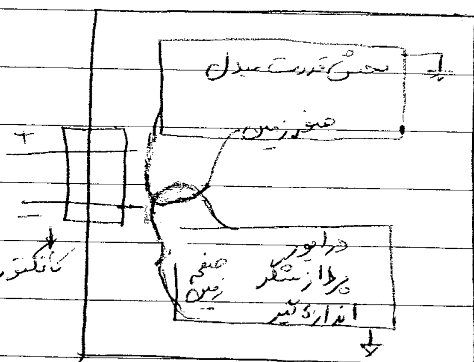
مدار اندازه گیر احتمالاً یک مدار کم توان و رفتار نرم دارد.

مدار کنترلر که یک مدار حساس است و حساسیت آن از بالایی برخوردار است.

مدار درایور که level ولتاژ آن کم است ولی جریان آن بالا است و نرخ تغییرات آن هم بالا است.

در مبدل که مدار آلوده است.

- در PCB دو منطقه در نظر میگیریم

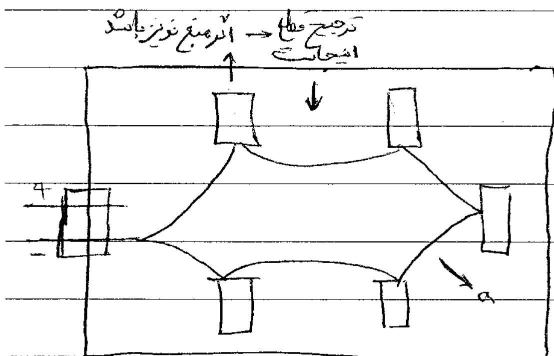


دلیل شکل، یکی تغییر در عرض قرار میگیرد و تغییری روی بر هم بسته شود و با هم ارتباط جریانی ندارند و با حداقل مسیر به منفی منبع وصل شوند و مدارهایی هم که داخل هر منطقه قرار دارند Z نویزی خاصی نمی بینند.

یک گره را در پروتل نمی‌توان دو تکه کرد: بین آنها مقاومت میگذاریم. و مقاومت را صفر میگذاریم: جدا کردن زمینها

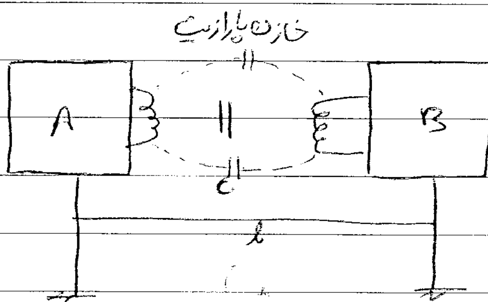
حلقه زمین: توجه کنید وجود یک حلقه مادی با امپدانس کم باعث تولید یک گیرنده خوب برای نویزهای خصوصاً مغناطیسی می‌شود. با توجه به یک منبع تولید سیگنال فرکانس بالا در این حلقه، ولتاژ نویزی القا می‌شود که باعث تفاوت ولتاژ در نقاط مختلف شده و البته جریان نویز ناشی از مسیر مشترک نیز به مدارها تزریق میکند.

- گفتیم که چند نوع زمین داریم و ایده‌آل ما این است که مدارها را دسته بندی کنیم و مدارهای یک تیپ را برایش منفی زمین خاص قرار بدهیم. و این گروهها را از طریق مسیرهای جداگانه‌ای به منفی منبع متصل کنیم.



- اگر طبق شکل، یک سری بخش مداری در برد داشته باشیم، اگر همه را به مرجع وصل کنیم، یک مسیری بوجود می‌آید که فقط امپدانس و مقاومت خیلی کمی ندارد بنابراین هر $\frac{d\varphi}{dt}$ در داخل این داخل، اولاً ایجاد نویز (ولتاژ) میکند ثانیاً این ولتاژ نویز باعث ایجاد یک جریان قابل توجه می‌شود. بنابراین در مدارها حتماً باید کاری کرد که حلقه زمین قطع شده باشد و اجازه چرخش جریان در حلقه زمین را ندهیم. باید دقت کرد زمین محل برگشت جریان است اما نباید جریان چرخشی در زمین بوجود بیاید. بنابراین در شکل بالا، باید یکی از قطعه کرد مسیری را باید قطع کرد که با قطع مسیر زمین از یک طرف، از سمت دیگر امپدانس زمین بالا نرود و مشکل تداخل بوجود نیاید و زمین به زمین سری تبدیل نشود. بنابراین ترجیح این است که از قسمت آخر قطع کنیم که اتفاقاً به حداقل برسد. (از a)

- روشهای قطع حلقه زمین:



الف) استفاده از المان ایزوله کننده:

در شکل مقابل، حلقه زمین ایجاد می‌شود و در آن یک ولتاژ نویز ایجاد می‌شود.

- جهت قطع حلقه زمین، از ترانسفورمر استفاده میکنیم و اتصال را بدین ترتیب برقرار میکنیم. باید توجه کرد A و B به یک زمین وصل اند یعنی A و B ایزوله از هم نیستند ولی مسیر زمین را قطع کردیم (حلقه را قطع کردیم). بجای ترانس میتوانستیم از اپتوکوپلر استفاده کنیم و قطع زمین را با این وسیله انجام دهیم.

در عمل با گذاشتن تنها یک ترانس یا اپتوکوپلر، مشکل حل نمی‌شود. در عمل ترانسها و سلفها خازن پارازیتی دارند و مسیری بوجود می‌آید و یک جریان مد مشترک از طریق زمین مسیر آن بسته می‌شود بوجود می‌آید و عامل ایجاد نویز می‌شود. جهت کم کردن این اثر، دو بخش را از طریق خازن C وصل میکنیم. این خازن از خازنهای پارازیت خیلی بزرگتر است (مثلاً 1.2nF)

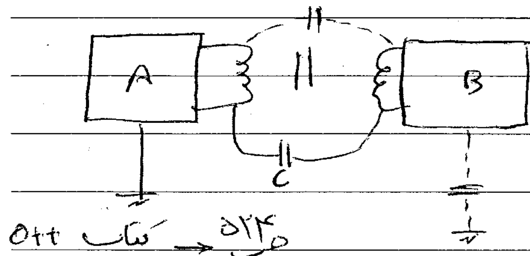
Subject

Date

بنابراین مطمئنیم که جریان مد مشترک حتماً از خازن عبور میکند بنابراین میتوانیم برای (آنرا) هدایت کنیم یعنی جریان را از جایی هدایت کنیم که سطح نویز ایجاد شده در مدار را کاهش دهد و اگر هم جریان چرخشی بین دو خازن ایجاد شود سطح حلقه زمین کم شده است که به این پل خازنی گوییم که یک تکنیک برای کم کردن مد مشترک در ترانسهای ایزولان می باشد.

تمرین: در سایت شرکت PI : Application note

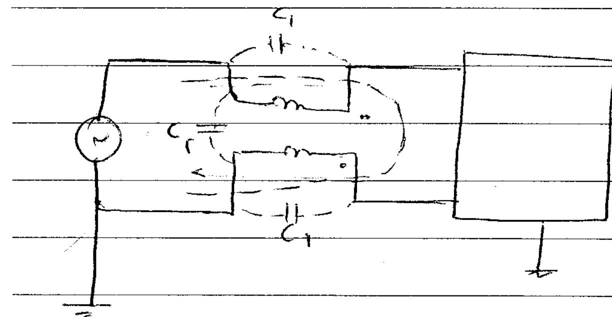
AN-15 ← مربوط به EMI : روی یکی از نقشه‌ها خازن را شناسایی کنید.



اگر مدار B ایزوله باشد همچنان به خازن C نیاز داریم چون B از طریق یک خازن پارازیت با زمین در ارتباط است بنابراین مد مشترک میتواند تولید شود.

۵۴۴ کتاب ← ص ۵۲۴

ب) استفاده از چوک طولی یا بالن: (Balun) :



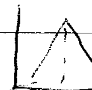
جریان منبع طبق خط چین میرود و برمیگردد و چون از سر نقطه دار وارد و خارج میشود و به سر نقطه دار وارد میشود شارها همدیگر را تقویت میکنند و اگر کوپلاژ ۱۰۰ درصد باشد عملاً هیچ اندوکتانسی در مسیر تفاضلی دیده نمی شود.

اما اگر جریان مد مشترک تولید شود چون در یک جهت هر دو را تحت تاثیر قرار میدهد اندوکتانسها و شارها همدیگر را حذف نمی کنند و در مسیر جریان تک اکتانس کاملاً قابل توجه و بزرگ قرار میگیرد و باعث افزایش مقاومت حلقه زمین می شود.

نکات بالن:

اولاً دو سیم پیچ یکی در [فاز] ولی در نول میباشد بنابراین ایزولاسیون باید رعایت شود.

برای اینکه کوپلاژ صد درصد باشد، دو سیم پیچ را لای همدیگر می پیچیم، نتیجه این میشود که خازنهای پارازیت حلقه‌ها (C_1) و C_2 بسیار قابل توجه می باشد بنابراین احتمال این وجود دارد که در فرکانسهای بالا خاصیت اندوکتانسی خود را از دست بدهد و به خازن تبدیل شود.



پس مهمترین عامل در انتخاب بالن اندوکتانس آن نیست نکته مهم کوچک بودن خازن های پارازیت است.

توجه کنید در مورد چوک بالن نکته خیلی مهم خازنهای پارازیت و به عبارت دیگر فرکانس بهای بالای آن است نه اندوکتانس آن

مطالعه تکمیلی ← ۵۴۴ ← کتاب ← ص ۱۵۲ و ص ۱۵۳

→ inductor) should face the low-impedance load (the LISN), and the low impedance filter element (the capacitor) should face the high-impedance source (the power supply).

Subject: جلسه پانزدهم - ۹۰/۱/۲۱

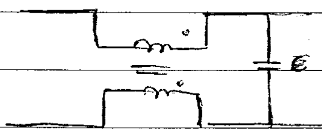
Date

- هفته اول اردیبهشت: کوئیز دوم: تمرینات ۴ و ۵ و ۶
- هفته سوم اردیبهشت: کوئیز سوم: تمرینات ۷ و ۸ : EMC و حفاظت
- هفته اول خرداد: کوئیز چهارم: تمرین ۹ و ۱۰ و PCB و راه اندازی حرارتی

ادامه بحث نویزهرایی:

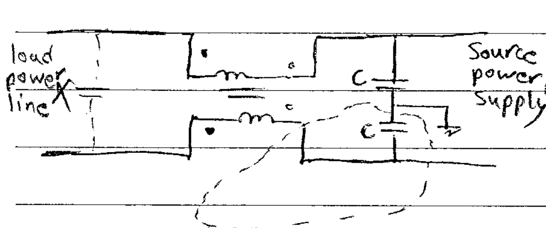
ادامه فیلتر Common mode: گفتیم یکی از روشهای حذف نویز CM، استفاده از بالن است.

نکته مهم در بالن: خازن پارازیت یا بهنای باند آن بود.



- توجه کنید معمولاً برای هدایت جریان CM، این فیلتر را بصورت فیلتر پایین گذر در می آورند یعنی خازن C را قرار میدهند تا مسیری برای نویز CM بوجود بیاید.

- از دیدگاه دیفرانسیل یک فیلتر پایین گذر داریم. ولی چون نویز CM نسبت به زمین و یکی از این خطوط و یا هردو این خطوط بوجود می آید بنابراین یک مسیر زمین باید مهیا کنیم پس خازن را دو تکه میکنیم. بنابراین مسیری طبق شکل برای هدایت نویز بوجود می آید که تا حد امکان کمتر مبدل را تحت تاثیر قرار میدهد.



Generic power line filter topology

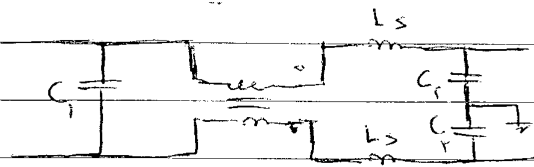
For common-mode noise, the power supply is a high impedance source (a small parasitic capacitance) and the LISN is a low-impedance ~~filter~~ load. For maximum attenuation, the high impedance filter element (the

- توجه کنید خازنهای C درصورت اتصال به شبکه AC حداکثر ولتاژ فاز را تحمل می کنند بنابراین از کلاسها خازنهای Y می باشد. (Y نشان دهنده کلاس ولتاژ خازن است. در این مورد برای ولتاژ فاز مناسب است.)

کلاس X ← ولتاژ خط را باید تحمل کنند. <--- { ۱۵۰۰ V تلورانس ؛ ۴KV ۶۰s }

- اگر خازن X را بگذاریم، آیا نویز ~~تولیدی~~ differential تولیدی توسط مبدل را حذف میکند؟ خیر، چون در حالت ایده آل امپدانس آن صفر می شود (در حالت دیفرانسیل) بنابراین ترانزیستور تنها امپدانس خود مبدل را می بیند. بنابراین بهنای باند آن ترانس خیلی بالا می شود. (چون L و C هایی که در مسیر می بیند مربوط به مبدل است و خیلی ناچیز است) بنابراین احتمال تضعیف نویز کم است چون ممکن است نویز در این بهنای باند قرار نگرفته باشد.

- توجه کنید برای حذف نویز تفاضلی اگر بالن ایده آل باشد امپدانس سری فیلتر صفر خواهد شد بنابراین لزوم استفاده از سلفهای سری در اینجا وجود دارد.



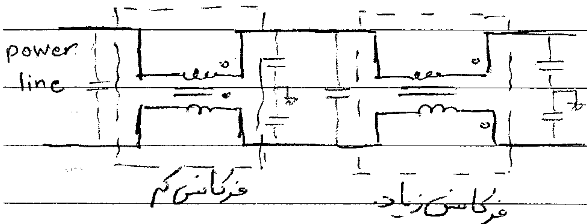
- سلفهای سری L_s در شکل، در حالت تفاضلی امپدانس سری می شوند و یک فیلتر تفاضلی تشکیل می دهند (بهمراه خازن X)

در این حالت ترکیب L_d و ۲ خازن C_y فیلتر تفاضلی را که مانع تزریق نویز تفاضلی مبدل به شبکه می‌شود را تشکیل می‌دهد.

نکته: در بسیاری از کاربردها هرچند می‌توان از سلف نشتی به عنوان L_d استفاده کرد اما ترجیح داده می‌شود که L_d را بصورت جداگانه قرار داد چون پهنای باند عملکرد سلف‌های نشتی بسیار پایین است بنابراین اگر نویز فرکانس بالایی باشد استفاده از سلف نشتی فایده‌ای ندارد.

توجه کنید در صورت پهنای باند مناسب بالا می‌توان از سلف نشتی آن به عنوان L_d استفاده کرد.

توجه کنید در صورت وجود پهنای باند وسیع نویز استفاده از چند (معمولاً دو عدد) فیلتر سری با هم مجاز می‌باشد.



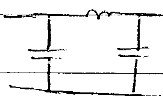
بالنی که در فرکانس کم، تضعیف خوبی ایجاد می‌کند باید سلف آن اندوکتانس بزرگی داشته باشد و طبیعتاً به همین دلیل خازنهای پارازیت آن افزایش پیدا می‌کند و پهنای باند آن کم می‌شود و سمت چپ را برای فرکانس پایین استفاده میکنیم و سمت راستی که در فرکانس بالا کار میکند نیاز نیست اندوکتانس خیلی بالایی داشته باشد چون ω بزرگ است (ω زیاد است) پس اندوکتانس آن کمتر از سمت چپی است.

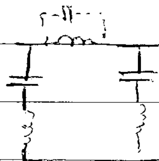
توجه کنید خازنهای C_y از یک طرف به زمین متصل می‌باشند و بنابراین جریان نشتی آنها به زمین باید از حد جریان مجاز تعریف شده (مثلاً حدود 10mA) بیشتر نشود و بنابراین یک شرط مهم برای افزایش خازنها در این فیلتر بدست می‌آید که در نتیجه افزایش تضعیف فیلتر نیاز به افزایش سلفها خواهد داشت.

L_d ها در مسیر سیگنال اصلی، ایجاد افت میکنند و افت آنها باید قابل صرف‌نظر باشد تا سیگنال اصلی اینها را ببینند و از اینجا محدوده L_d بدست می‌آید. هرچقدر L_d را کوچکتر و C_y را بزرگتر کنیم همان عدد پهنای باند را می‌دهد بنابراین ایده‌آل این است که L_d را هرچه ممکن است کم و C_y ها را هرچه ممکن است زیاد کنیم در این صورت در مسیر سیگنال تضعیف قابل توجهی نداریم اما چرا اینکار را می‌کنیم؟ به دلیل پارازیت بالایی.

خازنها از مرتبه nF و سلفها از مرتبه mH میباشند.

توجه کنید مدل یک فیلتر π در فرکانسهای بالا بصورت زیر می‌باشد:
بنابراین برعکس انتظار در فرکانسهای بالا نه تنها عملکرد پایین‌گذر ندارد بلکه در عمل بصورت بالاگذر عمل خواهد کرد.



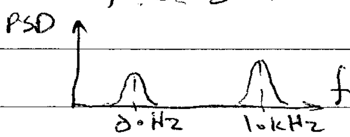


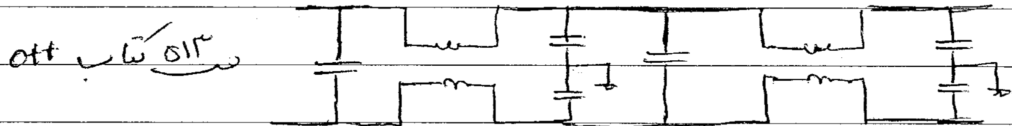
بنابراین فیلترهای π که در مسیر دیفرانسیل به جهت ایجاد تضعیف قرار میدهیم به دلیل المانهای پارازیت در فرکانسهای بالا بالاگذر می‌شود بنابراین به هیچ وجه روی مسیر نویز اثری ندارد بنابراین المانهای پارازیت بسیار مهم اند

Subject

Date

عنوان یک مثال از مواردی که فیلتر دو طبقه مورد نیاز می باشد از ASD ها میتوان نام برد Adjustable speed drive
درایورهای موتور معمولا دارای این ویژگی هستند که حتما یک مولفه فرکانس پایین دارند و یک مولفه فرکانس بالا دارند که
هارمونیکهایی است که شکل موج را ساخته. بنابراین در ASD ها نویز حتما دوتکه است و یک مولفه غالب فرکانس پایین
و یک مولفه غالب فرکانس بالا دارد و حتما مجبوریم از فیلتر دو طبقه استفاده کنیم. چون دو فرکانس خیلی با هم تفاوت دارند.
چیزی که باعث میشود فیلتر در فرکانس بالا عمل کند کاهش اندوکتانس است.

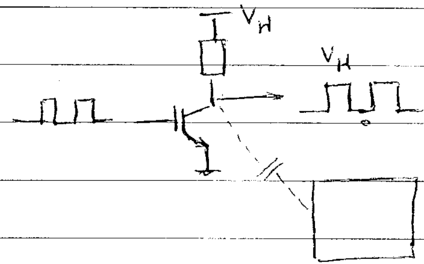




- چون فیلتری که در فرکانس بالا کار میکند در فرکانس پایین تضعیف خوبی ندارد چون در فرکانس 50Hz ، امپدانس آن کم است
و بنابراین فیلتر را طبق شکل بالا دو تکه میکنیم.

- بحث شیلد کردن:

توجه کنید شیلد کردن یعنی حذف نویز از مسیرهایی که براحتی دیده نمی شوند. (مثل خطوط AC در نویز هوایی مشخص نیستند)
فرض کنید زمین را درست انتخاب کردیم، فیلتر درست گذاشتیم المانها را مناسب انتخاب کردیم. حالا مبدئی داریم که میتواند نویز بگیرد. نویز
میتواند از طریق مسیرهای دیگر به مدار کوپلاژ انجام دهد. یا مبدأ میتواند از طریق کوپلاژهای ناخواسته به جای نویز تزریق کند. با شیلد کردن نویز
را از مسیرهایی که براحتی دیده نمی شوند حذف میکنیم.)



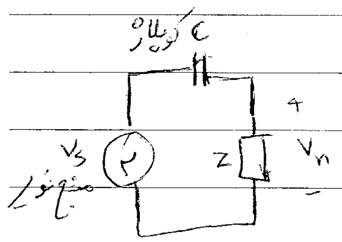
مثال:

در مدار مقابل، وجود یک خازن پارازیت بین دو مدار باعث میشود
وجود یک خازن $\frac{dv}{dt}$ تولید شده، جریانی در خازن تولید کند
و به مدار تزریق جریان انجام شود و باعث میشود نویز بگیرد.
این مسیر واضح نیست ولی عامل ایجاد نویز است. شیلد
این نویز را کاهش میدهد.

- توجه کنید که کوپلاژ الکتریکی را با خازن کوپلاژ و کوپلاژ مغناطیسی را با سلف کوپلاژ مدل میکنیم.

مثال:

V_S مثلا کلکتور ترانزیستور است
V_n هر نقطه در مدار که میلا قابلیت
جذب نویز داشته باشد و برای
ما اهمیت داشته باشد (وجود نویز در آن)



گیرنده نویز

$$V_n = \frac{Z}{Z + Z_C} V_S$$

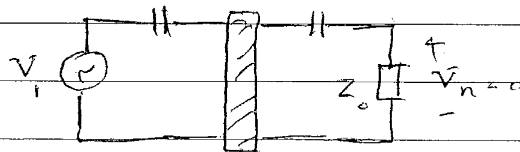
V_n ↓ ولتاژ نویز که روی گیرنده نویز بوجود می آید.

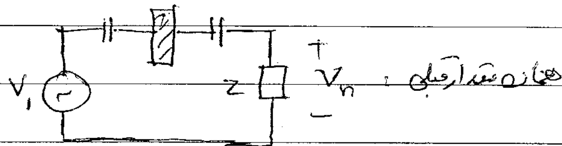
V_S: از طرف منبع نویز

Subject

Date

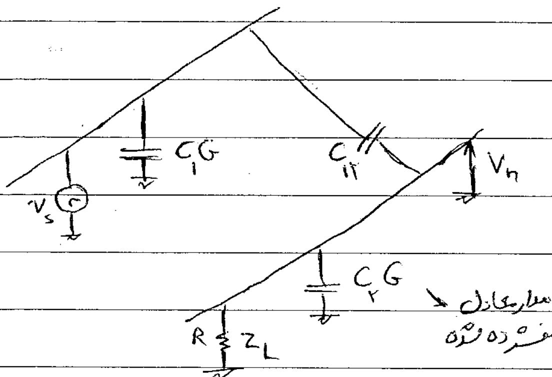
اگر شیلد وجود داشته باشد:





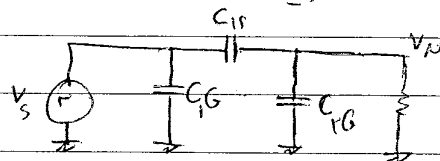
- توجه کنید مدار اخیر نشان میدهد که شیلد باید حتماً به یک مرجع (که معمولاً زمین مدار است) وصل شود. ثانیاً توجه کنید که وجود هر مسیری که شیلد را نبیند باعث وجود نویز خواهد شد (مثل خط چین در شکل بالا)

- در ادامه مدل سازی دقیق‌تر یک کوپلاژ خازنی را بررسی میکنیم.



در مدار مقابل یک منبع تولید نویز داریم که این منبع با زمین یک خازن پارازیت C_{1G} را تشکیل میدهد. یک قربانی داریم که با منبع خازن C_{2G} را تشکیل میدهد. بار برابر R است و عمل کوپلاژ توسط C_{12} انجام میشود. با محاسبه ولتاژ V_n عوامل موثر بر نویز را بررسی میکنیم.

مدل مداری:



$$V_N = \frac{(R \| Z_{C_{2G}})}{(R \| Z_{C_{2G}}) + Z_{C_{12}}} V_S$$

$$V_N = \frac{j\omega[C_{12}/(C_{12}+C_{2G})]}{j\omega + 1/R(C_{12}+C_{2G})} V_S \qquad R \ll \frac{1}{j\omega(C_{12}+C_{2G})} \Rightarrow V_N = j\omega R C_{12} V_S$$

(فرکانس منبع نویز)

- راهنمایی های کم کردن V_n (ولتاژ نویز):

۱- دور کردن دو کش (مولد نویز و گیرنده نویز) با افزایش $Z_{C_{12}}$ باعث کاهش V_N می‌شود.

۲- کم کردن بار (R) باعث کاهش نویز می‌شود. بنابراین هرچقدر امپدانس گیرنده کمتر شود جذب نویز آن کم می‌شود. به این دلیل در مواردی بصورت دستی امپدانس گیرنده را کاهش میدهیم (مثلاً در ورودی opamp ها)

۳- خازن C_{2G} که خازن کوپلاژ گیرنده با زمین است هرچقدر افزایش یابد ولتاژ نویز را کمتر می‌کند. اینکار با نزدیک کردن گیرنده به زمین انجام می‌شود. ← با شیلد کردن

۴- در این مدل به نظر می‌آید که C_{1G} اثری روی نویز ندارد، بنابراین تغییر محل مولد نویز نسبت به زمین اثری روی V_N ندارد، اما توجه کنید در عمل نزدیک کردن مدار به زمین (افزایش C_{1G}) بدلیل کاهش V_S روی V_N اثر مثبت (کاهش) دارد.

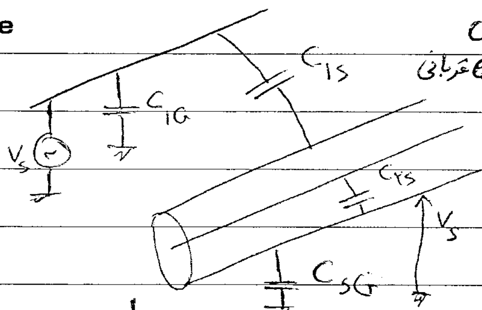
if $R \gg \frac{1}{j\omega(C_{12}+C_{2G})} \Rightarrow V_N = \left(\frac{C_{12}}{C_{12}+C_{2G}}\right) V_S$ ← مستقل از فرکانس، بزرگتر از حالت قبل

Subject

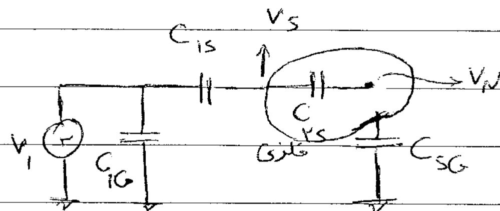
Date

- خازن شیلد به زمین: C_{SG}
- خازن اولی به شیلد: C_{1S}
- خازن شیلد به مغزی یا C_{2S} قربانی

- اثر شیلد بر کوپلاژ خازنی:



مدل مداری

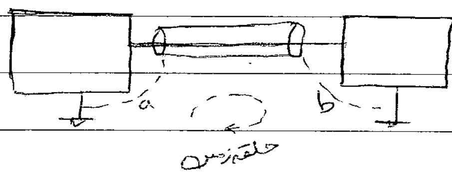


گیرنده را داخل یک شیلد فلزی قرار میدهیم.

چون از C_{2S} جریانی عبور نمی‌کند در این حالت:
$$V_N = V_S = \frac{C_{1S}}{C_{1S} + C_{SG}} V_1$$

- بنابراین زمین نکردن شیلد باعث بهبودی در V_N نمی‌شود.
- با زمین کردن شیلد $V_S = 0 \Rightarrow V_N = 0$. بنابراین تمام جریان کوپلاژ خازنی از طریق شیلد به زمین هدایت می‌شود و سیم داخل شیلد آنرا نمی‌بیند. بنابراین باید شیلد را حتماً زمین کنیم.
- مدل بالا همان مدل قبلی است اما امپدانس load به C_{SG} شده است.

- زمین کردن شیلد:



در شکل مقابل، سیم قرار است بین دو قسمت ارتباط برقرار کند و یک شیلد هم بین این دو قرار بگیرد. و شیلد را هم باید زمین کنیم. اینکار را میتوان از طرف a یا b و یا هر دو a و b انجام داد و یا بین راه زمین کرد. بین راه را کنار میگذاریم چون اجرای آن مشکل است. اگر از دو طرف زمین کنیم طبق شکل حلقه زمین تولید می‌شود و قابل قبول نیست پس:
- بدلیل جلوگیری از حلقه زمین شیلد را فقط از یک طرف به زمین متصل میکنیم. در اینحالت عملکرد شیلدی خود را دارد یعنی تمام شیلد در پتانسیل زمین قرار میگیرد. بنابراین تمام خازنها به زمین ترمینیت می‌شود.
- وقتی فرکانس خیلی بالا برود این فرض که همه جای شیلد هم پتانسیل هستند درست نیست و این اتفاق، نایاب است چون لازم نیست فرکانس خیلی بالا برود، کابل هم طولانی شود معادل این است که در واقع کوتاه فرکانس بالا رفته است بنابراین اگر ابعاد مدار در مقایسه با طول موج قابل توجه شود بحث های دیگری پیش می‌آید که بعداً بررسی میکنیم.

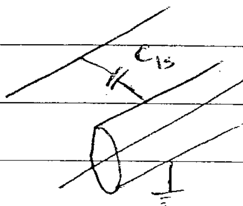
$$\Rightarrow \text{if } R = \infty \Rightarrow V_N = \frac{C_{1S}}{C_{1S} + C_{SG} + C_{2S}} V_1$$

Subject

جلسه شانزدهم - ۹۰/۱/۲۳

Date

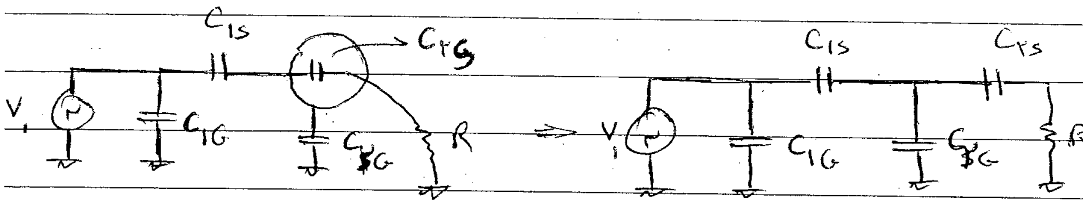
- ادامه بحث شیلد الکتریکی:



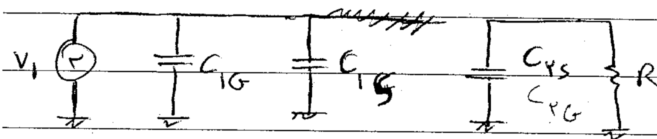
با قرار دادن شیلد در حالت ایده‌آل، نویز صفر می‌شود. ⇐

- توجه کنید در مدل بحث شده مقاومت بار بی‌نهایت فرض شده بود.

- اگر مقاومت بار بی‌نهایت نباشد یا فرض مقدار محدود R مدار معادل بصورت زیر خواهد بود:



- توجه کنید مجدداً در این حالت اگر شیلد زمین نشود روی R ولتاژ نویز خواهیم داشت، اما اگر شیلد را زمین کنیم:

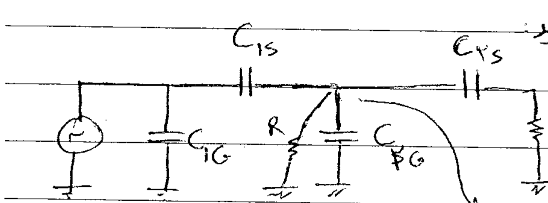


- بنابراین ولتاژ نویز روی بار (R) صفر می‌شود. نتیجه اینکه در صورت قرارگیری کامل سیم گیرنده نویز در داخل شیلد و زمین کردن مناسب آن، نویز کوپلاژ الکتریکی صفر می‌شود.

- بنابراین اولاً شیلد باید حتماً زمین شده باشد که بخشی از مکانیزم زمین کردن در قبل بحث شد.

دوماً برای زمین کردن شیلد یک مسیر مناسب مهیا شود.

- اگر شیلد با واسطه مقاومت زمین شود مدار معادل بصورت زیر در می‌آید:



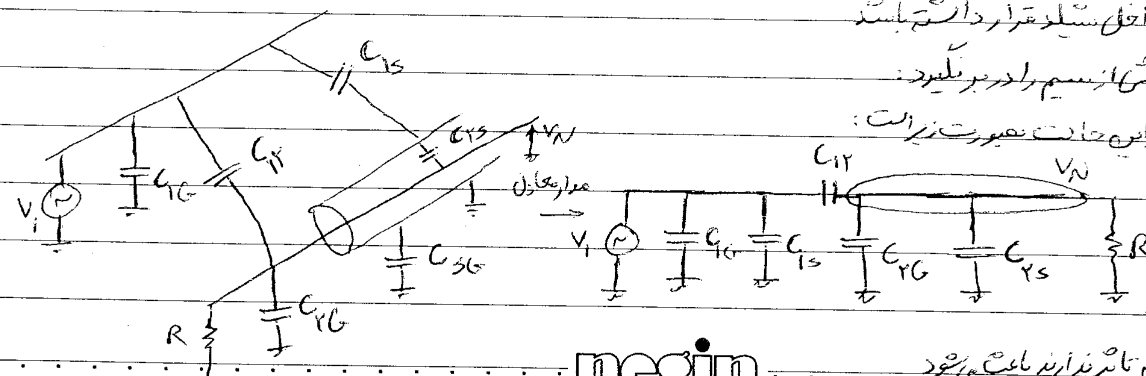
هرچه R بزرگتر باشد به حالت شیلد زمین نشده نزدیکتر می‌شویم

و هرچه R کوچکتر باشد وضع بهتر می‌شود.

- توجه کنید مهمترین ایراد بحث های ذکر شده نسبت به حالت واقعی این است که در عمل امکان ندارد کل مسیر سیگنال در داخل شیلد قرار داشته باشد.

- اگر شیلد بخشی از سیم را در بر بگیرد:

مدار معادل در این حالت بصورت زیر است:



وجود خازنهایی که تاثیر ندارند باعث می‌شود

C_{12} خازن بین دو سیم که بیرون مانده

C_{2G} بین سیمی که زمین را می‌بیند و زمین تولید می‌شود.

با زمین کردن خازن C_{SG} اتصال کوتاه می‌شود

در عمل زور منبع نویز کاهش پیدا کند میتوان منبع مطلوب را با معادل تونن جایگزین کرد.

Subject

Date

$$V_N = \frac{j\omega \frac{C_{12}}{C_{12}+C_{2G}+C_{2S}}}{j\omega + \frac{1}{R(C_{12}+C_{2G}+C_{2S})}} V_1$$

عموماً رخ میدهد.

اگر $R \ll \frac{1}{\omega(C_{12}+C_{2G}+C_{2S})}$ داریم: $V_N = j\omega R C_{12} V_N$ که مثل شیلد نکردن ولی C_{12} بخاطر شیلد خیلی کمتر شده Ott →

بنابراین برای داشتن شیلد مناسب باید خازن C_{12} که عامل ایجاد این نویز در حالت واقعی است را کاهش داد که مهمترین اقدام در این راستا کم کردن طول خارج از شیلد است.

نتیجه بسیار مهم آن است که سیم های شیلد دار نسبت به کابل های بدون شیلد به هر شکل (منظور ریبونی - دوتایی چندتایی) کاملاً ارجح است.

خازن C_{12} در واقع نشر شده خازن کل سیم بالایی و یک تکه بیرون شیلد است و هرچه سیم بیشتر بیرون شیلد باشد نویز بیشتر می‌شود. درعمل اگر بیش ۱ یا ۲ سانتی‌متر از سیم از شیلد بیرون بماند عملاً مثل این است که از شیلد استفاده نکردیم و مقدار نویز بشدت افزایش پیدا میکند.

- باید سعی کنیم تا جایی ممکن است استاندارد کار کنیم یعنی کابل کانکتور داشته باشد در این صورت چیزی از سیم بیرون نمی‌ماند.

- هرچه فرکانس بالاتر باشد باید کابل بهتری استفاده کنیم اما در محدوده کارما کابل BNC هم جوابگو است (کابل اسکوپ)

- هرچه فرکانس بالاتر می‌رود درزها اهمیت بیشتری پیدا می‌کند.

مبحث مانده از جلسه قبل:

تعریف: Crosstalk: تاثیر دو بخش مجاور به صورت کوپلاژ الکتریکی به صورت زیر تعریف می‌شود:

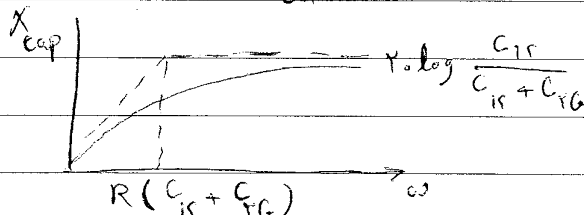
$$\text{Crosstalk } (\text{یا } X_{cap}) = 20 \log \left| \frac{V_N}{V_1} \right|$$

$$20 \log \left| \frac{V_{\text{گیرنده}}}{V_{\text{مبدا}}} \right|$$: در حالت کلی — در حالت کوپلاژ خازنی

پس در حالت اخیر: $\rightarrow X_{cap} = 20 \log (2\pi f R C_{12})$

- در رابطه با شیلد مقدماتی جلسه قبل:

$$V_N = \frac{(R \| Z_{C2G}) V_1}{(R \| Z_{2G}) + Z_{C12}} \rightarrow X_{cap} = 20 \log \left| \frac{jR C_{12} \omega}{jR(C_{12}+C_{2G})\omega + 1} \right|$$



طبق شکل اگر سیم را زمین کنیم و یا بار را کم کنیم از نویز پذیری کم می‌شود.

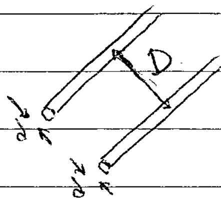
X_{cap} هرچه کمتر باشد بهتر است.

۴.۲.۴.۴

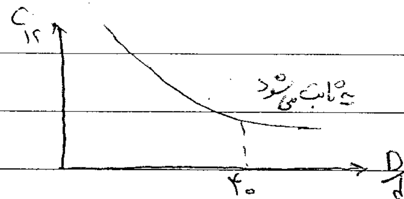
Subject

Date

نمونه: یک مقدار دستهٔ اول خازن بین دو سیم به صورت زیر تقریب زده می‌شود:



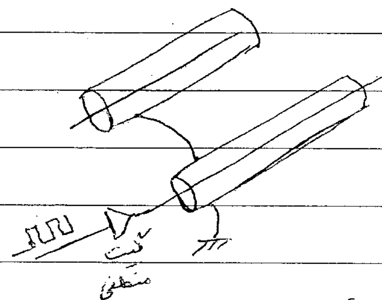
$$D > 3d \Rightarrow C_{12} = \frac{\pi \varepsilon}{\ln \frac{2D}{d}}$$



- توجه کنید که مطابق نمودار فوق دور کردن سیم‌ها از هم از مقدار مشخص شده فوق به بعد عملاً تأثیر ناچیزی روی کوپلاژ دارد.
- توجه کنید بنابراین یکی از راههای موثر در کاهش C_{12} تغییر توپولوژی است مثلاً موازی نباشند یعنی بجای اینکه دو سیم موازی باشند و یا به صورت موازی (تیزرنده) در کنار منبع نویز باشند سعی می‌کنیم برهم عمود باشند که خازن کاهش می‌کند.
- ادامه راهنمایی‌های استفاده از شیلد:

(۲) توجه کنید مسیری که شیلد توسط آن زمین می‌شود نباید آلوده باشد. توجه کنید این حکم با کم کردن مقاومت زمین فرق دارد.

مثال:



شیلد بالایی از طریق پایینی زمین شده است و پایینی آلوده است (مدار دیجیتال) و وضعیت نویز روی شیلد خراب است. به همین دلیل مرجع بالایی را هم تحت تأثیر قرار می‌دهد و شیلد بالایی هم خراب می‌شود و باعث بدتر شدن وضعیت نویز می‌شود.
- هر کانال و هر شیلدی باید به مرجع خودش وصل شده باشد و در ادامه برای هر سیگنالی که نیاز به شیلد دارد باید مسیر جداگانه‌ای کشید. به همین دلیل است که کانالهای شیلددار با کیفیت یک مغزی بیشتر ندارند.

(۳) در یک زمین کردن شیلد، اگر منبع شناور و بار زمین شده باشد شیلد را در سمت بار زمین میکنیم.
- اگر منبع زمین شده و بار شناور باشد شیلد را در سمت منبع زمین میکنیم.
- اگر هر دو زمین شده باشند در یک طرف زمین میکنیم ← در سمتی که امپدانس بزرگتری دارد.

(۴) شیلد را مسیر عبور جریان نکنید. در این حالت در صورت دو طرف زمین کردن شیلد رخ می‌دهد که در ادامه خواهیم دید (در کوپلاژ مغناطیسی) (شیلد باید نقش حفاظت در برابر کوپلاژ خارجی داشته باشد.)

- کوپلاژ مغناطیسی:

عامل ایجاد این کوپلاژ تغییرات جریان (یا به عبارتی تغییرات شار تولیدی) در مدار مولد نویز است.
- در این حالت تغییر شار در یک بخش از مدار باعث القای ترانسفورمری در اطراف می‌شود. لزومی ندارد حتماً در اطراف یک حلقه مشخص وجود داشته باشد.

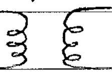
برای کاهش نویز ⟸ $B\downarrow$ ⟸ physical separation of the circuits or by twisting the source wires (به طوریکه جریان از صفحه زمین نگذرد)

$A\downarrow$ ⟸ placing the conductor closer to the ground plane (if the return current is through the ground plane) or by using two conductors twisted together (آر مسیر برگشت بجای زمین یکی از هادی‌ها است.)

$\cos\theta\downarrow$ ⟵ جبرمانه

Subject

Date



هرچقدر طول مسیر بیشتر شود کوپلاژ بیشتر است و نتیجه میگیریم مدار را کوچک کنیم و طول‌ها را کم کنیم.

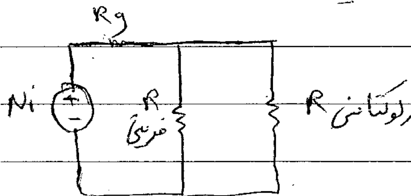
$$V_1 = N_1 \frac{d\phi}{dt} \qquad V_2 = N_2 \frac{d\phi}{dt}$$

هرچقدر سطح را کوچک کنیم شار تولیدی کاهش می‌یابد بنابراین حلقه کوچکتری تشکیل می‌شود و وضعیت بهتر می‌شود.

- در این حالت ولتاژ القایی شود (در حالت قبل جریان تزریق می‌شد) بنابراین تغییر امپدانس بار اثری روی این نویز ندارد. اما بازهم ترجیح می‌دهیم مقاومت بار را کم کنیم (گیرنده) چون وقتی در گیرنده جریان بوجود می‌آید معکوس آن در اولیه ترانس فرضی ظاهر می‌شود و چون منبع ولتاژ، منبع ولتاژ ایده‌ال نیست زیر این جریان مقدار آن کاهش می‌یابد.

- بنابراین با تغییر امپدانس بار، اگر در ولتاژ نویز اثر قابل توجهی دیده نشود کوپلاژ مغناطیسی بوده و در صورت کم شدن (کم کردن) آن کوپلاژ الکتریکی است. (این نکته جهت شناسایی تیپ نویز استفاده می‌شود)

- برای کاهش نویز کوپلاژ مغناطیسی، استفاده از شیلد همچنان بکار می‌آید که در ادامه ذکر می‌شود. راه حلهای دیگری مانند استفاده از مهره های فریتی نیز میتوانند در کاهش کوپلاژ مغناطیسی موثر باشند.

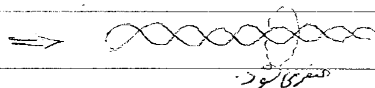


منبع Ni عامل ایجاد نویز است و شار تولید می‌کند، در حالت ایده‌ال، گیرنده نویز وصل میشود و در اینحالت (مهره فریتی) هیچ اثری روی نویز ندارد

ولی در عمل چون کوپلاژ از طریق هوا انجام می‌شود مقاومت بسیار بزرگ R داریم بنابراین مهره فریتی، بیشتر مسیر نویز را بای‌پس میکند یعنی بیشترین نویز مغناطیسی گیرنده را کاهش میدهد.

عموماً مهره ها را روی مولد نویز قرار میدهیم که اجازه ندهیم نویز به سمت مدار ما بیاید و در مهره مسیر آن بای‌پس شود هرچه تعداد این مهره‌ها بیشتر باشد وضعیت از نظر تولید نویز مغناطیسی بهتر است ولی در عمل امکان پذیر نیست و به یک یا دو عدد اکتفا می‌کنیم.

- کم کردن سطح حلقه جریان ⟸ استفاده از سیم های به هم تابیده ⟸ در کاهش نویز مغناطیسی اثر دارد.



در حالت ایده‌ال فاصله صفر می‌شود و هیچ حلقه ای برای تولید نویز نداریم یعنی اگر قانون امپر را بنویسیم صفر می‌شود هرچه سطح را کوچک کنیم بازهم صفر می‌شود چون جریان حاصله رفت و برگشت صفر است اما در عمل بخاطر زاویه پیچش این دو و بخاطر عایقی که روی آنها قرار دارد نمیتوانیم فاصله را از حدی کمتر کنیم بنابراین نویز همچنان باقی می‌ماند و این مسئله که سیم را شیلددار کنیم تاثیر ندارد. بنابراین این روش را برای کاهش سطح مولد نویز استفاده می‌کنیم ولی بیشتر باید روی گیرنده کار کنیم که نویز پذیری را کاهش دهیم. (استفاده از تکنیک های بای‌پس کردن مسیر مغناطیسی و یا شیلد که بعدا بررسی میکنیم.)

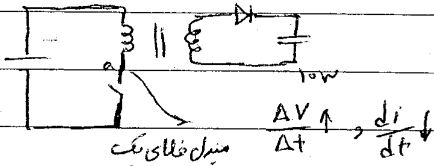
مبدل‌های سخت وضع بدتری از نرم دارند ← چون $\frac{di}{dt}$ بسیار شدیدی است ← عامل ایجاد نویز

Subject: جلسه هفدهم - ۹۰/۱/۲۸

Date

- ادامه بحث کوپلاژ مغناطیسی:

توجه کنید بحث کوپلاژ مغناطیسی که بدلیل تغییرات جریان ($\frac{di}{dt}$) رخ میدهد از نظر [تعجبی] روشهای کاهش تداخل با کوپلاژ الکتریکی در تناقض می باشد. بهمین دلیل تشخیص نوع کوپلاژ (الکتریکی یا مغناطیسی) مهم می باشد. نکته مهم این است که عموماً $\frac{di}{dt}$ های بسیار بزرگ و $\frac{dv}{dt}$ های بسیار بزرگ توام رخ نمیدهند.



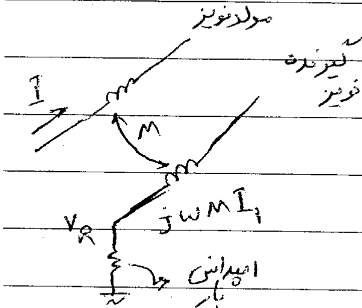
در مدار مقابل، اگر ولتاژ را برای انتقال توان خاصی بالا ببریم، در نقطه a $\frac{\Delta V}{\Delta t}$ به دلیل بزرگ بودن دامنه رشد می کند اما از طرفی چون ولتاژ بالا میرود بنابراین پیک جریان افت میکند بنابراین $\frac{di}{dt}$ کاهش پیدا می کند.

در حالت ایده‌آل با تغییر امپدانس بار، در حالت کوپلاژ مغناطیسی تغییری در دامنه ولتاژ بوجود نمی آید و در کوپلاژ الکتریکی دامنه کم می شود در عمل با تغییر امپدانس بار، هم کوپلاژ الکتریکی و هم کوپلاژ مغناطیسی تغییر می کند. هر کدام بیشتر از خود تغییر نشان میدهد آنرا به عنوان عامل اصلی در نظر میگیریم.

- مدلسازی کوپلاژ مغناطیسی:

در این حالت از مدل سلفهای تزویج شده استفاده می شود.

سلف تزویج M، در اثر تغییرات $\frac{di}{dt}$ عامل ایجاد ولتاژ می شود.



بدون تداخل: $V_o = V_R$

با تداخل: $V_o = V_R + (j\omega M I_1)$ ← V_N

- بنابراین این مدل نشان میدهد دامنه ولتاژ نویز گیرنده با
{ افزایش جریان مولد نویز (I)
افزایش تزویج مغناطیسی بین گیرنده و مولد (M)
افزایش $\frac{d}{dt}$ (ω) نرخ تغییرات جریان }

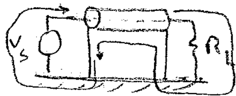
وضعیت بدتر می شود و ولتاژ نویز بیشتر می شود.

توجه کنید از همین جا روشهایی برای کاهش نویز بدست می آید:

{ کاهش نرخ تغییرات جریان ← استفاده از سلفهای سری برای $\frac{d}{dt}$

کاهش دامنه جریان ← موازنه بین ولتاژ و جریان در مدار رعایت شود. یعنی طوری نباشد که مبدل ولتاژ بسیار پایینی داشته باشد که منجر به افزایش جریان بسیار زیادی شود و این افزایش جریان باعث ایجاد کوپلاژ مغناطیسی قابل توجهی شود. (واسطه‌ها در تعیین مدارها موازنه انجام می دهند)

مهم ترین: تغییر توپولوژی چیدمان منابع نویز و گیرنده ← { دور کردن مولد و گیرنده
تغییر چیدمان جهت عدم کوپلاژ متقابل } }



The current will return through the sheild if the freq is greater than five time the sheild cut off freq. ($\frac{R_s}{L_s}$)

center conductor

sheild

ولتاژ نویز روی هادی مرکزی

$5\frac{R_s}{L_s}$

Subject

Date

- توجه کنید استفاده از مهره های فریتی به نوعی کاهش M بحساب می آید.

- همانطور که در بخش کوپلاژ الکتریکی دیدیم استفاده از شیلد در آن حالت به کاهش نویز بسیار کمک می کند.

* مثال: استفاده از شیلد در کوپلاژ مغناطیسی:

در شکل مقابل، گیرنده نویز از دو طرف با امپدانس های Z_{V_1} و Z_{V_2} زمین شده است و یک شیلد داریم که بجای وصل شدن بین شیلد و مولد نویز اندوکتانس متقابل M_{1S} و بین گیرنده و مولد اندوکتانس متقابل M_{12} قرار دارد.

- توجه کنید در این حالت (شیلد زمین نشده) هیچ تغییری در ولتاژ نویز بوجود نمی آید.

- اکنون شیلد را زمین میکنیم. مدل مداری:

$V_s = j\omega M_{1S} I_1$

$j\omega M_{12} I_1$

- توجه کنید بنابراین با زمین کردن شیلد نیز در ولتاژ نویز القا شده تفاوتی حاصل نمی شود.

در مبحث شیلد الکتریکی، شیلد مسیری برای عبور جریان ایجاد می کند که سیگنال آنرا نمی بیند اما در اینجا که کوپلاژ مغناطیسی داریم صرف یک ولتاژ القائی که روی شیلد بوجود آمده کاره ای نیست چون بدلیل اینکه مسیر جریان ندارد اثر متقابل ندارد همین دلیل شیلد بی تاثیر است. بنابراین برای اینکه روی کوپلاژ مغناطیسی تاثیر داشته باشیم یا باید از مواد فرومغناطیسی استفاده کنیم که روی M اثر بگذارد و یا با ایجاد جریان با عامل نویز مخالفت کنیم. بنابراین رفع کوپلاژ مغناطیسی بسیار دشوارتر از کوپلاژ الکتریکی است پس:

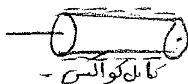
دلیل این مسئله (عدم تاثیر شیلد) عدم وجود جریان در شیلد و عدم وجود اثر متقابل از شیلد روی عامل نویز مغناطیسی است.

- توجه کنید در عمل بدلیل فوق رفع نویز مغناطیسی بسیار دشوار بوده و از روشهای پیشگیرانه برای آن بیشتر استفاده می شود (سه دلیل بسیار مهم اقدام ذکر شده)

- توجه کنید هر عاملی که باعث ایجاد تغییرات شار مغناطیسی و نویز مغناطیسی شود میتواند عامل این تداخل باشد.

* مثال: حرکت سیم هایی در صورت حمل جریانهای DC عامل نویز است، چون این حرکت از دید گیرنده که یک دستگاه مرجع دیگری دارد تغییرات شار تلقی می شود و عامل جذب نویز القائی می شود.

- یکی از عوامل مهم در کاهش نویز کاهش سطح حلقه حامل جریان و یا گیرنده است تا هم شار کمتری تولید شود و هم نویز کمتری جذب شود.



Subject

Date

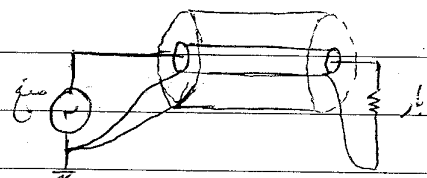
در این راستا یکی از روشهای مهم نزدیک کردن سیم رفت و برگشت جریان است. (چه در تولید کننده نویز و چه در گیرنده نویز)

$$\oint H\cdot dl = 0 \Rightarrow H = 0 \Rightarrow Ni = 0$$

در این راستا به هم تابیدن سیمها یکی از روشهای مرسوم است.

پس این کار درستی نیست که وقتی تعداد زیادی از این سیم ها داریم مسیر رفت ها و برگشت ها جدا باشد یعنی از زوجهای مختلفی مسیر برگشت آمده باشد چون فاصله بین سیم ها زیاد می شود و باعث جذب نویز می شود (سطح حلقه افزایش می یابد)

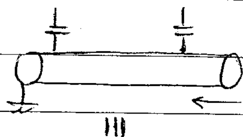
توجه کنید در صورت بکارگیری سیم شیلددار برطبق این دستورالعمل اخیر (نزدیک کردن مسیر رفت و برگشت جریان) باید شیلد را مسیر برگشت جریان کنیم. اما برطبق قانون شیلد الکتریکی مجاز به این کار نبودیم چون در اثر عبور جریان شیلد ولتاژ میگیرد و این ولتاژ عامل ایجاد نویز می شود.



در این حالت از شیلد دوتایی استفاده میکنیم؛

- طبق شکل، شیلد داخلی از دو طرف زمین شده و قانون شیلد الکتریکی را بهم نزدیم (در این حالت شیلد پتانسیل گرفته و مدلهای عملی صادق نیست و نتایج بدست آمده معتبر نیست و حدس میزنیم وضعیت نویز خراب شود.)

به همین دلیل از شیلد داخلی برای مسیر برگشت جریان استفاده می کنیم که سطح حلقه را کاهش دهیم و کل مجموعه را داخل شیلد بزرگتری قرار میدهیم که از یک طرف زمین شده است.



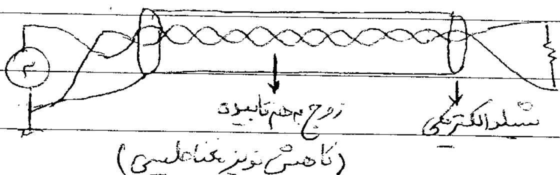
- معادل مداری شیلد یک R و یک L است. وقتی جریان از آن عبور میکند روی آن ΔV بوجود می آید و بنابراین نقاط مختلف آن اختلاف پتانسیل دارند

وقتی شیلد را از یک طرف زمین می کنیم و اجازه عبور جریان نمی دهیم مدار معادل همان R و L است ولی چون جریان نداریم همه نقاط هم پتانسیل هستند.

- هیچگاه قوانین بابت کاهش نویز دستورات کلی نیستند و تابع فرکانس و شرایط کار هستند و هیچکدام بطور کامل نویز را کاهش نمی دهند.

- در این حالت سیم داخلی که شیلد آن مسیر برگشت جریان است نقش کاهش نویز پذیری مغناطیسی را بازی می کند (از طریق کاهش سطح حلقه) و شیلد خارجی که از یک طرف زمین شده است شیلد الکتریکی می شود.

- در حالتی که از سیم به هم تابیده استفاده می شود شیلد الکترومغناطیسی ضرورت نخواهد بود.

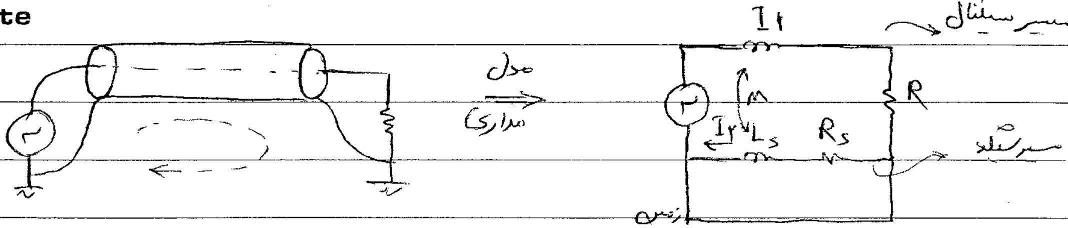


(کاهش نویز مغناطیسی)

توجه کنید اگر مدار از دو طرف زمین شده است مقابله با نویز مغناطیسی بسیار دشوار می شود. در این حالت شیلد را از دو طرف زمین می کنیم. (که این نقض قانون شیلد الکتریکی است و بنابراین تشخیص نویز مهم است.)

Subject

Date



KVL در حلقه پایین:

$$I_2(j\omega L_s + R_s) - j\omega M I_1 = 0 \Rightarrow I_2 = \frac{j\omega M}{j\omega L_s + R_s} I_1$$

$$M = L_s \text{ با فرض } \Rightarrow I_2 = \frac{j\omega}{j\omega + \frac{R_s}{L_s}} I_1 = \frac{j\omega}{j\omega + \omega_c} I_1$$

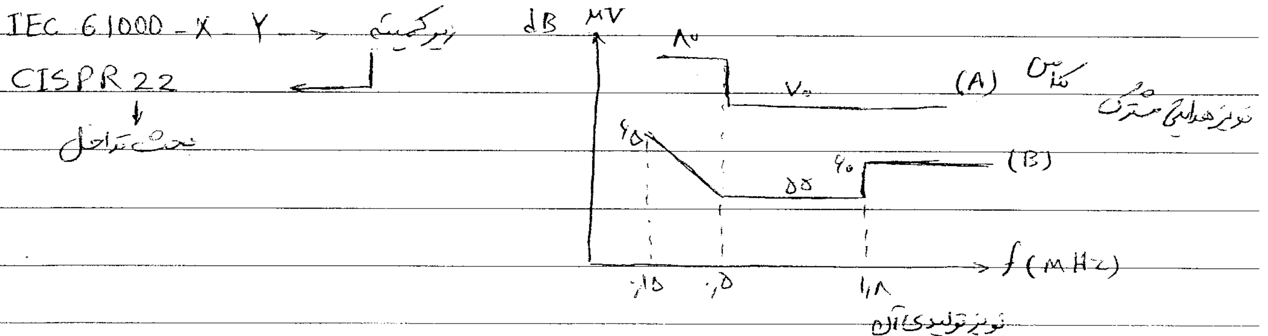
در فرکانس های کم با فرض وجود I_1 ⟸ $I_2 = 0$

یعنی جریان برگشتی از زمین عبور می کند و I_2 صفر می شود. هرچه فرکانس بیشتر شود (ω افزایش یابد) کسر به سمت یک می رود. یعنی بعد از یک فرکانس (مثلاً ۵ تا ۱۰ برابر ω_c) جریان برگشتی از طریق شیلد برمی گردد و بنابراین کاهش سطح حلقه را داریم و از میزان تداخل کم می شود. بنابراین در فرکانسهای بالا قرار این نرخ، شیلد را از دو طرف زمین میکنیم.

اگر مقاومت شیلد کم باشد و اندوکتانس آن بالا باشد اتفاق بالا در فرکانسهای پایینتری رخ میدهد. بنابراین از پهنای باند پایین تری می توان سطح حلقه را کاهش داد که اثر تداخل کم شود. اشکال این است که شیلد از دو طرف زمین شده است بنابراین اثر الکتریکی آن بشدت از بین رفته و از روش dual استفاده می کنیم.

- استانداردهای EMC:

توجه کنید برای تعیین محدوده مولد نویز و تداخل کننده معیارهایی و مرزهایی مشخص شده است که در استانداردها آمده است:



یعنی مثلاً وقتی وسیله‌ای داریم که در کلاس A است یعنی در این فرکانسها حداکثر مقدار مشخص شده در شکل بالاتر نمی رود و اگر وسیله‌ای داشته باشیم که با نویز بالاتر از این حدود کار کند و مشکلی با این حد نشان داده شده در شکل نداشته باشد نشان میدهد این دو وسیله EMC هستند.

- هرچه سطح نویز را سخت گیرانه تر کنیم یعنی هرچه سطح نویز را پایین تر بکشیم وسیله گرانتر می شود. برحسب اینکه وسیله را کجا میخواهیم استفاده کنیم وسیله باید یکی از استانداردها را پاس کند.

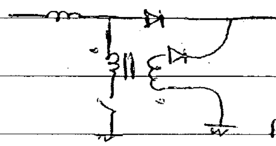
- توجه کنید محور عمودی ولتاژ شاخص استاندارد برای قرائت نویز است که در حالت هدایتی و تشعشعی توسط استاندارد تعریف شده است.

Subject: جلسه هجدهم - ۹۰/۱/۳۰

Date

توضیحاتی در مورد اسنابر بدون تلفات:

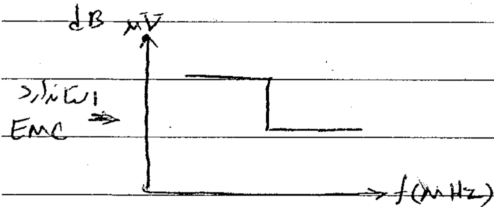
انرژی ذخیره شده از طریق دیود به خازن منتقل می‌شود.

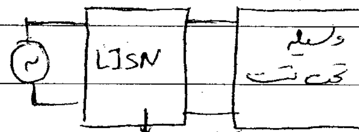


RCD 1985 - Mclwry

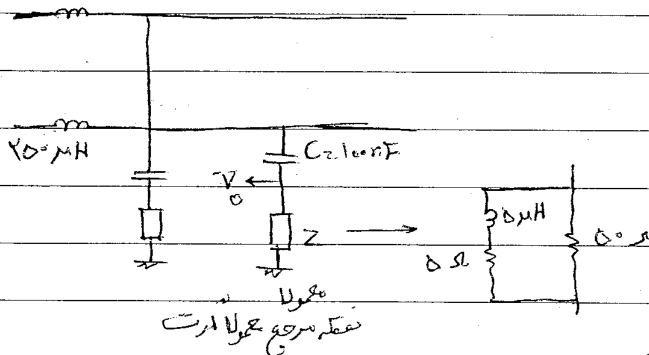
- ادامه بحث اندازه‌گیری نویز:

اندازه‌گیری نویز هدایتی: در این حالت از یک شبکه تطبیق امپدانس (LISN) استفاده می‌شود. این شبکه در حالت کلی ساختار پیچیده‌ای دارد که بصورت ساده شده به شکل زیر است:





ولتاژ نویز ← به V_o برحسب $dB\mu V$ تبدیل کنیم ← V_o



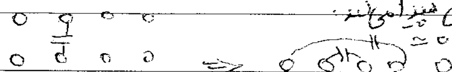
شکل مقابل از یک طرف به شبکه وصل می‌شود و از طرف دیگر به وسیله تحت تست که منبع نویز است وصل می‌شود. ولتاژ قرائت شده V_o است نسبت به مرجع که معمولاً ارت است.

نکات: کیفیت قطعات استفاده شده در محدوده فرکانسی مورد نظر باید بسیار خوب باشد (از نظر پاسخ فرکانسی) بنابراین استفاده از {خازنهای فیلم، مقاومتهای فیلم/کربنی، سلفهای بدون هسته} توصیه می‌شود.

مشکل سلفهای هسته هوایی کوپلاژ متقابل آنها بدلیل عدم وجود هسته است. بنابراین تنها کاری که باید انجام داد نصب دوراز هم و عمود بر هم این سلفها می‌باشد. (فاصله در حدود چند ده سانتی‌متر)

- توجه کنید سلفهای ۲۵۰ μH جریان اصلی این مدار را عبور می‌دهند. بنابراین در مورد سیم آنها باید دقت کرد.

- ترکیب این مسئله و بالا بودن کیفیت سلف منجر به استفاده از سلفهای استوانه‌ای و نه شیر مرده‌ای می‌شود (منظور ترجیحاً تک لایه است.) چون وقتی لایه‌ها روی هم می‌آیند خازن پارازیتی به شدت افزایش پیدا می‌کند.

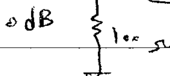


- در ادامه مقایسه‌ای عددی بین روشهای مختلف سلف مغناطیسی ارائه می‌شود.

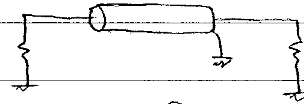
Subject

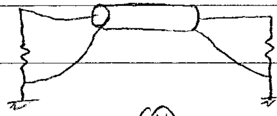
Date

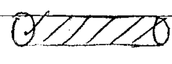
مقدار تضعیف نویز مغناطیسی

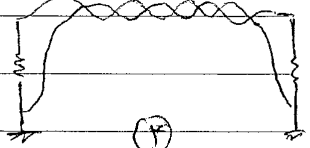


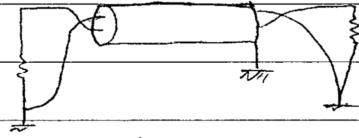
مدل امپدانس بار





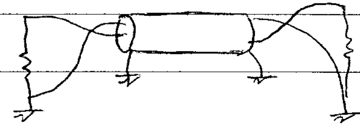






داخل زوج بهم تابیده

۵



- بنابراین استفاده از شیلد دو طرف زمین شده و کوپلاژ مغناطیسی بهترین گزینه برای تضعیف نویز است.

- روشهای کاهش نویز به کمک بالانس کردن مدار:

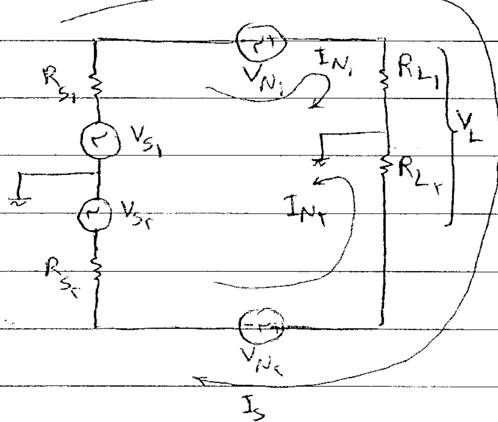
توجه کنید در این حالت (یک مدار بالانس) مسیر رفت و برگشت سیگنال نسبت به یک مرجع مشخص که عموماً زمین است امپدانسهای یکسانی از خود نشان میدهد. در این حالت میتوان نشان داد که با وجود ولتاژ نویز بصورت دیفرانسیل اثر آن دیده می‌شود.

مدل مدار مورد مطالعه:

V_{S_1} و V_{S_2} منابع سیگنال هستند که یکی از آنها میتواند صفر شود.

مسیر برگشت جریان عین مسیر اصلی دارای یک امپدانس R_{S_2} و R_{L_2} است.

در این حالت اثر ولتاژ کلی بار را بنویسیم:



$$V_L = I_{N_1} R_{L_1} - I_{N_2} R_{L_2} + I_S (R_{L_1} + R_{L_2})$$

I_{N_2}, I_{N_1} جریانهای نویز هستند.

- اگر مدار بالانس (متعادل) باشد: $\begin{cases} R_{L_1} = R_{L_2} \\ I_{N_1} = I_{N_2} \end{cases}$ می‌باشد.

بنابراین: $V_L = I_S (R_{L_1} + R_{L_2})$

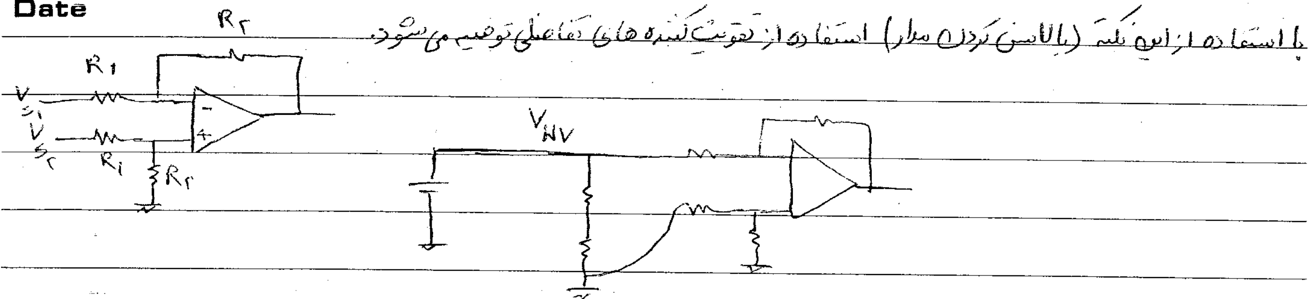
بنابراین وجود (توجه کنید نویز وجود دارد) منابع نویز V_{N_1} و V_{N_2} در روی ولتاژ بار $(R_{L_1} + R_{L_2})$ اثری ندارد.

- در روشهای قبل، روشهای حذف نویز بودند حالا ما نویز را حذف نمی‌کنیم ولی مدار آن را نمی‌بیند (جریانهای نویز در ولتاژ بار وارد نمی‌شود)

Subject

Date

با استفاده از این نکته (بالانس کردن مدار) استفاده از تقویت کننده های تفاضلی توصیه می شود.

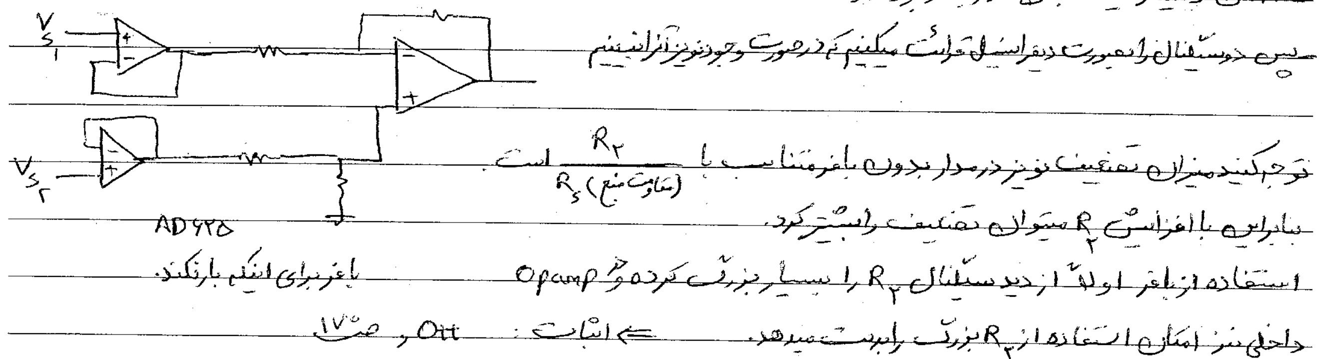


- توجه کنید این تقویت کننده با یک اپ امپ قابل ساخت است

اما اگر بین مقاومتها حداقل 1 درصد اختلاف باشد در میزان تضعیف نویز 44dB اختلاف بوجود می آید به همین دلیل تقویت کننده های تفاضلی تجاری با مقاومتهای بالانس وجود دارد ⟸ AD625

- امکان دسکریت بستن مدار بالا وجود ندارد.

بین دو سیگنال را بصورت دیفرانسیل قرائت میکنیم که در صورت وجود نویز آن را ببینیم



توجه کنید میزان تضعیف نویز در مدار بدون بافر متناسب با $\frac{R_2}{R_s \text{(مقاومت منبع)}}$ است

بنابراین با افزایش R_2 میتوان تضعیف را بیشتر کرد.

استفاده از بافر اولاً از دید سیگنال R_2 را بسیار بزرگ کرده چون Opamp بافر برای آنها بار نکند.

داخلی نیز امکان استفاده از R_2 بزرگ را بدست میدهد ⟸ اثبات : Ott , ص ۱۷۰

انواع کابل ها:

الف) کابل های ریبونی : [O · · · · · · · · · · ·] GND : هادی کنار هم و یکی بعنوان GND

برطبق ساختار فوق، کاملاً آسیب پذیر به نویز الکتریکی و مغناطیسی بوده و تنها دلیل استفاده از آنها ارزان قیمت بودن است زیرا

حداقل یک مسیر برگشت داریم و بنابراین تداخل زمین ها نیز به اشکالات قبلی اضافه می شود.

برای بهبود ⟵ یک در میان زمین دسکنیم [⊙ · ⊙ · ⊙ · ⊙]

اشکال به نوعی شیلد کردن است علاوه

میتوان زمینها را از هم جدا کرد.

توجه کنید برخی کابلهای ریبونی دارای صفحه زمین می باشند و از نظر تداخل بهتر می باشند

نکته: تا جای ممکن باید مسیرهای آلوده و حساس را از هم دور نمود.

ب) زوج بهم تابیده: برای فرکانسهای تا حدود 100kHz (بسته به کیفیت تابیدن و کمتر از 1MHz) بکار میروند

اشکال: امپدانس مشخصه کابل (Z) با موقعیت و حرکت کابل کمی عوض می شود (بین ۱۲۰-۱۵۰)

محاسن: دو زوج بالانس هستند و از نظر جذب نویز مشابه عمل می کنند.

Subject

Date

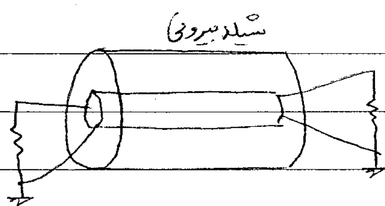
✓ هر سیگنال میتواند با زمین خود ارسال شود (جداکردن زمینها)

ج) کابل کواکسیال: برای فرکانسهای زیر 100 MHz بکار میرود.

✓ از نظر شیلد (چه الکتریکی وچه مغناطیسی بالحاظ کردن تمام نکات) مناسب است.

✗ نسبت به زوج به هم تابیده نامتعادل تر است.

د) کابل Triax : تقریباً بهترین کابل از نظر EMI می باشد.

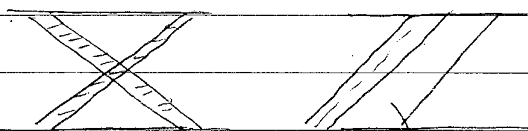


ـ در مورد کابلهای ذکر شده، شیلد عموماً بافته شده است و نسبت به شیلد یک پارچه تضعیف کمتری میدهد.

دلیل { در کوپلاژ الکتریکی هر چقدر فرکانس بالاتر رود حفره های شیلد مسیر کوپلاژ خازنی میشوند. در کوپلاژ مغناطیسی یکنواختی جریان به هم میخورد و M ≠ L میشود.

ـ توجه کنید چگالی شیلد بافته شده از ۶۰ الی ۹۸ درصد می باشد که انواع کابلهای کواکسیال را تشکیل می دهند.

ـ شیلد بافته شده نمی تواند جای شیلد ممتد را بگیرد.



* جلسه نوزدهم ـ ۹۰/۲/۴ *

ـ طراحی حرارتی مبدلهای الکترونیک قدرت: توجه کنید که طراحی حرارتی از جمله مهم ترین مشخصات مبدل است که تاثیر مستقیم روی عمر سیستم دارد.

ـ بصورت سرانگشتی اگر دمای تقریباً ۱۰°C افزایش یابد عمر آن نصف میشود.

ـ بصورت کلی: مدل مدیریت حرارتی بشکل زیر است:

$Q(J) = P(W)\,\Delta t$ ← (P(W) وات تلفات حرارتی) — Q: انرژی (ژول)، P: وات، Δt: در زمان

ـ اگر توجه کنید که $Q = mC\Delta\theta$ که در آن { m: جرم، C: ظرفیت حرارتی ویژه، $\Delta\theta$: اختلاف دمای جسم با محیط آزاد } ⇐ در Δt های بزرگ ⇐ $\Delta\theta$ زیاد و در نتیجه جسم متلاشی می شود.

Subject

Date

اما در عمل هر چه جسم بزرگتر باشد و هر چه ظرفیت حرارتی آن بیشتر باشد این پدیده دیرتر دیده می‌شود.

- اما در عمل جسم از نظر حرارتی عموماً از محیط مجاور ایزوله نمی‌باشد و در حال تبادل حرارتی است. انتقال به سه روش هدایتی، همرفت و تابشی انجام می‌شود. مثلاً تمرکز بر حالت هدایتی است و مدل جسم به صورت زیر در می‌آید.

- توجه کنید (T) در این جسم دمای یک نقطه کاندید است که می‌تواند فیزیکی باشد.

- توجه کنید اگر بتوان کل تلفات P را به محیط مجاور انتقال داد، در این صورت: $Q = 0$ (انرژی محبوس شده حرارتی در داخل جسم)

$$\Downarrow$$

$$Q = 0 \Rightarrow \Delta\theta = 0$$

یعنی از لحظه‌ای که $Q = 0$ شد، دیگر تفاوتی در دمای جسم به وجود نمی‌آید.

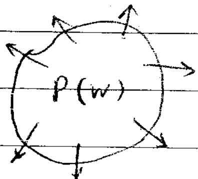


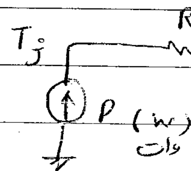
- توجه کنید در مدیریت حرارتی مسیری برای انتقال گرمای تولید شده در داخل جسم به بیرون فراهم می‌شود.

- مدل سازی حرارتی:

توجه کنید حل مسئله فوق (محاسبه حرارتی جسم) در حالت کلی از طریق معادلات انتقال حرارت امکان‌پذیر است، اما به دلیل پیچیدگی این معادلات در حالت کلی از یک مدل ساده شده استفاده می‌شود.

- برای این مدلسازی، استفاده از یک مدار معادل الکتریکی برای شکل حرارتی پیشنهاد می‌شود.





T_A : دمای محیط

R_{th} : مقاومت حرارتی

- توجه کنید T_A ثابت فرض می‌شود (به دلیل بی‌نهایت بودن عملی حجم محیط مجاور)

$$T_j - T_A = P \cdot R_{th}$$

(T_j: دمای کاندید جسم، P: توان تلفاتی)

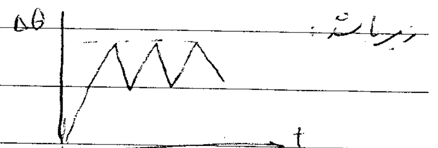
- توجه کنید رابطه فوق مربوط به حالت Steady State انتقال حرارت می‌باشد.

انتقال حرارت بهتر $\Rightarrow R_{th} \downarrow \Rightarrow T_j \downarrow$

به صورت کاملتر خازن حرارتی نیز در این مدل وجود دارد.

- به دلیل خازن حرارتی دمای جسم ناگهانی نمی‌تواند تغییر کند، اما در اینجا اثر خازن را نمی‌بینیم چون در نهایت در S.S خازن مدار باز می‌شود. اما اگر در مدار پروفیل تزریق حرارت به صورت زیر باشد:

T_j, T_A, R_{th}, C_{th}, P



$\Leftarrow$ در این حالت باید اثر خازن را در نظر بگیریم.

$$Q = MC\Delta\theta$$

$$P\Delta t \Rightarrow \Delta\theta = \frac{1}{MC} P\Delta t$$

در مدار معادل: θ : ولتاژ V، P : جریان i

$$\Rightarrow \Delta V = \frac{1}{MC} i \Delta t$$

$$\frac{1}{MC} \rightarrow \frac{1}{C_{th}}$$

Subject

Date

۲) حجم: اگر جسم بزرگتر شود و یا ظرفیت حرارتی آن بزرگتر شود تغییرات دما در آن کندتر می‌شود.

- در ادامه بحث را تنها در حالت s.s بررسی میکنیم. بر طبق معادله $T_j - T_A = RP$، برای کاهش دمای جسم باید R را کاهش داد. عموماً این کار بکمک رادیاتور یا هیت سینک انجام می‌شود.

(توجه: $R_{th} = \frac{l}{\sigma_{th} A}$ ← سطح موثر انتقال حرارت : مقاومت حرارتی — یعنی اگر بتوان فاصله را کوچک کرد، سطح انتقال را زیاد کرد و رسانایی حرارتی را بالا ببریم مقاومت حرارتی افت میکند)

$\xrightarrow[R_{th}]{\text{مقاومت حرارتی}} 80\ ^{\circ}C/W \Rightarrow T_j - T_A = 80 \times P$

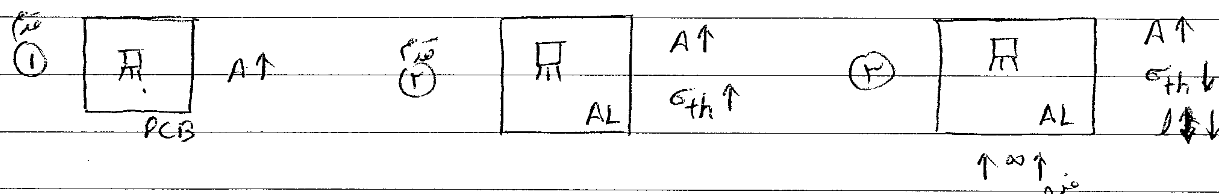
$\Rightarrow 120 - 40 = 80P \Rightarrow P = 1W$

یعنی اگر این جسم بیش از یک وات توان تلف کند در جه حرارت junction بیشتر از حد مجاز می‌شود و ذوب می‌شود.

$IRF840 \rightarrow 8A, R_{ON} = 1\Omega \Rightarrow I_{rms\ max} = 1A$

یعنی ماسفتی که 8A آمپری است نمی‌تواند بیش از 1A از خود عبور دهد.

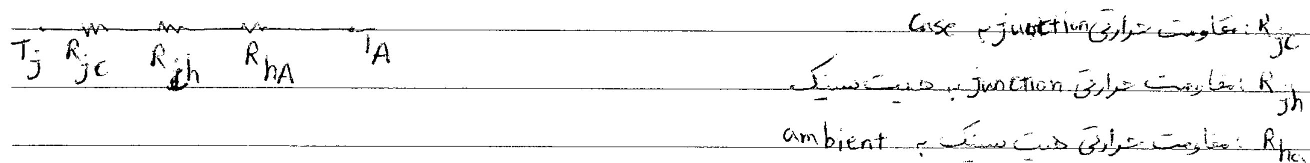
بنابراین باید به روشی مقاومت حرارتی را کم کنیم. راههای آن عبارتند از:



l فاصله ارتفاعی است که دمای آن ثابت است. برای کاهش l، از فنه استفاده میکنیم.

- انتخاب هیت سینک (heat sink):

توجه کنید مدل عمومی junction به محیط مجاور با استفاده از هیت سینک بصورت زیر است:

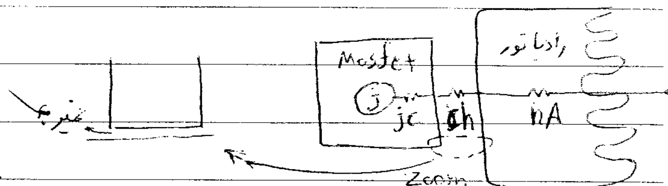


R_{jc}: مقاومت حرارتی junction به case

R_{jh}: مقاومت حرارتی junction به هیت سینک

R_{ha}: مقاومت حرارتی هیت سینک به ambient

قرار دادن هیت سینک تنها R_{hA} را عوض میکند.



- سهم R_{hA} بیشتر است چون وقتی داخل جسم قرار داریم فاصله خیلی کم است و R_{jc} کوچک است.

- با توجه به وجود همیشگی R_{jc}، توان تلفاتی جسم حتماً حد بالا دارد.

جسم بیش از P_{max} نمی‌تواند تحمل کند.

$P_{max} = \frac{T_{J\,max} - T_A}{R_{jc}} \longrightarrow$ در دیتاشیت: P_d

Subject

Date

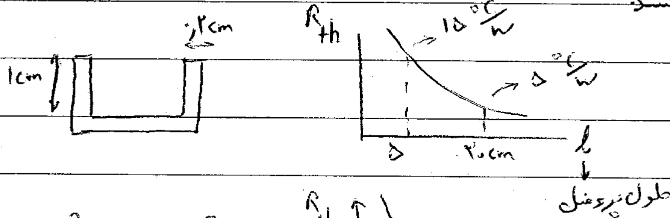
مثلاً اگر P_d در ترانزیستور ۲۰۰W است و در طراحی ۳۰۰W بدست آوریم با هیچ هیت سینکی نمی‌توان خنک کرد. البته با هیت‌سینک کردن می‌توان ۳۰۰W را هم خنک کرد مثلاً یخچال قرار دهیم.

- توجه کنید برای برقراری اتصال مناسب بین هیت سینک و قطعه از یک واسط استفاده می‌شود که معمولاً خمیر سیلیکون است. مقاومت حرارتی خمیر از هوا بسیار بهتر و از مس بسیار بدتر است در نتیجه در استفاده از خمیر سیلیکون نباید زیاده‌روی کرد. (هیچ جای اتصال خلل و فرج و هوا نگیرد.)

اگر نیاز به عایق کردن قطعه از هیت سینک باشد بین آنها از طلق عایق استفاده می‌شود.

- دو سیلیکونی کار طلق عایق و خمیر سیلیکونی را انجام می‌دهد.

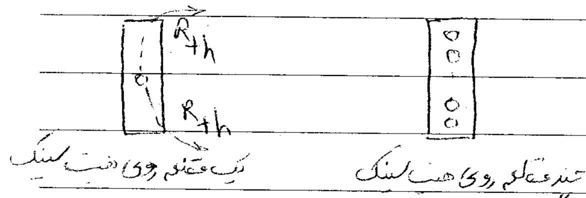
- نکته: هیت سینکها بصورت پروفیلهای مختلف موجود می‌باشد.



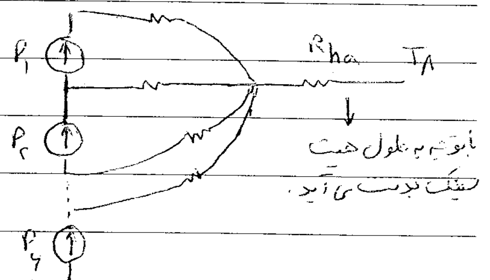
هر منحنی‌های مقاومت حرارتی، از یک طول به بعد تقریباً ثابت می‌شوند که برای هیت سینکهای متعارف تقریباً 20cm است.

بنابراین هیت سینک بزرگ گذاشتن بی‌فایده است چون بدین صورت می‌فهمیم هیت سینک بی‌فایده است که وقتی سر هیت سینک را دست می‌زنیم کاملاً خنک است ولی بدنه آن داغ است.

- اگر مثلاً یک اینورتر داریم و شش کلید داریم می‌توان از هیت سینک بزرگ استفاده کرد؟ بله می‌توان و بین آنها فاصله می‌اندازیم.



مدل حرارتی



- در مدل بالا، کل توان از طریق مقاومت بسیار کوچکتری (R_{ha}) منتقل می‌شود بنابراین استفاده از هیت سینک بزرگ را توجیه می‌کنیم.

- در مدل بالا مقاومت R_{ha} از منحنی بدست می‌آید و باید توجه کرد و نمی‌توان R_{ha} را به ۶ مقاومت تجزیه کنیم که با هم موازی هستند و هر کدام از این ۶ مقاومت از روی منحنی بدست می‌آید.

- هیت سینک را حتماً زمین می‌کنیم.

- معمولاً قطعات بصورت یک طرفه انتقال حرارت انجام می‌دهند (SSC). در مورد قطعات توان بالا می‌توان آنها را بصورت دو طرفه نیز بکار برد (DSC).

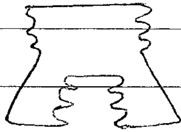
- در عمل اگر هیت سینک بزرگ باشد و فن خوب کار کند مقاومت حرارتی $\frac{1}{6}$ می شود.

Subject

Date

- اگر قطعه خیلی توان تلف کند یک روش برای کاهش مقاومت junction به case وجود دارد. اگر ما از دو طرف انتقال حرارت انجام دهیم مقاومت R_{jc} کاهش می یابد. وقتی از دو طرف انتقال حرارت را انجام میدهیم R_{jc} تقریباً نصف می شود.
- توجه کنید مقاومت حرارتی هیت سینکهای با پروفیل های مختلف یکی حدوداً $\frac{0.6}{7}$ ۲ را دارد.

هیت سینک مقابل کمترین مقاومت حرارتی را در بین هیت سینک ها دارد.



* جلسه بیستم - ۹۰/۲/۶ *

بررسی کاتالوگ هیت سینکها

* جلسه بیست و یکم - ۹۰/۲/۱۱ *

- حفاظت مبدلهای الکترونیک قدرت:

توجه کنید حفاظت مبدل شامل:

الف) حفاظت از عوامل بیرونی ب) حفاظت عوامل بیرونی می باشد.

مثال: { بروز صاعقه و اضافه ولتاژ در ورودی ← مصداق الف
اتصال کوتاه خروجی ← مصداق الف
اضافه ولتاژ در خروجی مبدل ← مصداق ب }

- بر این اساس چند نوع حفاظت هم وجود دارد که در ادامه گفته می شود:

۱- حفاظت اتصال کوتاه خروجی ۴- حفاظت اضافه ولتاژ در ورودی

۲- حفاظت اضافه بار خروجی ۵- حفاظت اضافه دما

۳- حفاظت اضافه ولتاژ خروجی (۶- افت ولتاژ خروجی یا ورودی)

- بحث را با حفاظت ولتاژ آغاز میکنیم:

توجه کنید در این حالت هدف محدود کردن ولتاژ دریکی از پتانسیلهای ورودی یا خروجی مبدل است.

در حالت ولتاژ ورودی عموماً مسئله حفاظت، به حفاظت در مقابل گذراهای شبکه برمیگردد ← مصداق الف

در حالت ولتاژ خروجی یعنی محدود کردن ولتاژ خروجی مبدل به یک سطح مشخص و قابل قبول برای بار ← مصداق ب

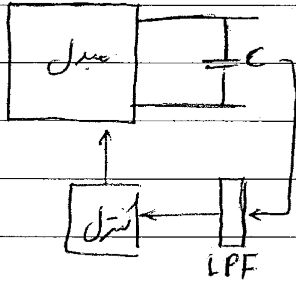
- توجه کنید بر دلیل وجود سیستم های حلقه بسته ولتاژ و جریان، عموماً مبدل در حالت کارکرد عادی اضافه ولتاژی در خروجی ایجاد نمی کند بنابراین حالت اول بیشتر اهمیت دارد (گذراهای شبکه)

- در مورد ولتاژ خروجی تنها اگر دینامیک حلقه کند باشد لزوم استفاده از این حفاظت بوجود می آید.

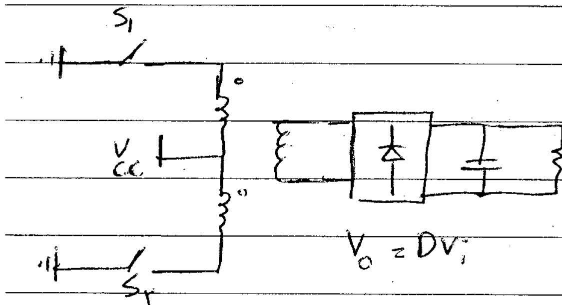
negin

Subject

Date

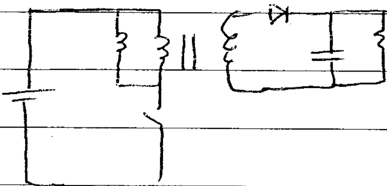


مثلاً فرض کنید مبدلی داریم که میخواهیم ریپل خروجی را کم کنیم، برای اینکار C را بالا میبریم و یا با خازن خروجی معمولی طبق شکل فیدبک میگیریم و به مدار کنترل اعمال میکنیم در این حلقه نویز داریم برای حذف کردن اثر نویز، فیلتر میکنیم (به صورت دیفرانسیل) هرچه فرکانس قطع فیلتر پایین‌گذر پایین‌تر باشد اثر آن روی نویز بیشتر است در عین حال کندتر است به همین دلیل احتمال این وجود دارد که در حالت گذرا مثلاً وصل مبدل به شبکه ولتاژ خروجی بالا رفته اما هنوز حلقه نفهمیده و به اعمال پالس ادامه می دهد. این اتفاق در مورد مبدلهایی که براساس ذخیره‌سازی انرژی کار میکنند خیلی رخ میدهد مثلاً فلای بک (و یا بوست)



در مبدل فلای بک مقابل برحسب اینکه S_1 و یا S_2 روشن باشد V_{cc} به سر بدون نقطه و یا نقطه‌دار اعمال میشود. ترانس در یک سیکل کلیدزنی ریست می‌شود.

کند بودن حلقه در مدار مقابل به این منجر می‌شود که به جای اینکه duty cycle ۵۰ درصد شود ۱۰۰ درصد شود که در حالت گذرا رخ می دهد.

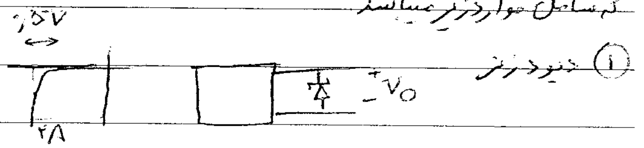


$P_o = (\frac{1}{2}LI^2)f$

- در حالت کلی مبدلی که براساس ذخیره‌سازی انرژی کار میکند بدتر از مبدلی است که براساس duty cycle کار میکند.

- بنابراین برای جلوگیری از این اضافه ولتاژ نیاز به المان حفاظتی با سرعت قابل قبول است که شامل موارد زیر میباشد

(۱) دیود زنر



وقتی ولتاژ خروجی بالا رود زنر به عنوان محدودکننده عمل میکند و از اضافه ولتاژ خروجی جلوگیری میکند. باید دقت کرد زنر فقط برای حالت گذرا است و اگر دائم زنر کار کند و توان تلف کند طرح اشتباه است.

بنابراین زنر نه روی بازده اثر دارد و نه المان پرقدرتی نیاز داریم. زنر توان تلفاتی را به صورت یک لحظه تحمل میکند و نه در دراز مدت (به دلیل مدل حرارتی که دارای خازن بود که تا خازن بالا بیاید طول می‌کشد.)

- توجه کنید در رابطه با دیود زنر: الف) کند است ب) خازن دارد ج) یک طرفه است

Subject

Date

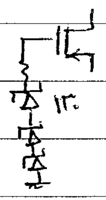
Transient Voltage

۴) TVS : از خانواده دیودها می‌باشد و مشخصه آنها مشابه با دیود زنراست با تفاوتهای { سرعت بالا / خازن کمتر

در DI124 سیم تغذیه ۱۲ ولت از ۳ عدد ساخته در در ایو گیت DI 124 - PI (power integration)

تکی با سمت بصورت زیر داریم:

هر کدام حدود 50pF خازن دارند



۳) وریستور: این المان نیز مانند دیود زنراست ولی دوطرفه بوده و سرعی می‌باشد و قابلیت خوبی برای تحمل انرژی‌های

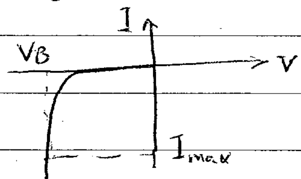
گذرا دارد که بیشتر مربوط به littl fuse هستند.

- انتخاب و محاسبات المان حفاظتی:

در ادامه بحث را با وریستور پی میگیریم ولی بحث کلی است و میتوان برای بقیه نیز بکار رود. نمودار V-I یک وریستور

کارکرد عادی، ولتاژ مبدل نباید به ولتاژ V_B برسد.

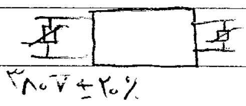
(یعنی هم ولتاژ ورودی و هم ولتاژ خروجی)



مثلاً اگر وریستور را در ورودی برای جلوگیری از گذرا استفاده میکنیم.

در شکل مقابل V_B وریستور باید از $\sqrt{2} \times (\%20 + 380)$

باید حتماً بالاتر باشد. پس:



- توجه کنید ولتاژ مبدل در ورودی یعنی حد بالای ولتاژ مجاز

ورودی (در مورد بالا : $\sqrt{2} \times (\%20 + 380)$) و در مورد ولتاژ خروجی نیز مشخص است.

- نکته بعدی وریستور دارای یک جریان max است.

وریستور به دلایل مختلفی میسوزد : از جمله بالا رفتن درجه حرارت و ذوب شدن، ولتاژ break down، بالا رفتن جریان (که باعث

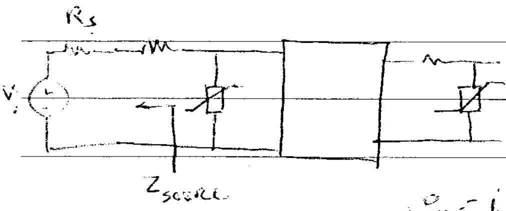
می‌شود انرژی‌ها سریع شود، علاوه hot electron هم رخ میدهد)

به عبارت دیگر، اگر فرض کنیم امپدانس بسیار کوچکی به وریستور بدهیم که

انتگرال $\int V i\,dt$ خیلی بیشتر از حد تحمل انرژی وریستور باشد باز هم

وریستور خواهد سوخت. بنابراین وریستور هیچگاه بطور مستقیم

در مبدل قرار نمیگیرد و حتماً باید توسط المان محدودکننده جریان محافظت شود.

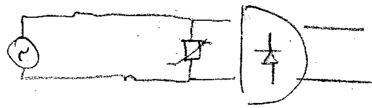


- توجه کنید بنابراین با توجه به بسته زیاد این المان در جاهایی که حتماً جهت جلوگیری از عبور از I_{max} باید وریستور

را با یک المان محدودکننده جریان (عموماً مقاومت) حفاظت کرد.

اگر بخواهیم این مقاومت روی بازده است یعنی از دیدگاه حفاظت گذراها علاقمندیم این مقاومت را بالا ببریم اما از دید بازده

مستطیل ۹۰° ← نسبت به ۲۴۰°



وریستور ۷۰۰V و ۲A و ۱۰ ژول

Subject

Date

علامت بعدیم مقاومت را پایین بیاوریم. معمولاً این مقاومت حفاظتی را مقداری بزرگ در می‌آوریم که شرط پایداری را چک میکند

بنابراین داشتن Z_{source} بسیار مهم است.

ـ توجه کنید این المان (مقاومت محدود کننده جریان) در واقع ترکیب سری R_s (مقاومت منبع) و مقاومت R_x است که به صورت دستی قرار داده شده است. اگر R_s به اندازه کافی بزرگ باشد و گذرا مشخص خوبی داشته باشد نیازی به قرار دادن R_x نیست.

ـ انرژی وریستور عامل محدود کننده دیگر است. در این حالت منظور از انرژی، انرژی یک تک پالس با شکل تعریف شده می‌باشد.

$$W=\int_0^{T} v(t)\, i(t)\, dt$$

که $v(t)$ و $i(t)$ ولتاژ و جریان وریستور در زمان گذرا و T دوره گذرا می‌باشد.

وریستور ۷۰۰V و ۲A و ۱۰ ژول یعنی وریستور در ۷۰۰ ولت کار خواهد کرد و ماکزیمم جریان آن ۲A است (با توجه به R_s و مقاومت external که قرار دادیم) و ۱۰ ژول میتواند در حالت گذرا انرژی تلف کند.

حالت گذرا را می‌دانیم. اطلاعات جوار شناسی و ... را جمع میکنیم و استاندارد میکنیم و طبق استاندارد شکل موج مشخصی تعریف میکنیم و به استاندارد اعتماد میکنیم (برای حفاظت ۱۰۰ درصد مثلاً میتوان پشت مقاومت فیوز قرار داد).

* جلسه بیست و دوم ـ ۹۰/۲/۱۳ *

ـ یک ترانزیستور در تمرین SKT-۱۸۰۰ بود.

ـ برای محاسبه تلفات در بحث هیت سینک:

خانواده دیودها: $P_{loss} = P_{cond} = V_{T0}\, I_{av} + r_T\, I_{rms}^2$

V_{T0} و r_T در دیتاشیت می‌باشد.

Mos: $P_{loss} = P_{cond} = R_{DS(on)}\, I_{rms}^2$

$E_{on}(V,i)$

IGBT: $P_{loss} = P_{cond} + P_{sw} = V_{CE\,sat}\, I_{AVE} + (E_{on} + E_{off})\, f_{sw}$

E_{on} و E_{off} تابع V و i هستند

در دیتاشیت E_{on} و E_{off} (انرژی تلفاتی) در یک نقطه کار داده شده که با توجه به منحنی‌ها در دیتاشیت update میکنیم.

ـ ادامه بحث انتخاب و محاسبات وریستور:

ـ جریان max ← جریان تک ضربه استاندارد: منظور یک تک پالس با duty cycle تقریباً صفر که شکل آن طبق استاندارد تعریف میشود. مثلاً $I_{max} = 100A$

ـ ولتاژ max



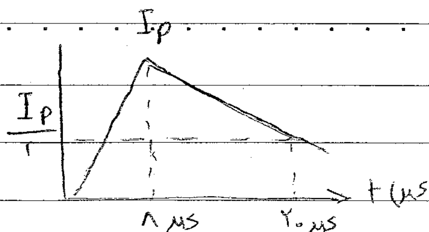
ـ ولتاژ حالت عادی

ـ توان / انرژی

little fue ۸ × ۲۰ شکل موج
(۸ ← پیشانی موج، ۲۰ ← پس موج)

Subject

Date



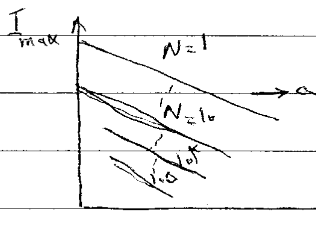
منظور از ۸x۲۰ یک موج صاعقه بصورت مقابل است:

با توجه به شرایط اقلیمی و ... منحنی را باید update کنیم.

مثلاً برای ایران صاعقه $\frac{۱.۲}{۵۰}$ است.

- توجه کنید یکی از نمودارهای مهم مشخصه derating جریان

I_{max} با توجه به عرض آن و تعداد آن است



a: مشخص یک Single pulse است

که با افزایش عرض پالس میزان جریانی که میتواند ورستور تحمل کند را derate میکند. N=10 مربوط به وقتی است که ۱۰ پالس ماکزیمم

استاندارد حفاظت و IEC EMC چند تست دارد:

تست ①: ۱.۲x۵۰: شکل موج و پیک V_p: ۴kV ± با فواصل ۳۰s
Rs = ۲ Ω (منبع تغذیه ورودی) ۶ تا مثبت و ۶ تا منفی
برای تعیین مقاومت محدودکننده
جریان موج مورد استفاده قرار میگیرد
در این تست derating مهم می‌شود چون ۶ پالس داریم

تست ②: $R_s = ۵۰۰\Omega$ ، $V_p = ۶kV\pm$ ، ۱.۲x۵۰: شکل موج
در اینجا هم derating مهم است ، ۱min: مدت ، N = ۶۰: تعداد پالس

محاسبات انرژی ورستور:

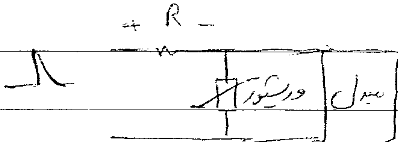
$$E = \int_0^T v(t)\, i(t)\, dt$$

نکته: توجه کنید این معادله باید به ازای مقادیر مختلف v و i حل شود و مقدار انرژی نگفاتی بدست آید.

برای سادگی و با توجه مشخص بودن شکل موجهای گذرای شایع از فرم تقریبی این رابطه استفاده میشود

- جریان ماکزیمم مثلاً ۱۰۰ = I_{max} در محاسبه مقاومت شارژ میخورد

در مدار مقابل، R ماکزیمم جریان را تعیین میکند.



۲۶ ۹۰٪ ۱٫۵۹

Subject

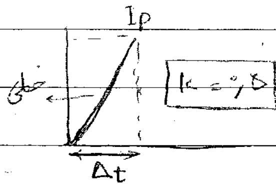
Date

انرژی وریستور: $E = kVI\Delta t$

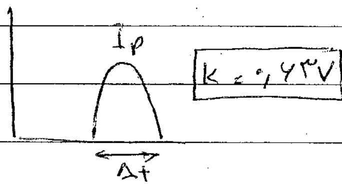
k: وابسته به شکل موج V_{clamp} : V

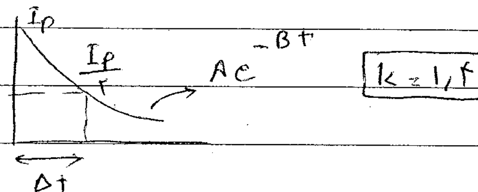
Δt: مدت اعمال تنش I_p : I

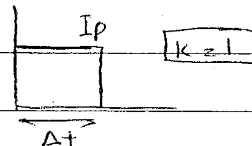
ضریب k برای شکل موجهای مختلف:



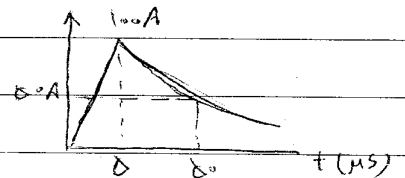
اگر شکل موج مقابل را به وریستور اعمال کنیم ولتاژ وریستور را در جریان پیک میخوانیم و ضرب در k و مقابل انرژی بدست می‌آید و انرژی بدست آمده را با انرژی ماکزیمم وریستور مقایسه میکنیم تا ببینیم مناسب هست یا نه.







*مثال: وریستور V130 LA1



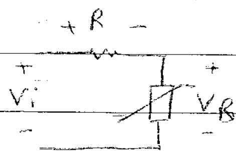
$$E_{total} = 0.5 \times 100 \times 500 \times 5 \times 10^{-6} + 1.4 \times 100 \times 500\,(50-5) \times 10^{-6} = 3.28\ J$$

↓ با فرض بدیهیات این وریستور در جریان ۱۰۰A قرائت شده است.

↓ از جمع آنها استفاده میکنیم

- در عمل هیچگاه موج جریان نداریم و موج ولتاژ داریم.
- تبدیل موج ولتاژ به موج جریان:

مثال: V0VE140 : $\begin{cases} V(1mA) = 240\ V \\ V(10A) = 360\ V \end{cases}$



$$I = \frac{V_i - V_B}{R}$$

V_i : ۴kV تا ۶kV V_B : ۲۴۰ - ۳۶۰ V

بنابراین میتوان $V_{Break\ down}$ را ثابت فرض کرد و محاسبات را انجام داد.

بنابراین میتوان شکل موج ولتاژ را به جریان تبدیل کرد و محاسبات را انجام داد.

- در ابتدا نمیدانیم کدام وریستور را انتخاب کنیم که بخواهیم $V_{break\ down}$ آنرا در محاسبات استفاده کنیم. در اینجا ولتاژ پیوسته ما لینک مکلن معین وریستور در ولتاژ پیوسته کار کند مثلاً اگر حفاظت ۳۸۰V در سمت DC بخواهیم، یک ۵۲۰V میشود و ۳۰ درصد بیشتر در نظر میگیریم و مثلاً ۷۰۰ ولت مناسب است. در خانواده وریستورهای ۷۰۰ ولت به بعد را کاندید میکنیم. اگر وریستور ۷۰۰ ولتی انتخاب کنیم هر تنشی اعم از مثلاً ۱۰۰۰ ولت و یا ۶kV کار میکند. اگر مثلاً ۹۰۰ ولتی انتخاب کنیم این وریستور

$R_{\text{مقاومت حرارتی خازن}} = \frac{l}{\sigma_{th} A}$

Subject

Date

کنترلهای کوچک را می‌بندد و از این نظر به نفع ورستور در می‌آید چون کنترها با دامنه کم تعداد بیشتری دارد و ورستور کمتر کار می‌کند و لی مبدل این کنترها با دامنه کم را می‌بندد. اما ترجیحاً سعی می‌شود برای حفاظت ولتاژ ورستور برابر حداکثر ولتاژ عملکرد (در اینجا ۷۰۰ ولت) باشد. اما مثلاً ورستور ۷۰۰ ولتی ریتهای مختلفی از I_{max} و توان دارد. حالا چون $V_{break\ down}$ معلوم است و ولتاژ ورودی هم معلوم است I محاسبه می‌شود و انرژی محاسبه می‌شود و یکی را انتخاب می‌کنیم.

*جلسه بیست و سوم ـ ۹۰/۲/۱۸

EMC و طراحی حرارتی: ـ کوشنر نسب

ادامه بحث حفاظت مبدلهای PE:

توجه کنید که حفاظت جریان در دو حالت زیر بوجود می‌آید:

۱ـ اتصال کوتاه خروجی

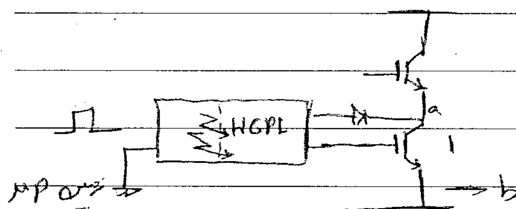
۲ـ اضافه بار

} ← مسئله حفاظت جریان در داخل مبدل اصلا مطرح نمی‌باشد.

عمده روشهای حفاظت جریان مبتنی بر حفاظت اتصال کوتاه می‌باشد که چند روش استاندارد در این رابطه وجود دارد.

مثال زیر حفاظت جریان نیست:

*مثال جراتور HCPL 316: یک IGBT درایور است.

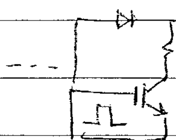


در مدار مقابل، در واقع حفاظت اتصال کوتاه نیست. وقتی HCPL فرمان دریافت کرد خروجی گیت خود را high میکند بنابراین 1 اشباع می‌شود. در این حالت دیود توسط ولتاژ داخلی فوروارد می‌شود و ولتاژ کلکتور را سنس می‌کند اگر ولتاژ به اندازه ۲ یا ۳ ولت افت کرد (نقطه a) یعنی در مدار مشکلی نداریم. اما اگر افت نکند دلیل آن این است که IGBT بالایی هم روشن شده و ۵۰۰ ولت سر هر IGBT افتاده باشد بنابراین این پدیده را short through میگیرد و بلافاصله فرمان گیت را قطع میکند.

راه دیگر برای تشخیص short through این است که در مسیر مقاومت بگذاریم و جریان را اندازه گیریم ولی این کار زمان می‌برد.

عملکرد بالا در داخل مبدل انجام می‌شود و اشکال حفاظت جریان نیست.

البته یکسری راههایی برای تبدیل به مدار حفاظتی وجود دارد مثلاً طبق شکل مقاومت با تنظیم مقاومت میتوان V_{sample} را روی مقدار مورد نظر قرار داد ولی چون مقاومت تلفات دارد این روش جالب نیست.



Subject

Date

۱- توجیه استفاده از فیوز (Fuse):

توجه کنید فیوزها بر اساس I^2t مشخص خود به دو دسته کلی کندسوز و تندسوز تقسیم می‌شوند. فیوزهای کندسوز می‌توانند دیودها و خانواده آنها (th، GTO، Triac) را حفاظت کنند. فیوزهای تندسوز IGBT ها را نیز حفاظت می‌کنند چون سوختن سریعتر است.

* مثال: SKT 10

$I^2t = 35200 A^2s$ ← در رده‌های فیوزهای کندسوز

- توجه کنید غیر از I^2t ولتاژ فیوز نیز مهم می‌باشد که در حالت قطع باید بتواند آنرا تحمل کند

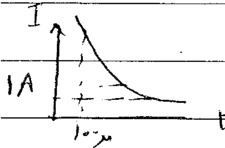
O—O فیوز ۲۵۰V و 1A — در فیوز مقابل، فیوز می‌تواند به مدت طولانی در ۱ آمپر کار کند آیا فیوز در ۲A می‌سوزد؟

جواب را با I^2t می‌توان یافت.

اگر ولتاژی که بعد از قطع فیوز بیش‌تر از ولتاژ نامی فیوز باشد جرقه می‌زند و دوباره وصل می‌شود.

- کندسوزها عموماً بصورت یک سیم با مقاومت و ظرفیت حرارتی مشخص می‌باشند (که در ۱۰۰ms پاسخ ... دارند)

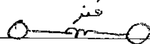
- تندسوزها: همان ساختار فوق در پودر اسید بوریک است ← حتماً باید با قاب بکار روند.



- توجه کنید فیوزها بدلیل ساختار ساده قابلیت اطمینان بالایی دارند
بهمین دلیل از گزینه‌های مناسب حفاظت جریان می‌باشند.

فیوز نمونه: 1A و ۲۵۰V AC ، ۲۵A و ۲۰KV

در بعضی فیوزها بدلیل اینکه ولتاژ مورد تحمل را بالا ببرند از ساختار فنری استفاده می‌شود



- اشکال مهم فیوز: مشابه با تمامی کلیدهای مکانیکی در جریان‌های DC عملکرد ضعیفی دارند.

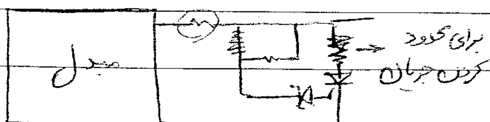
- (جریانهای DC را با المانهای الکترونیکی قطع میکنیم و یا به مبدل فرمان میدهیم تا قطع شود.)

پس فیوز گزینه خوبی برای مبدلهای DC نیست و برای اینورتر و برشگرهای AC گزینه خوبی است

مثال:



- توجه کنید فیوز بصورت المان قطع کننده جریان بصورت ترکیبی در مدارهای حفاظت ولتاژ نیز بکار میرود



تا وقتیکه ولتاژ خروجی از حد مورد نظر کم است توسط دیود زنر تشخیص (ولتاژ) داده می‌شود زنر off و تریستور هم off است و مدار کار میکند.

Subject

Date

به محض اینکه ولتاژ خروجی از یک حدی بالاتر رود تریستور روشن می‌شود و باعث می‌شود فیوز بپرد بنابراین المان نقش محدودکننده جریان دارد ولی در مدار حفاظت ولتاژ بکار می‌رود.

به این مدار Crow bar یا حفاظت تیغه‌ای گویند

در حالت عادی — I — V

۲- تنظیم واقع بینانه امپدانس خروجی مبدل

مبدل — + V − o — $I_{sc} = \frac{V_o}{0} = \infty$ — در حالت ایده‌آل

اما در عمل خازن خروجی دشارژ می‌شود و مبدل برای اینکه ولتاژ خازن را بالا بیاورد طول میکشد بنابراین سطح جریان اتصال کوتاه مبدل بالا میرود و بعد افت میکند

- گذاشتن فیوز گزینه خوبی است ولی اشکال آن این است که یکبار مصرف است نکته بعدی این است که اگر ولتاژ DC خیلی بزرگ باشد نمی‌توان فیوز قرار داد.

* مثال: مبدل ۰/۲A و DC ۸KV پالس هم ولتاژ بالا و نیاز به availability ← یک نکته: در شکل فیوز به دلیل بزرگ بودن فیوز، مشکل دیگر: VR ≤ ۵٪ یعنی تنظیم ولتاژ ۵ درصد میخواهیم یعنی ۴۰۰V: یک راه حل بهبود VR این است که خازن خروجی را بزرگ کنیم و از ریپل خروجی جلوگیری کنیم ولی در صورت اتصال کوتاه جریان اتصال کوتاه دامنه بسیار زیادی پیدا میکند که از نظر EMI مشکل است چون جریان بسیار شدیدی بطور ناگهانی در مدار روی زمین بصورت اتفاقی بوجود می‌آید و مشکلات زیادی بوجود می‌آید. در این حالت توجه به امپدانس خروجی خیلی مهم است و در خروجی یک مقاومت قرار میدهیم.

V — I — با گذاشتن مقاومت

یعنی بطور آگاهانه VR را خراب میکنیم ولی وجود این مقاومت باعث می‌شود I_{sc} به جای ∞ برابر $\frac{V}{R}$ شود

- باید دقت کرد چیزی که آزاردهنده است پیک جریان است

یعنی اگر پیک جریان را پایین بیاوریم، جریان میتواند زمان طولانی‌تری ادامه داشته باشد چون تداخل لحظه‌ای است و مقدار RMS در آن تاثیر ندارد. پس اگر پیک را پایین بیاوریم مسئله حل است. برای این کار خازن خروجی را دو برابر می‌کنیم بنابراین VR بهتر می‌شود (نصف می‌شود) و باز مقاومت قرار میدهیم و VR را خراب میکنیم ویژگی این مدار این است که پیک جریان نسبت به حالت قبل بسیار کاهش پیدا کرده است. دقت کنید پیک ولتاژ هنوز همان ۸KV است. با گذاشتن خازن فرکانس جریان عوض می‌شود.

گذاشتن خازن

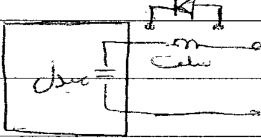
گذاشتن مقاومت

اگر از ولتاژ خروجی فیدبک بگیریم مشکل حل است اما در این مثال خاص عرض پالس کوچک است و فیدبک نمی‌توان گرفت (چون سریع است)

Subject

Date

- در مورد امپدانس خروجی توجه کنید که قرار دادن سلف مخصوصاً در مبدل‌های DC می‌تواند نرخ افزایش جریان را کنترل کند و بنابراین امکان حفاظت با سرعت کندتری را فراهم می‌کند.



*مثال: مقایسه یک فیلتر C با یک فیلتر LC:

۱۸۰۰ μF , 10 kV | مبدل | فیلتر خروجی

در مبدل، فیلتر خروجی فقط یک خازن است. در هر دو ولتاژ رگولاسیون $5V/_{10kV}$ است.

۲ mH و 10 kV
10 H و 1A

$\frac{1}{2}CV^2 = \frac{1}{2}\times 1.8\times 10^{-3}\times 10^{8} = 9\times 10^{4} J$

$\frac{1}{2}\times 10\times 1^2 = 5J$ ← نسبت به قبلی انرژی آن (خازن) $\frac{1}{900}$ است.

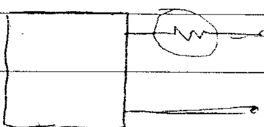
بنابراین انرژی سلف فیلتر LC با C قابل مقایسه نیست. یعنی گذاشتن سلف سری در عین حال که می‌تواند اثر فیلتر یک عملی خوبی داشته باشد انرژی ذخیره شده در آن کم می‌شود و انرژی ذخیره شده در فیلتر به اندازه $\frac{1}{900}$ می‌شود.

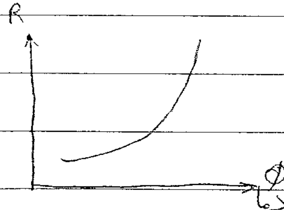
تنها اشکال این است که اگر خروجی را قطع کنیم انرژی تولید جرقه می‌کند. به همین دلیل دیود D را قرار می‌دهیم.

- طبق مطالب گفته شده دو مشکل داریم: گاهی می‌خواهیم پیک را کم کنیم که مقاومت قرار می‌دهیم، گاهی rate افزایش برای ما اهمیت دارد. اگر مقاومت قرار دهیم در اتصال کوتاه باز هم باید با همان سرعت اتصال کوتاه عکس‌العمل نشان دهیم چون فقط دامنه کم شده است و rate جریان تقریباً ثابت است.

- در اینجا گذاشتن سلف، اثرش روی کاهش پیک خیلی کمتر است حتی ممکن است جریان در حالت گذرا به دو برابر افزایش پیدا کند (اثر damping در نظر نگیریم). با توجه به رابطه $\frac{di}{dt} = \frac{V_0}{L}$ نرخ تغییرات به نسبت $\frac{V_0}{L}$ کاهش می‌یابد. هر چه L بزرگتر باشد rate کندتر است. در این حالت تا جریان بخواهد بالا بیاید و مشکل ایجاد کند، المان‌های حفاظتی عمل می‌کنند و مدار را قطع می‌کنند. بنابراین به مدار حفاظت فرصت عکس‌العمل می‌دهد (مثلاً کنتاکتور). بنابراین المان‌های داخلی حفاظت می‌شوند و دیود نیز انرژی باقی‌مانده را دسیپه می‌کند.

(۳) استفاده از روش‌های passive دیگر مثل PTC:





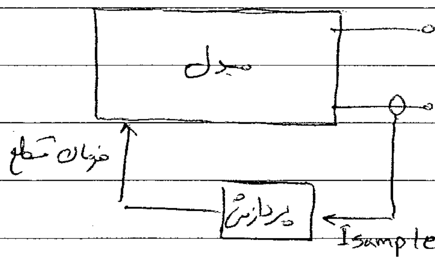
در حالت عادی مقاومت PTC بسیار کم است. برحسب نوع PTC، این تغییرات می‌تواند از order ۱۰۰۰ یا ۱۰۰۰۰ باشد.

Subject

Date

وبعلاوه بسیار سریع می‌باشد. بمحض اینکه در خروجی افزایش جریان بوجود آید PTC شروع به گرم شدن می‌کند و خروجی را high imp میکند. مزیت PTC نسبت به فیوز، برگشت‌پذیر بودن آن است و با سرد شدن به حالت عادی برمیگردد.

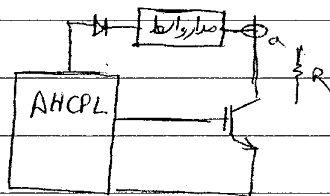
④ روشهای الکترونیکی حفاظت جریان:



نمودار بلوکی استاندارد:

طبق شکل مقابل، اگر بخواهیم یک نقطه را در مدل حفاظت کنیم قرائت جریان آنجا را می‌دهیم و به مدار پردازش میدهیم و فرمان قطع را به مدل میدهیم.

* مثال: حفاظت کلیدهای داخلی:

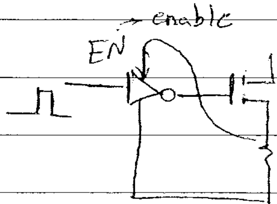


۳V,۴V : سطح عمل

در مدار مقابل، میتوان بدون ایجاد تلفات قابل توجه در کلکتور، ولتاژ a را به AHCPL میفرستیم.

در حالت ساده، مقاومت R را داشتیم و مدار واسط نبود، مشکل این است که در مسیر تلفات داریم. برای همین از روش مقابل استفاده می‌کنیم که با تنظیم level تابع تبدیل جریان ورودی به ولتاژ خروجی، در جریان مورد نظر، ولتاژ به حد ۳.۴V میرسد و AHCPL کلید را قطع میکند.

* مثال دیگر:



در شکل مقابل، وقتی پالس ورودی می‌آید، فرمان می‌آید و ماسفت را روشن می‌کند. افت ولتاژ روی مقاومت به EN میرود. اگر افت ولتاژ از یک حدی بیشتر باشد (که با تنظیم مقاومت این حد قابل تغییر است) میتوان درایور را قطع کرد.

اشکال درایور مقابل این است که نیاز به latch دارد (اگر خطا رفع شود به حالت اول برمیگردد و پالس را ادامه می‌دهد) یا flip flop

latch: یعنی اگر یکبار قطع شود باید reset کنیم تا دوباره راه بیفتد.

ویژگی روشهای الکترونیکی انعطاف‌پذیری آنها و عیب آنها پیچیدگی آنهاست. ولی مثلاً فیوز نویز نمیگیرد چون با اطلاعات کار نمیکند و با انرژی کار میکند.

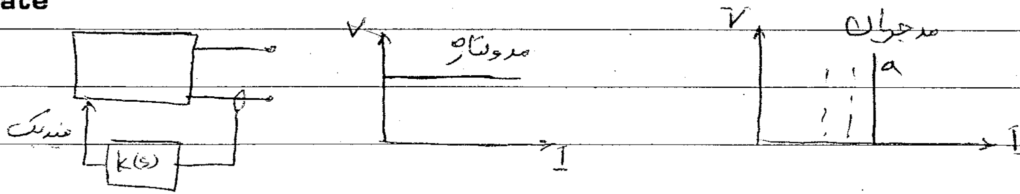
⑤ روشهای نرم افزاری:

منظور استفاده از مد کنترل جریان به جای ولتاژ است.

۷۸۰۵ → Fold back
۷۸۱۲ ثبت

Subject

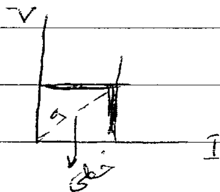
Date



در این روش بجای اینکه ولتاژ خروجی را قرائت کنیم و به حلقه فیدبک وارد کنیم مثلاً جریان خروجی را قرائت میکنیم و به عنوان فیدبک (ناشی از k) وارد مدار میشود. به این ترتیب به صورت اتلاین در هر لحظه، جریان خروجی را کنترل میکنیم بنابراین اتصال کوتاه کردن خروجی اثری در جریان ندارد (با توجه به اینکه مقدار ماکزیمم rating محدود است)

- چگونه در محدود جریان ولتاژ را کنترل میکنیم؟ خط a را جابجا میکنیم که انگار ref ولتاژ هست ثابت باقی میماند فقط تا یک ماکزیمم روی جریان بگذارم. وقتی مبدل به حد نهایی خود رسید مبدل به منبع جریان تبدیل میشود. این اصولی ترین روش کنترل است که هیچکدام از مشکلات قبلی را ندارد. هیچ تلفاتی ندارد و VR را میتوان هر عددی بخواهیم قرار دهیم و علاوه بر آن ثبت پذیر است. تنها اشکال این روش این است که بدلیل پردازشهای اضافه که میخواهیم انجام دهیم مدار الکترونیکی اضافه میشود و به این ترتیب ref را عوری از دست بدهیم.

- با ترکیب دو مد بالا، مشخصه یک منبع تغذیه واقعی میرسیم که تا یک جایی به صورت ولتاژ کنترل میشود و از آنجا به بعد جریانی کنترل میشود



- در تغذیه خطی (که با رگولاتور خطی میساختیم) مثلاً خط a را داشتیم که به آن مدار Fold back میگویم. اگر مثلاً اتصال کوتاه رخ دهد، اگر همان جریان اولیه از آن عبور کند ورودی V_1 و خروجی صفر است بنابراین $V_1 = \Delta V$ میشود و تلفات توان برابر $\Delta V\, i$ میشود و توان قابل توجه میشود و رگولاتور میسوزد. به همین دلیل وقتی ولتاژ افت میکند جریان را هم کم میکنیم.

* بابا حلیم بیست و سوم *

(۱)
- نکات جلسه بیست و چهارم: دلیل اینکه مبدلها در آزمایشگاه خوب کار میکنند ولی در عمل زود از کار می‌افتد؟ بدلیل قابلیت اطمینان، مثلاً یک ترانزیستور عمر وسیله ای مثلاً ۱۰۰۰۰۰ ساعت است یعنی $\frac{1}{\lambda} = 100000 \Rightarrow \frac{1}{100000}$ = نرخ خرابی ⇐ احتمال خرابی ✓
مثلاً اگر عمر وسیله ای ۱۰۰۰ ساعت باشد احتمال کارکرد بیش از ۱۰۰۰ ساعت $\frac{1}{e}$ است یعنی اگر تعداد بسیار زیادی از این وسیله داشته باشیم بعد از ۱۰۰۰ ساعت، $\frac{1}{e}$ آنها سالم هستند

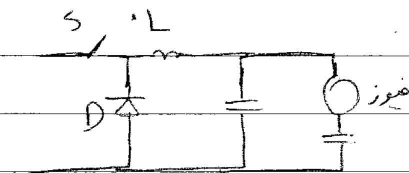
- در مدل یک فرض میکنیم کارکرد هر المان مستقل است اما این حرف کاملاً صحیح نیست مثلاً عدم وجود دیود باعث خرابی کلید میشود اما بیشتر اوقات تا لحظه رخ دادن خطا، کارکرد هر المان را مستقل در نظر گرفت

- از محاسبه λ، متوجه میشویم که کدام المان قابلیت اطمینان را تحت تاثیر قرار میدهد.

Subject

Date

- فعلاً فرض میکنیم مثلاً با خرابی یک المان سیستم کاملاً از کار می‌افتد.



- در شکل مقابل، اگر یک خازن بسوزد مبدل خراب می‌شود و مثلاً ریپل خروجی بالا میرود. ممکن است خازن هنگام سوختن اتصال کوتاه و یا مدار باز شود. جهت جلوگیری از اثر ناخوشایند اتصال کوتاه شدن خازن هنگام سوختن میتوان از فیوز طبق شکل اضافه کرد که در این صورت λ فیوز هم در محاسبات وارد می‌شود.

Year:……… Month:……… Day:……… * جلسه بیست و چهارم - ۹۰/۲/۲۰ * Subject:………

- قابلیت اطمینان در مبدل‌های الکترونیک قدرت:

توجه کنید این مشخصه (قابلیت اطمینان) که به صورت عمر مفید نیز بیان می‌شود از مهم‌ترین مشخصات است که معمولاً فراموش شود در مبدل‌ها می‌باشد. با توجه به بحث‌های آینده در مورد مبدل‌های الکترونیک قدرت این موضوع از اهمیت بسیار بالاتری نسبت به بقیه موارد برخوردار است (دما از مهم‌ترین پارامترهایی است که عمر سیستم را تحت تأثیر قرار می‌دهد هر ۱۰ درجه افزایش، عمر تقریباً نصف)

- به صورت ریاضی، قابلیت اطمینان به صورت $R(t)=e^{-\lambda t}$ تعریف شده و به معنی احتمال کارکرد صحیح سیستم است.

$t=0 \Rightarrow R(t)=1$ $\qquad$ $t=\infty \Rightarrow R(t)=0$

کارکرد قطعی $\qquad$ خرابی قطعی

- توجه کنید برای اینکه احتمال در $t=0$ صادق باشد باید فرض کرد که سیستم در ابتدای شروع به کار، بدون مشکل و ایراد بوده است.

- پارامتر λ که نرخ خرابی را در سیستم تعیین می‌کند به عنوان معیار قابلیت اطمینان در سیستم‌ها گزارش می‌شود.

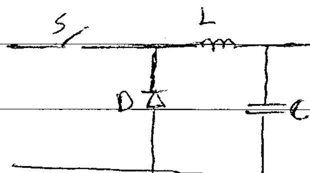
واحد $\lambda = \frac{1}{s} \Leftarrow$ واحد $\frac{1}{\lambda} \leftarrow s$ (ثانیه)

$\frac{1}{\lambda}$ را به عنوان شاخص عمر سیستم استفاده می‌کنیم.

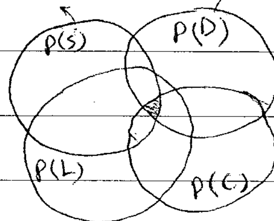
دلیل اینکه سراغ احتمال می‌رویم: ۱- مدل‌سازی غیرممکن است ۲- مدل‌سازی بسیار وقت‌گیر است.

- توجه کنید برای محاسبه قابلیت اطمینان در یک سیستم با توجه به تعریف فوق، باید احتمال کارکرد آن را محاسبه نمود.

- مثال: مبدل باک (buck)



برای کارکرد صحیح هر ۴ المان باید کار کنند.



ناحیه هاشور خورده $= P(S\cap D\cap L\cap C)$

$$\Rightarrow R_{converter}(t) = e^{-\lambda_S t}\cdot e^{-\lambda_D t}\cdot e^{-\lambda_L t}\cdot e^{-\lambda_C t} = e^{-(\lambda_S+\lambda_D+\lambda_L+\lambda_C)t}$$

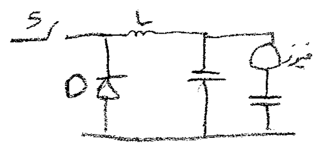
و به صورت کلی برای تمام سیستم‌هایی که مدل قابلیت اطمینان آنها سری است:

$$\lambda_s = \sum \lambda_i$$

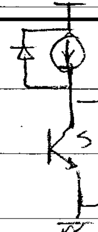
- مدل قابلیت اطمینان (برای هر سیستم سری و مستقل):



(مدل قابلیت اطمینان سری، یعنی وقوع خرابی در هر المان باعث خرابی در کل سیستم می‌شود)

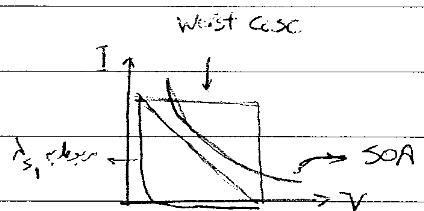


Year: Month: ۷۵ Day: Subject:

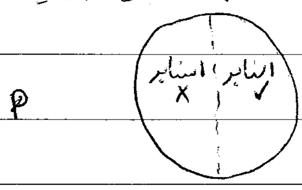


* مثال: کلید و اسنابر:

A P(کارکرد سیستم) = ?



P(s): احتمال کارکرد کلید



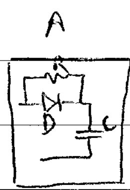
P

احتمال کارکرد کلید   احتمال کارکرد اسنابر

$$P(S) = P(S|A)P(A) + P(S|A')P(A')$$

$$e^{-\lambda_{S_1} t} \quad e^{-\lambda_{RCD} t} \quad e^{-\lambda_{S_2} t} \quad (1 - e^{-\lambda_{RCD} t})$$

A



$$\lambda_{RCD} = \lambda_R + \lambda_C + \lambda_D$$

- در مثال بالا اینکه میگوییم سیستم کار کند یعنی سوئیچ کار کند چون اسنابر در عملکرد مدار نقش ندارد فقط سوئیچ را در شرایط بهتری قرار میدهد.

- در گذشته نمیشد در مشخصه I-V مستطیلی کارکرد اما در کلیدهای امروزی مشخصه SOA آنها مستطیلی شده است. یعنی تبدیل شدن مشخصه I-V به مستطیلی الزاما منجر به سوختن کلید نمی شود و منجر به تلفات میشود.

- اگر فرض کنیم A یک شبکه RCD باشد اگر خازن از بین برود شبکه RCD کار نمی کند. اگر مقاومت از بین برود چون جریان inrush خیلی شدید می شود سوئیچ را میسوزاند (اگر هم نسوزاند تلفات را بیشتر می کند) (R مقاومت کوچکی نیست).

- λ_{S_1}: یعنی وقتی کلید مسیر I-V مشخص شده را طی کند، λ آن چقدر میشود. در این حالت، دما کم است تلفات کم است و λ_{S_1} عدد کوچکی است. در λ_{S_2} یعنی وقتی اسنابر نباشد مسیر مستطیلی را طی میکند و تلفات آن بالا میرود و λ_{S_2} بزرگتر نسبت به λ_{S_1} است.

- محاسبه λ برای اجزای مختلف:

توجه کنید در این رابطه دو روش بصورت کلی وجود دارد. ۱- روش پیش بینی ۲- روش تست

۱- روش پیش بینی:

$$\lambda = \lambda_b (\pi_i \pi_j \pi_k \cdots \pi_N)$$

λ پایه

ضرایب تصحیح برای شرایط مختلف کارکرد

π ها را از جدول بدست می آوریم

Subject

Date

مثلاً λ_b در جدول بر ازای دمای ۴۰° داده شده ولی در دمای ۱۰۰° ، Π_T را بدست می‌آوریم و در λ_b ضرب میکنیم

پس مثلاً برای محاسبه $P(S|A')$ سوئیچ مسیر مستطیلی را طی میکنند و مقداری به تلفات و جریان عمومی آن اضافه

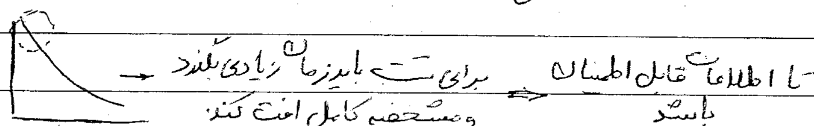
می‌شود و Π های مختلف را بدست آورده و λ_{S_T} را بدست می‌آوریم و $P(S|A')$ بدست می‌آید.

وقتی میخواهیم سیستم را طراحی کنیم سیستم موجود نیست که تست کنیم پس چاره‌ای جز روش پیش‌بینی نداریم.

*

۲- روش تست : در این روش مقدار زیادی المان تست می‌شود و بصورت آماری λ مربوطه محاسبه می‌شود.

مثلاً ۱۰۰۰۰ المان را تست میکنیم و مثلاً بعد از زمان ۱۰۰۰ ساعت نرخ خرابی را بدست آورده و λ را محاسبه می‌کنیم



۱- اطلاعات قابل اطمینان باشد ⟸ برای تست باید زمان زیادی بگذرد و مشخصه کامل افت کند.

- برای اینکه مشکل زمان طولانی تست را برطرف کنیم از تست های شتاب پیری سیستم استفاده می‌شود. با این تست می‌توان فرآیند سوختن المان را تسریع کرد. مثلاً اگر یک خازن ۱۰۰ ولت داریم آنرا در ۱۵۰ ولت تست می‌کنیم در عوض زمان کم می‌شود مثلاً اگر خازن در ۲۰۰ ترکید بر اساس روابط مثلاً به این نتیجه می‌رسیم که در ۱۰۰ ولت چند ساعت کار میکند.

λ_b در شرایط تست شتاب بدست می‌آید.

- توجه کنید در ضرایب Π ؛ مهمترین مشخصه‌ای که در تمام المانها (تقریباً) وجود دارد Π_θ است یعنی وابستگی λ به θ بسیار شایع و پر اهمیت است. دلیل این موضوع اثر شوکهای حرارتی بر ساختمان تمامی المانها است.

*مثال : دیود :

$$\lambda = \lambda_b \, \Pi_T \, \Pi_S \, \Pi_C \, \Pi_Q \, \Pi_E$$

λ_b :
- دیودهای معمولی = ۰٫۰۰۳۸
- دیودهای fast recovery = ۰٫۰۲۵
- زنر = ۰٫۰۰۲

طبق اعداد اگر بتوانیم از دیود معمولی استفاده کنیم دیود fast نگذاریم چون λ_b آن خراب است.

ضریب حرارتی

$$\Pi_\theta = \exp\left[-۳۰۹۱\left(\frac{۱}{T_j + ۲۷۳} - \frac{۱}{۲۹۸}\right)\right]$$

T_j : دمای پیوند، بر اساس روابط حرارتی بدست می‌آید

$$\Pi_S = V_S^{۲٫۴۳}$$

ضریب ولتاژ

ولتاژ تیک می‌ارزد احتمالا

$$V_S = \frac{\text{ولتاژ اعمالی}}{\text{ولتاژ نامی}} \qquad V_S > ۰٫۳$$

(ضریب ولتاژ)

$$\Pi_S = ۰٫۰۵۴ \qquad V_S < ۰٫۳$$

طبق رابطه بالا ؛ اگر مثلاً دیود در وضعیت بدی کار میکند یک گزینه این است که ولتاژ نامی آنرا بالا ببرد علاوه بر قرار دادن اسنابر برای دیود. سد روی قابلیت اطمینان آن اثر دارد. چون استرس ولتاژ را کم می‌کند

Subject

Date

توجه کنید برخی از ضرایب π قابلیت تغییر با شرایط مبدل را ندارند مثال :

π_Q = ضریب بسته بندی دیود است که در حالتهای مختلف مشخص می باشد

plastic $\pi_Q = 8$

JAN $\pi_Q = 2.4$

- استاندارد پیش بینی قابلیت اطمینان : HDBK - MIL - 217-F

- کنترل یا بهبود قابلیت اطمینان :

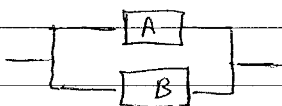
این بهبود در دو مرحله طراحی و بهره برداری امکان پذیر است . (یک گزینه استفاده از ای[5] بهتر است)

۱- در مرحله طراحی :

الف - استفاده از روش موازی سازی در مدل قابلیت اطمینان

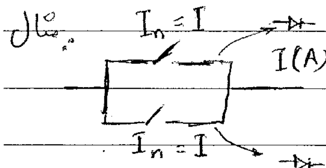
برای قطع سیستم باید هر دو از کار بیفتند

برای یک سیستم با مدل Reliability موازی



احتمال خطا با فرض استقلال $= P(A' \cap B') \Rightarrow P(A' \cap B') = (1 - e^{-\lambda_1 t})(1 - e^{-\lambda_2 t})$

مثال :



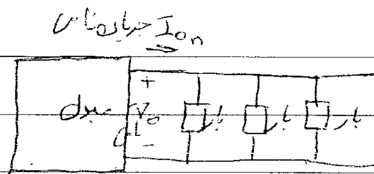
احتمال کارکرد : $= 1 - P(A' \cap B')$

- سیستم قابلیت اطمینان موازی ربطی به موازی بودن مداری ندارد

- یک نکته این است که وضعیت المانها بعد از خطا چه می شود مثلاً در مثال بالا برای اطمینان از اینکه وقتی سویئچ می سوزد مدار باز می شود میتوان از دیود استفاده کرد . البته وجود دیود باعث میشود احتمال هر مسیر سری شود و باید دیود را در نظر گرفت . (بجای دیود فیوز هم میتواند باشد)

۲- در مرحله بهره برداری :

در این حالت Derating یکی از ابزارهای مهم و پذیرفته شده است

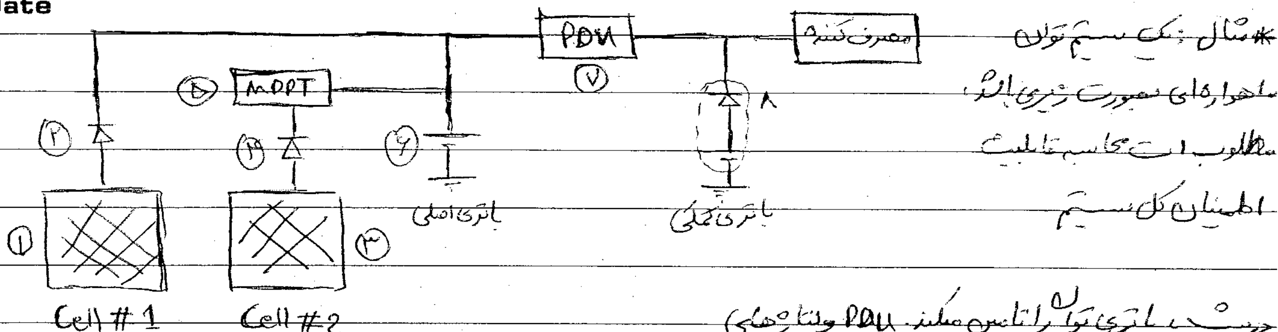


اگر بتوان برای لحظاتی بعضی بارها را از مدار خارج کنیم بار مبدل کم می شود بنابراین مبدل کمتر از توان مورد نظر تامین میکند بنابراین تمام دماها پایین تر می آید و ضریب π_θ کاهش می یابد و با این روش میتوان عمر را افزایش داد

Subject: *جلسه بیست و پنجم - ۹۰،۲،۲۵

Date

*مثال: یک سیستم تولید ماهواره‌ای بصورت زیر است. مطلوب است محاسبه قابلیت اطمینان کل سیستم

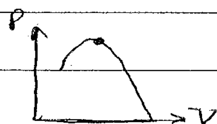


در شب باتری تولید را تامین میکند. PDU ولتاژهای لازم برای مصرف کننده را تامین میکند.

- باتری کمکی در حالت عادی خاموش است وقتی سمت راست از بین برود باتری کمکی وارد عمل می‌شود.

- دیودها برای جلوگیری از موازی شدن Solar cell ها می‌باشد

- MPPT یک کانورتر است که Solar cell را در حالت ماکزیمم توان نگه می‌دارد.



- توجه کنید بر طبق مشخصات مداری: مسیرهای (۱و۲) سمت چپ و (۳و۴و۵) باهم موازی هستند.

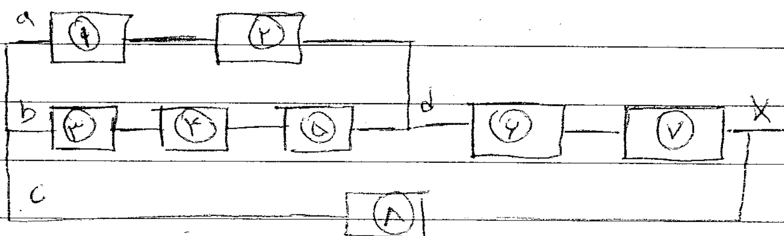
- fail کردن ۶ و ۷ به معنی fail کردن سیستم است. ۷ که واضح است. Solar cell ها در واقع منبع جریان‌اند و به یک وسیله‌ای برای تثبیت ولتاژ نیاز دارند که اینکار را باتری ۶ انجام میدهد بنابراین اگر ۶ fail شود کل سیستم مختل می‌شود بنابراین ۶ و ۷ در مدل قابلیت اطمینان بصورت سری قرار میگیرد.

کل ۱ تا ۷ هم اگر fail کنند باتری کمکی وارد مدار می‌شود و باتری کمکی انتقال توان را انجام میدهد بنابراین ۸ با کل ۱ تا ۷ موازی است.

- مسیر ۶ و ۷ باهم سری بوده و با مسیرهای فوق‌الذکر سری می‌باشند. مسیر ۸ با کل مسیرهای فوق موازی می‌باشد.

مدل Rel کل سیستم:

با شکل مقابل میتوان نقاط ضعف سیستم را بدست آورد.



$R_1 = 0.9$, $R_2 = 0.8$
$R_3 = 0.8$, $R_4 = 0.8$
$R_5 = 0.9$
$R_6 = 0.99$, $R_7 = 0.9$
$R_8 = 0.7$

$R_{ad} = R_1 R_2 = (0.9)(0.8) = 0.72$

$R_{bd} = R_3 R_4 R_5 = (0.8)(0.9)(0.9) = 0.576$

مسیرهای ad و bd باهم موازی می‌باشند بنابراین مکمل قابلیت اطمینان آنها حاصلضرب مکملهای هریک از مسیرهای باشد

Subject: احتمال کارنکردن

$Q \triangleq \bar{R}$ $Q = 1 - R$ ⟹ $\begin{cases} Q_{ad} = (1 - R_{ad}) \\ Q_{bd} = (1 - R_{bd}) \end{cases}$ ⟹ $Q_{1-5} = Q_{ad} Q_{bd} = (1-0{,}72)(1-0{,}57) = 0{,}119$

⟹ $R_{1-5} = 1 - Q_{1-5} = 0{,}88$

مدل Rel ساده شده تا اینجا بصورت زیر است:

R_{1-5} — R_6 — R_7 (سری) موازی با R_8

$R_{6-7} = R_6 R_7 = (0{,}99)(0{,}9) \approx 0{,}9$ $R_{1-7} = R_{1-5} \cdot R_{6-7} = 0{,}88 \times 0{,}9 = 0{,}792$

$Q_{1-7} = 1 - R_{1-7} = 1 - 0{,}792 = 0{,}208$ $Q_8 = 1 - R_8 = 1 - 0{,}7 = 0{,}3$

$Q_{1-8} = Q_{1-7} Q_8 = (0{,}208)(0{,}3) = 0{,}06$ ⟹ $R_{1-8} = R_{tot} = 1 - Q_{1-8} = 0{,}94$

* مثال: یک مبدل کلیدزنی با خروجی $V_{DC} = 50V$ مفروض است. این مبدل در خروجی از خازن تانتال (wet) ۱۳۴D (VISHAY) استفاده کرده است. ظرفیت خازن بکار رفته $22\mu F$ و ولتاژ 50V است. قابلیت اطمینان را بیابید؟ روش بهبود قابلیت اطمینان را بیابید؟ (یک مرحله قبل‌تر از مثال قبلی است.)

- بر طبق استاندارد MIL 217 ضریب قابلیت اطمینان (λ) به عوامل زیر وابسته است (بخش ۱۰ - خازنها)

π_V: (ضریب ولتاژ)، π_C: (ظرفیت خازن)، π_{SR}: (مقاومت سری)

الف) خازن $22\mu F$ و 50V را میخواهیم چک کنیم

π_C: بر طبق جدول ظرفیت: $\pi_C = 3{,}4$

π_V: در مورد خازن تانتالیوم: $\pi_V = \left(\frac{S}{0{,}6}\right)^{17} + 1$ $S = \frac{\text{ولتاژ کاری}}{\text{ولتاژ نامی}}$

در حالت اخیر: $S = \frac{50}{50} = 1$ ⟸ $\pi_V = 5910$

π_{SR}: برای این پارامتر ابتدا CR را محاسبه کرده: $CR = \frac{\text{مقاومت سری خازن}}{\text{ولتاژ اعمالی به خازن}}$. مقدار π_{SR} را از جدول بر حسب مقادیر CR قرائت می‌کنیم

C_R	π_{SR}
> 0,8	0,66
0,6 - 0,8	1
⋮	⋮
0 - 0,1	3,3

برای خازن انتخاب شده: $E_{SR} = 0{,}1\Omega$ ⟸

$CR = \frac{0{,}1}{50} = 2 \times 10^{-3}$ ⟹ $\pi_{SR} = 3{,}3$

هرچه مقاومت سری خازن را بالا ببریم درست است که از خازن دور شدیم ولی میتوان Rel را تا سه برابر افزایش داد.

Subject

Date

- توجه کنید این محاسبه نشان میدهد افزودن مقاومت سری به خازن در افزایش Rel بسیار نقش مثبتی دارد

(مثال: برای بهبود Rel در این خازن چقدر مقاومت باید با آن سری کرد؟)

$(\pi_{SR} = 3.3 \to 1 \Rightarrow C_R = 0.6 \Rightarrow 0.6 = \frac{R_s}{50} \Rightarrow R_s = 30$ اهم $)$

یعنی حتما مقاومت ۳۰ اهم (که عدد بسیار بزرگی است) را پل و تلفات کلی را خیلی بالا میبرد ولی قابلیت اطمینان را بالا میبرد.

دلیل این امر است که مقاومت سری جریان rms خازن کاهش می‌یابد و دما پایین می‌آید و قابلیت اطمینان بالا میرود.

- اکنون برای بهبود Rel از دو خازن سری شده با هم استفاده میکنیم.

برای اینکار از دو خازن سری شده ۴۷۰μF و ۵۰V استفاده میکنیم (تقریباً ظرفیت ۲۲۰μ را میگیریم)

π_C: بر طبق جدول استاندارد: $\pi_C = 4$ ✓

π_{SR}: از بیانات ✓

$\pi_{SR} = 3.3 \Leftarrow CR = \frac{0.75}{\left(\frac{50}{24}\right)} = 3 \times 10^{-2}$ (مثل حالت قبل)

$\pi_V :\ 0.5 = \frac{25}{50} = S \Rightarrow \pi_V \approx 1$

- در حالت اخیر: $\lambda_C = 2$ بنابراین در مورد خازن مذکور سطح ولتاژ مورد اعمالی بسیار در Rel مهم بوده و این عوامل از استفاده صحیح از المانهاست.

- دلیل اینکه سری کردن را انتخاب کردیم این است که در حالت قبلی ۵۹۰ = π_V بود یعنی اثر بسیار قابل توجهی در خراب کردن Rel دارد بهمین دلیل دو خازن را سری میکنیم که ولتاژ اعمالی را پایین بیاوریم. راه دیگر این بود که ولتاژ اعمالی را نصف کنیم.

* جلسه بیست و ششم ۹۰/۲/۲۷ *

مدارهای چاپی در الکترونیک قدرت

- توجه کنید برای پیاده سازی مدارها از مدارهای چاپی که شامل یک لایه عایق (معمولاً مس) با روکش مقطع یا عایق از جنس سیلیکون استفاده میشود از آنجا که کوتاه اتصالات مدارها توسط این تکنیک PCB تعیین شده و از روی آن مشخصات مدار مانند نویز و تداخل و تلفات خطوط اتصال و ... بدست می‌آید مسئله PCB از مهمترین بحثها در پیاده سازی مدارها است.

- توجه کنید که PCB تا جایی که ابعاد و مشخصات پارازیت مدار بصورت غیرعادی در بیاید توجه نداده است



- توجه کنید بردهای خام PCB با ضخامت عایق و مس روی آن شناسایی میشوند (ضخامت مس بسیار کمتر از عایق است)

مثال: PCB 1.6mm ← یعنی قطر عایق آن 1.6mm می‌باشد

مثال: PCB 2.4mm - - - 3.2mm

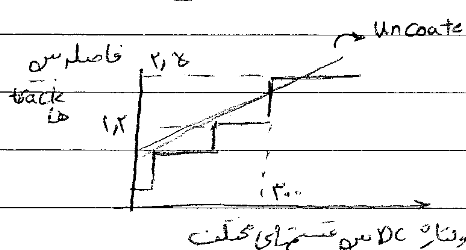
Subject

Date

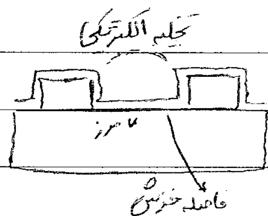
- برای ضخامت مس از واحد اونس (Oz) استفاده می‌شود Oz واحد جرم است.
- تعریف: منظور از PCB یک اونسی (1oz) یعنی ضخامت 1oz مس که روی یک سطح با ابعاد مشخص پهن شده باشد.

$\Rightarrow 1oz = 1.4\ mil \qquad mil = \frac{1}{1000}\ inch$

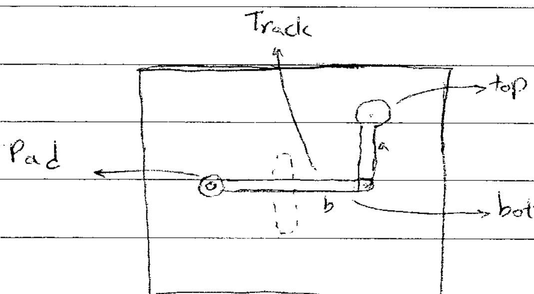
- بصورت استاندارد: PCBهای $\frac{1}{2}oz$ و 1oz و 2oz داریم
- PCB 2.4_{mm} استحکام مکانیکی خیلی خوبی دارد اما اشکال آن این است که فونتاژ مثلاً پایه‌های ای سی مشکل است.
- چند نکته را باید در رسم مدار دقت کنیم: یکی مقطع مسی حاصل که در مسیر جریان قرار میگیرد و دیگری فاصله بین دو قسمت



اگر در ولتاژ ۳۰۰ ولت کار میکنیم فاصله هایی که به نزدیکتر هستیم را در نظر میگیریم. بنابراین در ولتاژ ۳۰۰ ولت، 2.5mm فاصله را قرار میدهیم.
Uncoated PCB یعنی روی track ها هیچ لایه عایقی نداریم.



- پس از انتخاب PCB، نقشه مدار چاپی را مستقل میکنیم و قسمتهای not نقشه را از روی مدار برمیداریم و نقشه ساخته می‌شود. و بعد از آن یک لایه سبز روی مدار قرار میگیرد و کنار المانها شماره ها نوشته می‌شود. وقتی چاپ سبز داریم یک لایه عایق طبق شکل مدار را میپوشاند. اما این عایق در تحلیل خزشی اثری ندارد (اثر مثبت که دارد، جلوگیری از آلودگی)



در شکل مقابل track a در لایه بالایی (top) و track b در لایه bot (زیرین) قرار دارد. به محل هایی که پایه المان به آن لحیم میشود Pad گوییم. به نقطه‌ای که لایه را عوض میکند برای اتصال (ارتباط لایه بالایی و پایینی) یک سوراخ ایجاد کرده و داخل سوراخ قلع و یا مس میریزیم که به آن Via گوییم.

- بین طبق نمودار فاصله مینیمم را تعیین میکنیم. فاصله مینیمم باید از این مقدار کمتر نشود. با پروتل نقشه مدار را رسم میکنیم و سازنده آن را میسازد. در پروتل میتوان یک فاصله Clearance تعریف کرد یعنی به یک track هیچ مادی‌ای به فاصله کمتر از فاصله clearance از آن track، چه مس زمین و یا غیر زمین نباید قرار گرفته باشد.
باید دقت کرد عرض track ها کنار هم از دو سیم و یا دو صفحه کنار هم بالاتر است چون در مقطع ضخامت 1.4^{mm} را دارند و از دید گاه هم مثلاً سوزنه دیده میشوند و میدان هم افزایش پیدا میکند و استقامت عایقی پایین میاید.

Subject

Date

- نکته بعد استقامت حرارتی است طبیعتاً با خطرهایی که داریم مثل فیوز عمل میکنند و وقتی جریان بالا رود داغ میکنند و قطع میکنند.

- مشخصات PCB ساخته شده:

اگر فاصله را رعایت کرده باشیم و پهنا را درست انتخاب کرده باشیم بعد نه جرقه میزند و نه مسائل حرارتی دارد و تنها ممکن است مشکل اطلاعاتی داشته باشد یعنی ممکن است یا تداخل کند و یا نویز بگیرد. برای انجام این کار به یک سری مشخصات PCB ساخته شده نیاز داریم یعنی track PCB های که داریم رسم میکنیم چقدر مقاومت پیدا کرده و چقدر سلف و خازن دارد. مقاومت track اگر پهنا را درست انتخاب کرده باشیم از دیدگاه افت و بازده اهمیت پیدا میکند (چون مطمئن هستیم ترک آب نمیشود.)

- توجه کنید بعد از رسم مسیرها باید مشخصات آنها را به عنوان سیم های ارتباطی بدست آوریم.

الف- مقاومت:

$$R = \rho_{cu} \frac{l}{A}$$

l: طول مسیر $\qquad A$: $W \times t$ (پهنا W)، t: $\begin{cases} 1oz \\ 2oz \end{cases}$

میتوان افت track یا تلفات آن را پیدا کرد. اگر افت زیاد باشد و یا تلفات زیاد باشد میتوان یا پهنا را زیاد کرد و یا برد را عوض کنیم و یا فاصله بین دو قسمت را کم کنیم.

ب) اندوکتانس: برای یک مسیر تنها:

$$L = 2\left(\ln\left(\frac{l}{t+w}\right) + 0.5\right) \quad nH$$

(l: طول، t: ضخامت، w: پهنا)

(اندوکتانس یک track مستطیلی تنها)
(که در کنار آن چیزی نیست از جمله صفحه زمین)

- اگر به موازات این مسیر یک صفحه زمین باشد روی اندوکتانس اثر کاهشی دارد (از طریق آینه جریان) در این حالت، اندوکتانس برابر است با:

$$L = \frac{2hl}{w} \quad \frac{nH}{cm}$$

که در این رابطه h فاصله مسیر تا صفحه زمین است

(شکل: مسیر با ضخامت t به فاصله h از صفحه زمین)

بنابراین توصیه میشود که در مسیرهای طولانی که اندوکتانس قابل توجه میشود حتماً در زیر آن صفحه زمین رد شده باشد که اندوکتانس کاهش پیدا کند.

(1) توجه کنید افزایش پهنای مسیر روی مقاومت اثر مستقیم دارد ولی روی اندوکتانس خیلی اثر ندارد.

به‌مثال: $W = 0.1^{cm} \rightarrow 1^{cm} \Rightarrow L: 9.7 \frac{nH}{cm} \rightarrow 5.6 \frac{nH}{cm}$

$\times 10 \Rightarrow \div 2$

- در تمام موارد چه صفحه زمین بذاریم چه نگذاریم توصیه اکید کم کردن طول است که هم اندوکتانس و هم مقاومت را کم میکند و به کاهش افت‌های پارازیتی کمک میکنند.

در پروژه، برای جاهای حساس مثل کلیدها و جاهایی که تغییر جریان شدیدی داریم این عدد باید محاسبه شود و بررسی کنیم که مشکلی بوجود نمی آید.

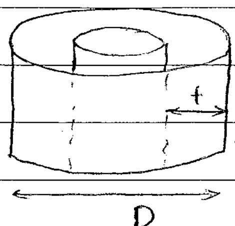
- اسلب را باید از پد بگیریم نه Via (چون اتصال محکمی دارد)

Subject

Date

مثلاً یک جایی که لازم است اندوکتانس را حساب کنیم در ابوگیت است اگر فاصله گیت طولانی شود اندوکتانس تعیین کننده rise time میشود.

(۲) Via : با توجه به طول بردها معمولاً Via ها اندوکتانس قابل توجهی ندارند اما چون ضخامت مسی آنها کم است میتوانند اثر افزایش مقاومت داشته باشند.



مثال: برای یک Via متداول (همه mil) ← $t = 1$, $d = 20$, $l = 63^{mil} = 1.6mm$ ← $R = 2.4^{m\Omega}$ (مقاومت نهایی)

- تا جایی ممکن است بایستی کنیم Via ها را به مسیر اطلاعات منتقل کنیم و در مسیر قدرت و تغذیه تا جایی ممکن از Via خودداری کنیم. اگر مجبور باشیم از Via استفاده کنیم:

برای کاهش مقاومت در مسیر Via از Via های موازی استفاده می شود.

$$N = \frac{R_{via}}{R_{مطلوب}}$$

* جلسه بیست و هفتم - ۹۰/۳/۱ *

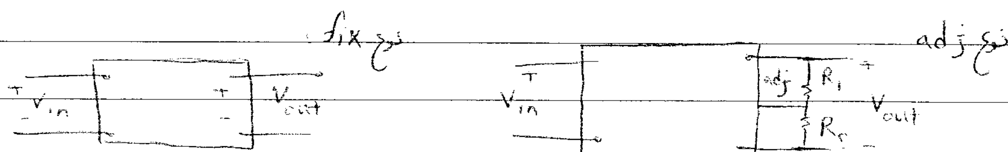
- مجتمع سازی در الکترونیک قدرت:

تراشه‌ها و مدارهای مجتمع قدرت در خانواده های زیر موجود می باشند: ←
1. منابع تغذیه آماده
2. کنترلرهای کنترل کننده های مدیریت توان
3. منابع کلیدهای مجتمع شده با مدارهای جانبی

الف - منابع تغذیه آماده:

مثال بارز این مدارهای مجتمع، DC به DC های موجود در بازار که در خانواده ها و انواع مختلف از نظر سطح ولتاژ ورودی و خروجی موجود می باشند. در این رابطه نکات زیر اهمیت دارد.

(۱) انواع



توجه کنید معمولاً انواع adj در کل بازه ولتاژ خروجی دارای بازه بهتری از نوع fix هستند. بنابراین تنها به صورت ... بکار میروند.

- معمولاً از انواع adj که $V_o = (1 + \frac{R_1}{R_2}) V_{adj}$ که V_{adj} معمولاً ۱٫۲۵ یا ۲٫۵ ولت می باشد.

Subject

Date

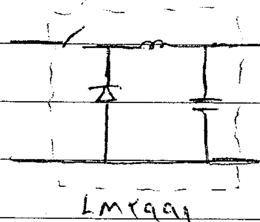
۲) توجه کنید بدلیل حجیم بودن المانهای ذخیره کننده انرژی، معمولاً در این خانواده از مدارهای مجتمع این المانها را بیرون قرار می‌دهند.

مثال LTM۴۶۰۹ DC/DC ۳۰V به ۴٫۵V (۱۰A) بازدهی > ۹۸٪

ساختار داخلی buck-boost است اما سلف و خازن آن باید بیرون قرار داده شوند.

در این حالت محاسبه خازن و سلف احتمالی بر اساس ساختار داخلی و ریپل مورد قبول در خروجی صورت میگیرد.

- مثال: LM۲۹۹۱ یک مبدل کاهنده از نوع buck است

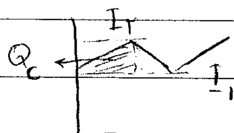


- در این مبدل ریپل خروجی در ولتاژ +۵V و 1A برابر ۲۰mV می‌باشد

برای کاهش ریپل باید خازن خروجی را افزایش داد که رابطه آن از رابطه مبدل buck پیروی میکند.

$$\Delta i_L = \frac{V_i - V_o}{L} DT_s$$

(با صرف نظر از ΔV_o در این رابطه)

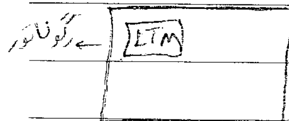


$$\Delta V_o = \frac{Q_c}{C}$$

با معلوم بودن L و C داخلی این قطعه، میزان خازن اضافه بدست می‌آید.

- توجه کنید این افزایش خازن در مثال فوق باید با توجه به ملاحظات پایداری صورت گیرد که بصورت max خازن مجاز در خروجی مبدل داده می‌شود. (بیشتر بخاطر پایداری مبدل)

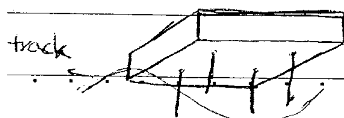
۳) تداخل و نویز: توجه کنید این مبدلها با وجود ویژگیهای مانند ابعاد کم در توانهای قابل توجه (در مقایسه با رگولاتورهای خطی 78XX) و بازدهی مناسب (عموماً بالاتر از ۷۰٪) در تمام محدوده بار (۱۰٪ - ۹۰٪) بدلیل مشکل ایجاد نویز سوئیچینگ باید با احتیاط و با توجه به EMC انتخاب شوند (مثال) در LTM۴۶۰۵ که یک رگولاتور سوئیچینگ با ولتاژ خروجی ثابت ۵ ولت است از سلفهای دوبل هسته استفاده شده است که نویز سوئیچینگ تولید میکند که بر طبق دستورالعمل باید در عقب مدار قرار گیرند تا نویز جذب شده توسط بقیه مدار کاهش یابد.



۴) Min بار: عموماً این مبدلها برای جلوگیری از ناپایداری در بارهای کم نیاز به یک حداقل بار در خروجی دارند.

مثال: ۴۳۰V Min/Max یک رگولاتور ±۱۵V و ۱٫۵A است که در هر خروجی نیاز به ۲٫۵mA جریان حداقل برای پایداری دارد.

۵) ایزولاسیون (عموماً به کمک ترانسفورماتور یا اپتو) در این حالت تست استقامت عایقی بین اولیه و ثانویه انجام شده است و باید در برگه استاندارد مربوط ارجاع شده باشد.



⇐ DC/DC با بدنه عایق بیشتر مورد توجه اند

وجود min باعث عدم خراب شدن باز دهی بهبود پایداری

Subject

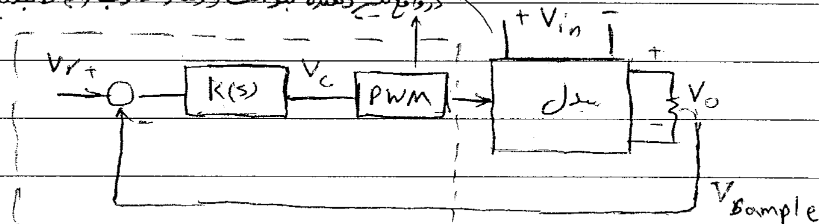
Date

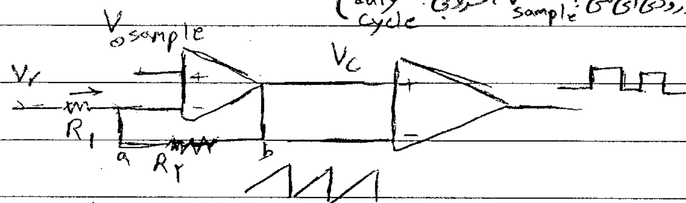
انواع دیگر این رده ابزارهای مجتمع شامل PFC های آماده می باشد. در این حالت، ساختار عموماً یک boost است که در خروجی ولتاژ DC ثابتی تولید میکند.

ب - کنترل کننده های مدیریت توان (5)

در این رده عموماً المان های قدرت در خارج نصب میشود ولی کل کار کنترل در داخل این خطوط صورت میگیرد.

* مثال: (TL494)

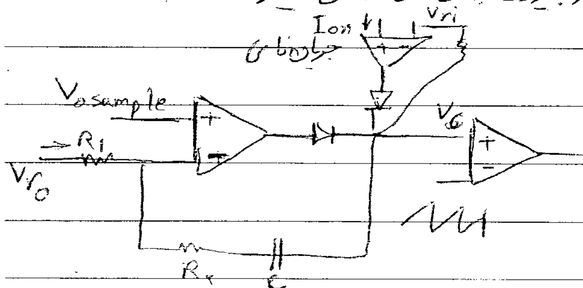




$$\frac{V_r - V_{os}}{R_1} = \frac{V_{os} - V_c}{R_2} \Rightarrow V_c \simeq \frac{R_2}{R_1}(V_{os} - V_r)$$

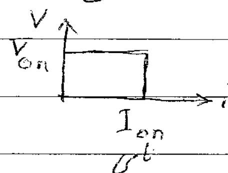
مثل این است که یک کم کننده و یک گین داریم بنابراین یک کنترل کننده P هستیم که خروجی آن متناسب با Error است و ضریب آن $\frac{R_2}{R_1}$ است. مزیت کنترل کننده proportional این است که سریع است و خطای ماندگار دارد برای رفع این مشکل در مسیر ab به جای R_2 تنها، R_2 C_2 قرار میدهیم. R_1 و R_2 و C_2 از بیرون به آی سی وصل میشود.

- امکانات آی سی:



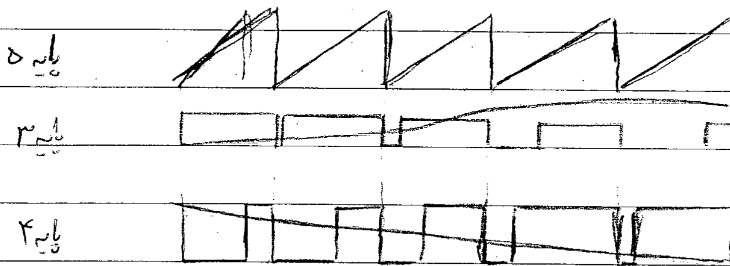
طبق شکل:

دو دیود و یک اپ امپ در آی سی قرار داده شده است، V_c برابر آن دیودی که بزرگتر است میشود. این اپ امپ باعث می شود که در عین حال که جریان و ولتاژ را رگوله میکنیم جریان را هم رگوله کنیم. مشخصه یک منبع تغذیه ایده آل بصورت مقابل است: یعنی تا جایی که جریان به I_{on} نرسیده منبع، منبع ولتاژ است و وقتی به I_{on} رسید منبع جریان میشود.



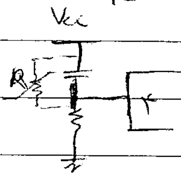
- تا وقتی I خروجی مبدل به I_{on} نامی نرسیده، error اپ امپ منفی است و خروجی آن صفر است.
به محض اینکه جریان به I_{on} نامی برسد، ولتاژ افت کرده، یک اپ امپ عوض اپ امپ دیگر را بازی میکند.
- دو دیود معادل AND آنالوگ است.

Subject
Date



وقتی مبدل را روشن میکنیم ولتاژ خروجی صفر است و کم کم بالا می آید.

بر این اساس پالس خروجی Comparator, pwm ، تفاضل دو تا میشود. در ابتدا کل پالس باز است و با گذر زمان که کم کم ولتاژ بالا می آید عرض پالس کمتر می شود. مشکل این است که عرض پالس در اول کار، کاملاً باز شده بنابراین ماکزیمم جریان از خازنها و سلفها عبور می کند و اگر شبیه سازی کنیم اورشوت شدیدی در جریان سلف بوجود می آید (مثلاً در مبدل باک و بوست) و این ماکزیمم جریان باعث به اشباع بردن و سوختن کلیدها می شود. برای حل مشکل ، موج دندان اره ای را با یک موج خارجی مقایسه میکنیم (پایه ۴) (dead time control) برای این کار یک در پایه ۴ یک ولتاژ میسازد که در ابتدا ماکزیمم است و بتدریج کاهش میابد. حال تقاطع ۴ و ۵ در Comparator ، عرض پالسها را طبق شکل بالا میدهد (آخرین شکل) ، حاصل این دو AND (دو پالس آخر در شکل بالا) در خروجی ظاهر می شود بنابراین در ابتدای کار ، پایه ۴ مانع از باز شدن بی رویه پالسها میشود و یک راه اندازی نرم بوجود می آید. در این ای سی پالس حداکثر میتواند ۹۶٪ درصد شود و حداقل پالس ۴۸ درصد است. برای ساختن موج پایه ۴ از شکل زیر استفاده می کنیم



اگر بخواهیم پالس بجای ۴ درصد ، ۱۰ درصد deadtime داشته باشد یک مقاومت دیگر (مقاومت R در شکل) قرار میدهیم

- طبق دیتاشیت مرجع ، Q_1 و Q_2 جریان تا 250mA را تحمل میکنند و با توجه به اینکه ولتاژ ای سی تا 40w است این ای سی میتواند 20w توان تامین کند و برای بسیاری از کاربردها کافی است

- اگر ما سفت در خروجی قرار گیرد Q_1 و Q_2 بعنوان فرمان استفاده می شود.

- اگر Output را low کنیم (یعنی پایه ۱۳ را زمین کنیم) Q_1 و Q_2 با هم روشن می شوند و با هم خاموش می شوند

- اگر Output Control را hi کنیم Q_1 و Q_2 عکس هم اند یعنی Q_1 وقتی روشن است Q_2 تنها خاموش است و dead time حداقل ۴ درصد بین آنها حتماً رعایت می شود.

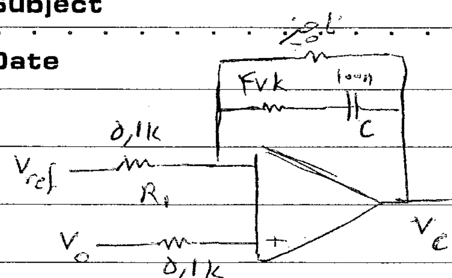
- با تنظیم R_T و C_T در پایه ۵ و ۶ میتوان فرکانس را تا 300k افزایش داد.

- پایه ۱۳ ، را میتوان برای V_{ref} و V_{re} استفاده کرد و کنترل را با تنظیم نرخ Sampling انجام میدهیم یعنی اگر در خروجی تقسیم مقاومتی داریم تقسیم مقاومتی را تغییر میدهیم تا نرخ Sample را تغییر دهیم.

- مرال یک مبدل باک است که توسط ای سی TL494 کنترل می شود.

Subject

Date

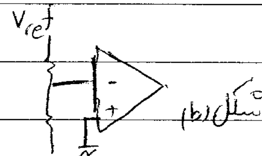


مقاومت یک مگا اهم برای این است که ساختار مقابل ناپایدار است (چون خازن در مسیر فیدبک داریم) بنابراین با یک مقاومت بزرگ انتگرال گیر را خراب میکنیم.

$$\frac{V_r - V_o}{R_1} = \frac{V_o - V_C}{R_C + \frac{1}{CS}} \Rightarrow (V_r - V_o)\left(\frac{R_C}{R_1} + \frac{1}{R_1 CS}\right) = V_o - V_C$$

$$\Rightarrow V_C = (V_o - V_r)\left(\frac{R_C}{R_1} + \frac{1}{R_1 CS}\right)$$

PI



- یک مقاومت ۱۰ اهمی در مسیر برگشت خروجی و مسیر برگشت ورودی قرار داده شده است. بنابراین مقاومت های ۱۰ جریان خروجی را مانیتور میکند و مثل این است که error amplifier دوم را طبق شکل (b) بست.
- پایه ۴ زمین شده، یعنی از قابلیت راه اندازی نرم استفاده نشده است.
- پایه ۱۳ low شده یعنی C_1 و C_2 ~~با~~ با هم کار میکنند (E_1 و E_2 زمین شده) با آمدن پالس ولتاژ بین کلید قدرت پایین می آید و ترانزیستور قدرت با پالس می شود.
- مقاومت ۴۷ در بیس ~~...~~ برای این است که بیس را خالی کند، نتیجه میگیریم که این مبدل، خیلی مبدل خوبی نیست چون اگر فرکانس کلیدزنی بالا باشد باید ۴۷ را خیلی کوچک کنیم با کوچک کردن این مقاومت جریان شدیدی در ترانزیستورها وارد میشود و از این نظر ممکن است بازدهی خیلی خوب نباشد.
- در پروژه از TL ۴۹۴ با همه امکانات در پروژه استفاده می کنیم. باید EMC را در مدارهای کنترل لحاظ کنیم.

جلسه بیست و هشتم ـ ۳/۳/۹۰

ساخت یک ~~...~~ منبع جریان با TL ۴۹۴:

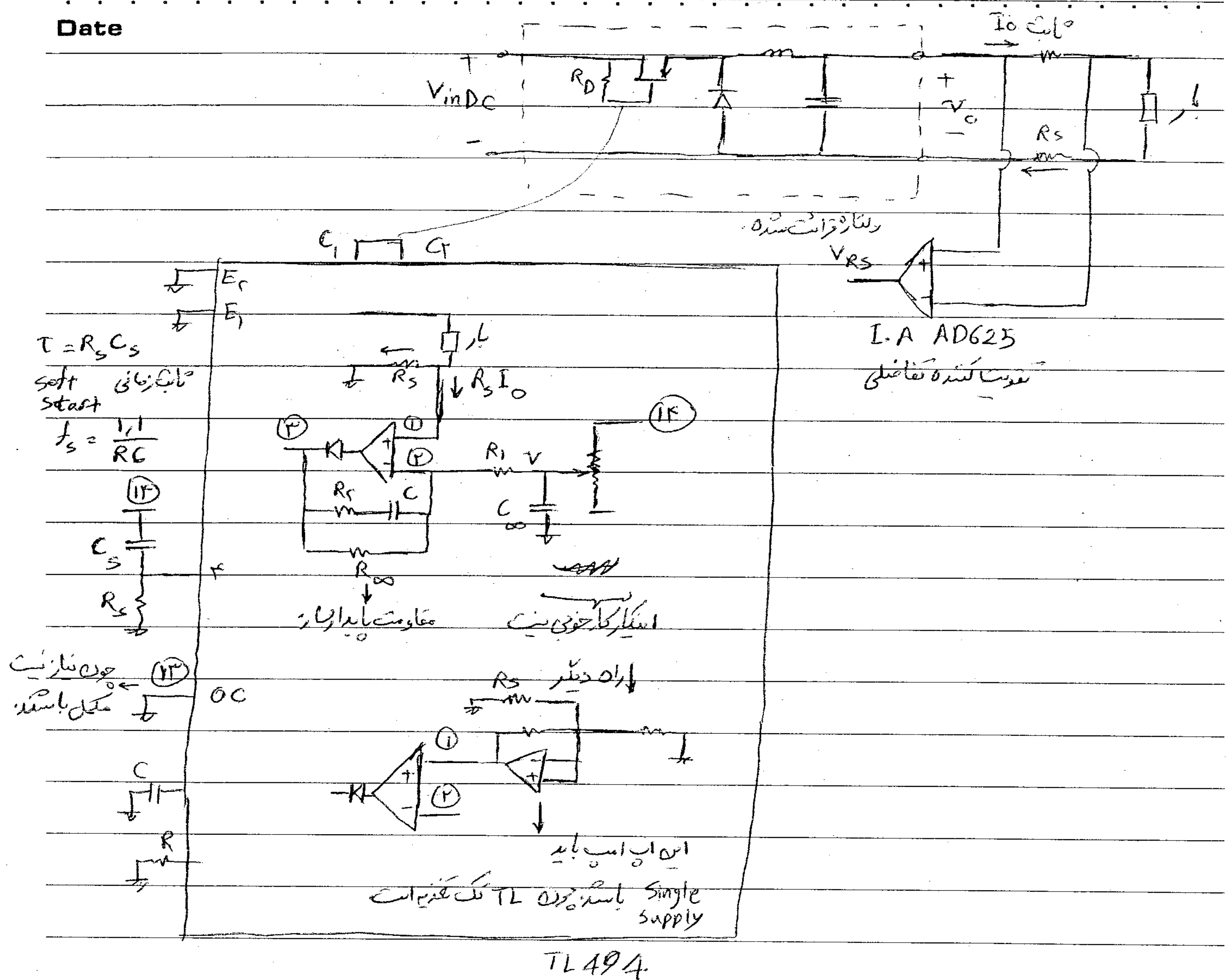
هدف ساخت یک منبع ولتاژ کنترل شده است طوری که از دید بار منبع یک منبع جریان دیده شود (کاربرد: هیترها)

توضیح مدار: ابتدا باید جریان را به کمک یک سنسور جریان به ولتاژ تبدیل نمود. اولین ایده برای جریانهای کم استفاده از مقاومت شنت است.

هدف استفاده از TL ۴۹۴ است. و ثابت نگه داشتن I است. برای اینکه جریان خروجی ۱۱ آمپر بگیریم و برای ۱۲A-۱۰ مقاومت شنت یک گزینه است و میتوان سنسور جریان قرار داد. ما از مقاومت شنت استفاده میکنیم

Subject

Date



مقاومت سنس را میتوان بالا و یا پایین قرار داد. اگر بار زمین شده باشد پایین بهتر از بالا است چون اگر بخواهیم از بالا قرائت کنیم هیچکدام از دو سر R_s زمین نیست و کمی مدار پیچیده می‌شود ولی اگر ولتاژ کم است و بار هم زمین نیست ترجیحاً از پایین استفاده میکنیم (که داخل تاردیتا داده شده است) ولتاژ خود را به پایه ① TL 494 میدهیم.

حداقل ولتاژ قابل فهم برای ورودی TL برابر ۵mV است بنابراین در جریان $I_o = 2A$ ... $R_s = \frac{1}{4}$

$P_{RS} = 1W$

V باید عددی باشد که میخواهیم در آن عدد رگوله کنیم برای مثال در حدهای ولتاژ ۵V که قرار است پایه ① روی آن قرار بگیرد. ولتاژ ref آی‌سی، ۵V است بنابراین نمیتوان مثل مدار حلقه قبل، ولتاژ ref آی‌سی را مستقیماً به V وصل کرد، و از پتانسیومتر و خازن بزرگ استفاده می‌کنیم و بعد به پایه ۱۴ وصل میکنیم. این کار عموماً کار خوبی نیست چون اولاً سعی میکنیم تا جایی که ممکن است از پتانسیومتر استفاده نکنیم.

— اگر ولتاژ ورودی کمتر از ۲۰V باشد امکان درایو مستقیم وجود دارد. در این صورت که E_1 و E_2 را زمین میکنیم و C_1 و C_2 را به هم وصل میکنیم.

Subject

Date

وقتی پالس می‌آید ترانزیستورها فعال می‌شوند و کلکتور زمین می‌شود و روی سورس منفی گیت ولتاژ مثبت ورودی می‌افتد که چون روی سورس گیت ولتاژ مثبت ورودی می‌افتد که چون از ۲۰V کمتر است خطری برای ماسفت ندارد و چون کانال P است آن را روشن می‌کند و تنها اشکال آن این است که زمانی که ماسفت قطع می‌شود باید برای دشارژ کردن مقاومت R_D را نیاز داریم.

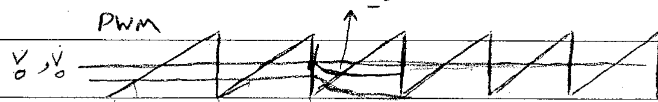
- سرعت تخلیه به R_D بستگی دارد. فرض کنید: $f_s = 100k$, $T_D = 100ns$ و $C_G = 1n$ ⇐ $R_D = 100\Omega$, $T_D = R_D C_G$. پس جریان عبوری $\frac{V_{in}}{R_D}$ می‌شود.

- با روشن کردن مدار، ولتاژ و جریان خروجی صفر است بنابراین پالسها باز می‌باشد. بعد از اینکه نرخ soft start ... رشد خود پالسها به ترانزیستورها اعمال می‌شود و در نهایت ولتاژ خروجی را بالا می‌برد. به عبارت دیگر با فیدبک جریان، شکل فیدبک ولتاژ را عوض می‌کنیم.

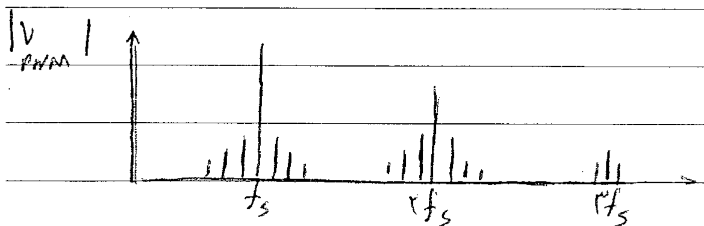
- در این مدار زمین شده اگر بار زمین شده باشد بستگی به این دارد که ورودی زمین شده است یا نه. اگر ورودی زمین شده باشد فیدبک را باید از R_S بالا بگیریم و ایزوله قرائت کنیم (با مثلاً ایزوله ترانسی و یا قرائت دیفرانسیل)

- روش کنترل Skip Cycles (TNY - ۲۷۴)

در این روش کنترل بر اساس on/off کردن پالسهای فرمان کلید منبع انجام می‌شود. در این حالت پالسها عرض ثابت و مشخص دارند و فقط با اعمال و قطع آنها عمل کنترل ولتاژ انجام می‌شود.



بعد از مدتی پالسها به حالت اول برمی‌گردند
فاصله بین دو لبه پالس رونده ثابت است



مزیت: مطمئنیم وقتی بار از صفر تا ماکزیمم تغییر می‌کند طیف فرکانسی از این محدوده خارج نمی‌شود. دامنه تغییر می‌کند اما محل همین جا ثابت است بنابراین می‌دانیم فیلتر را کجا بگذاریم و نویز EMI کجا ایجاد می‌شود.



- در روش Skip Cycles تا وقتی ولتاژ خروجی روی V_r بوده یعنی منبع درخواستی ندارد و پالسها قطع است. وقتی ولتاژ خروجی افت کند پالسها را اعمال می‌کند (با عرض پالس مشخص و بصورت ممتد) تا زمانیکه ولتاژ خروجی به اندازه مطلوب نرسد. قطع پالس اتفاق نمی‌افتد.

(ریپل را با جاذب خروجی اصلاح می‌کنیم)

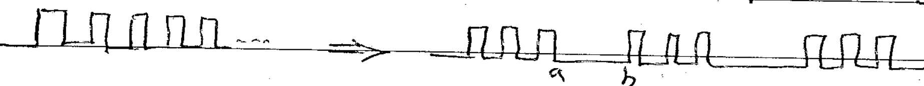
Subject

Date

فیلتر کردن در این روش مشکل است. و در توانهای کم و کاربردهای غیر حساس استفاده میشود.
مزیت این روش این است که کنترل کننده نیاز نیست و سیستم آن همیشه پایدار است. علاوه خیلی سریع است چون در این روش جهت تولید پالسهای ولتاژ خروجی نگاه میکنیم اما در PWM به ولتاژ نگاه میکنیم که از کنترل کننده PI آمده و لحنی کنترل کننده وارد می شود و خیلی کندتر است.

- در روش Skipped cycle میتوان از یک اینورتر ساده استفاده کرد.
- بجای Skipped cycle میتوان Skipped packet انجام داد. عبارت دیگر بجای اینکه وقتی فرمان on میاید بجای اینکه یک پالس برود ۱۰ پالس برود.





مشکلی که در مبدلها عموماً بوجود می آید این است که نویز خود مبدل روی مدار کنترل اثر میگذارد. در روش Skipped packet از a تا b به مبدل فرصت میدهیم که میرا شود و در نقطه b به ولتاژ خروجی نگاه میکنیم نه در a و تصمیم میگیریم packet بعدی را بدهیم یا نه.

- IPM: توجه کنید این رده از مجتمع سازی از سطح تجمیع چند کلید یا دیود شروع شده و با اضافه شدن اسنابر، درایور تست، عیب یابی و... پیش میرود.
- توجه کنید مزیت مهم IPM (Integration power module) نسبت به مدارهای discrete قابلیت اطمینان بالاتر آنهاست.
مرجع: [IIE , 2009, Ranjbar]

* جلسه بیست و نهم ۹۰/۳/۸ *

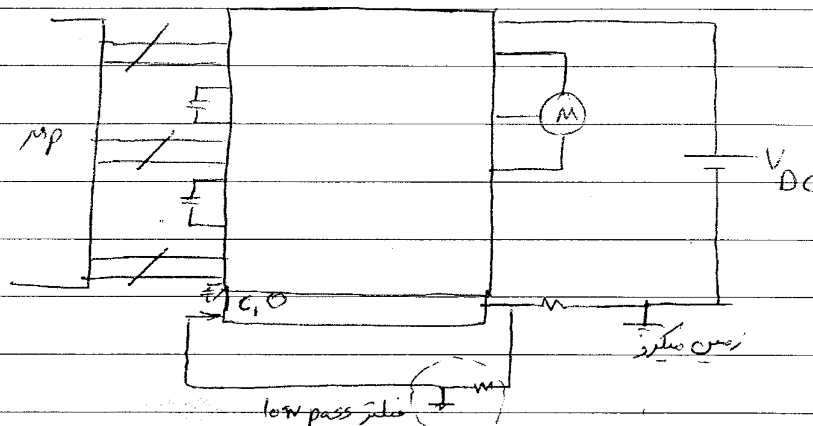
- بررسی SKGIP ۵۱۴K ۶۰
✓ اینورتر سه فاز و IGBT و ۶۰۰V و ۱۲A
✓ ویژگی‌ها:
کلیدها
درایورها
ایزولاسیون (از طریق ترانسفورماتور یا کوپلر)
انواع حفاظت (جریان و دما...)
ورودی های منطبق بر TTL و...

Subject

Date

STG - - K۶۰

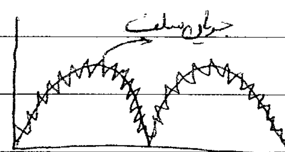
مثال:



کنترل کننده های ضریب توان

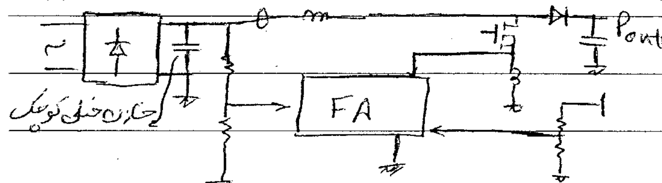
$V_1 I_1 = P_{out} (\eta = 100\%)$

$\frac{V_o^2}{R}$





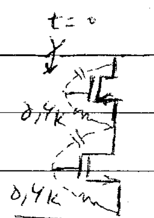
FA ۵۵۰۰AP (Fuji)



راه اندازی و خاموش کردن مبدلهای الکترونیک قدرت:

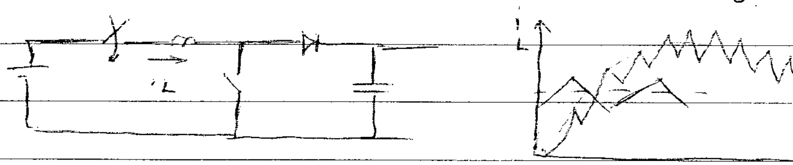
۱) توجه کنید بدلیل انرژی قابل توجه انتقالی از مبدل PE در هنگام روشن کردن آن باید شرایط لازم برای جلوگیری از انتقال ناخواسته این انرژی بوجود آید.

* مثال: روشن کردن یک ساق اینورتر



در این حالت، وجود ولتاژ ورودی باعث تزریق جریان به گیت کلیدهای ساق شده و باعث shoot through می شود

راه حل: وصل مدارهای جانبی قبل از مدار قدرت



۲) Soft start: بدلیل خالی بودن المانهای ذخیره کننده انرژی در ابتدای شروع بکار مبدل PE، معمولاً جهش جریان و ولتاژ قابل توجهی بوجود می آید که باعث آسیب رسیدن به کلیدها و یا اشباع هسته سلفها می شود. در این حالت از عرض پالس کمتر در Start up استفاده می شود

* مثال: پایه ④ در TL494

جلسه سی ام - جلسه آخر - ۹۰/۳/۱۰ -

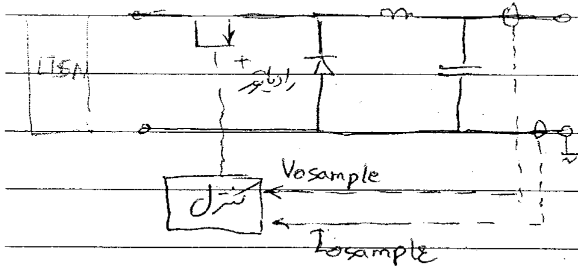
Subject

Date

- طراحی یک مبدل عنوان الکترونیک قدرت:

مثال: مبدل کاهنده باک:

(۱) ساختار قدرت:

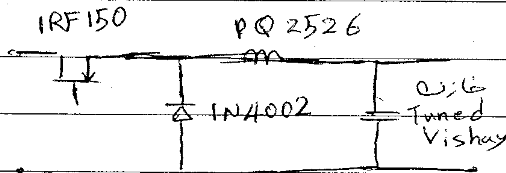


(۲) محاسبه مقادیر المانها:

V_o و I_o و ΔV_o ← رابطه LC و f_{sw} بدست می‌آید.

برای انتخاب C و L و f درجه آزادی بین Δi (و در نتیجه تلفات سلف) و f_{sw} (و در نتیجه تلفات کلیدزنی سوئیچ) یک موازنه معقول با توجه به ابعاد داده شده) انجام می‌شود و یک انتخاب اولیه برای هسته سلف صورت می‌گیرد.

کلید و دیود از مقادیر V و I مربوطه انتخاب می‌شود.



(۳) طراحی مدارهای جانبی

✓ اندازه‌گیر { V: تقسیم مقاومتی / I: مقاومت سری }

✓ اسنابر { حالت off ← تلفات off شدن کلید / حالت ON ← تلفات ON شدن }

✓ مدارهای درایو گیت + مدار کنترل و لتاژ
TL 494

تا اینجا طرح کلی مدار به پایان می‌رسد.

- محاسبه بارده

- محاسبه نویز و تداخل ذکر شده

- چک کردن اولیه ابعاد.

۱۰ تیر ← زمان تحویل پروژه‌ها

Subject

Date

اگر همه چی خوب بود ← محاسبه قابلیت اطمینان ← اگر خوب بود طرح تمام است.